



Gowin Equalizer IP

ユーザーガイド

IPUG1048-1.0J, 2023-10-24

著作権について(2023)

著作権に関する全ての権利は、**Guangdong Gowin Semiconductor Corporation** に留保されています。

GOWIN高云及びGowinは、当社により、中国、米国特許商標庁、及びその他の国において登録されています。商標又はサービスマークとして特定されたその他全ての文字やロゴは、それぞれの権利者に帰属しています。何れの団体及び個人も、当社の書面による許可を得ず、本文書の内容の一部もしくは全部を、いかなる視聴覚的、電子的、機械的、複写、録音等の手段によりもしくは形式により、伝搬又は複製をしてはなりません。

免責事項

当社は、GOWINSEMI Terms and Conditions of Sale (GOWINSEMI取引条件)に規定されている内容を除き、(明示的か又は黙示的に拘わらず)いかなる保証もせず、また、知的財産権や材料の使用によりあなたのハードウェア、ソフトウェア、データ、又は財産が被った損害についても責任を負いません。当社は、事前の通知なく、いつでも本文書の内容を変更することができます。本文書を参照する何れの団体及び個人も、最新の文書やエラッタ(不具合情報)については、当社に問い合わせる必要があります。

バージョン履歴

日付	バージョン	説明
2023/10/24	1.0J	初版。

目次

目次	i
図一覧	ii
表一覧	iii
1 本マニュアルについて	1
1.1 マニュアルの内容	1
1.2 関連ドキュメント	1
1.3 用語、略語	2
1.4 テクニカル・サポートとフィードバック	2
2 概要	3
2.1 主な特徴	3
2.2 最大周波数	4
2.3 レイテンシ	4
2.4 リソース使用量	4
3 機能の説明	5
4 ポート一覧	6
5 タイミングの説明	8
5.1 信号のタイミング	8
5.2 読み出しおよび書き込みのタイミング	9
6 GUI での構成	10
6.1 IP の呼び出し	10
6.2 構成画面	11
6.3 初期化係数ファイルの説明	11
7 リファレンス・デザイン	14
8 提供されるファイル	15
8.1 ドキュメント	15
8.2 リファレンス・デザイン	15

図一覧

図 3-1 Gowin Equalizer IP の構造	5
図 4-1 Gowin Equalizer IP IO のポート図	6
図 5-1 ゲイン係数のロードのタイミング	8
図 5-2 Equalizer の読み出しおよび書き込みのタイミング	9
図 6-1 IP の構成画面を開く方法	10
図 6-2 Gowin Equalizer IP の構成画面	11
図 6-3 MATLAB の例	13

表一覧

表 1-1 用語、略語	2
表 2-1 Gowin Equalizer IP	3
表 2-2 リソース使用量	4
表 4-1 Gowin Equalizer IP IO のポート一覧	6
表 8-1 ファイル一覧	15
表 8-2 Gowin Equalizer IP RefDesign フォルダのコンテンツ一覧	15

1 本マニュアルについて

1.1 マニュアルの内容

本マニュアルは、ユーザーが Gowin Equalizer IP を使いこなせるよう、その機能、ポートの説明、タイミングの説明、呼び出しと構成、リファレンス・デザインについて説明します。本マニュアルに記載のソフトウェア GUI のスクリーンショットは、Gowin ソフトウェア V1.9.9.Beta-3 の場合のものです。ソフトウェアのアップデートにより、一部の内容が変更される場合があります。

1.2 関連ドキュメント

GOWIN セミコンダクターのホームページ www.gowinsemi.com/ja から、以下の関連ドキュメントがダウンロード、参考できます：

- GW1N シリーズ FPGA 製品データシート([DS100](#))
- GW1NR シリーズ FPGA 製品データシート([DS117](#))
- GW1NS シリーズ FPGA 製品データシート([DS821](#))
- GW1NSER シリーズ FPGA 製品データシート([DS881](#))
- GW1NSR シリーズ FPGA 製品データシート([DS861](#))
- GW2A シリーズ FPGA 製品データシート([DS102](#))
- GW2AR シリーズ FPGA 製品データシート([DS226](#))
- GW2AN-18X & 9X FPGA 製品データシート([DS971](#))
- GW2AN-55 FPGA 製品データシート([DS976](#))
- GW2ANR シリーズ FPGA 製品データシート([DS961](#))
- Gowin ソフトウェア ユーザーガイド([SUG100](#))

1.3 用語、略語

表 1-1 に、本マニュアルで使用される用語、略語、及びその意味を示します。

表 1-1 用語、略語

用語、略語	正式名称	意味
ALU	Arithmetic Logical Unit	算術論理演算装置
LUT	Look-up Table	ルックアップテーブル
IP	Intellectual Property	設計資産

1.4 テクニカル・サポートとフィードバック

GOWIN セミコンダクターは、包括的な技術サポートをご提供しています。使用に関するご質問、ご意見については、直接弊社までお問い合わせください。

ホームページ: www.gowinsemi.com/ja

E-mail : support@gowinsemi.com

2 概要

Gowin Equalizer IPは、さまざまな周波数のオーディオ信号の強さ(音量)を調整することにより、オーディオ全体のサウンドを変更できます。Gowin Equalizer IPは、オーディオ処理に2次IIRフィルタを使用します。

表 2-1 Gowin Equalizer IP

Gowin Equalizer IP	
IP コアの適用	
ロジックリソース	表 2-2 参照
提供されるファイル	
設計ファイル	Verilog
リファレンス・デザイン	Verilog
テストベンチ	Verilog
テストおよび設計フロー	
合成ソフトウェア	GowinSynthesis
統合開発環境	Gowin ソフトウェア (V1.9.9.Beta-3 以降)

注記：

デバイスのサポート情報は、Gowin セミコンダクターの[ホームページ](#)で確認できます。

2.1 主な特徴

- 2～36 ビットの入力データ幅をサポート
- 2～36 ビットの係数幅をサポート
- 乗算器数は 2 または 5
- ゲインはリロード可能
- ゲイン数は 3 または 5
- 10～32 個の周波数帯域数をサポート

2.2 最大周波数

Gowin Equalizer IP の最大周波数は、使用されるデバイスのスピードグレードによって異なります。

2.3 レイテンシ

Gowin Equalizer IP の出力レイテンシは、パラメータによって異なります。

2.4 リソース使用量

Gowin Equalizer IP は、Verilog で実装され、そのパフォーマンスとリソース使用量は、使用されているデバイスの密度、スピードグレードなどにより異なる場合があります。例えば、GW2A-55 シリーズ FPGA の場合、そのリソース使用量は表 2-2 に示すようになります。他のデバイスでのリソース使用量については、その最新情報を参照してください。

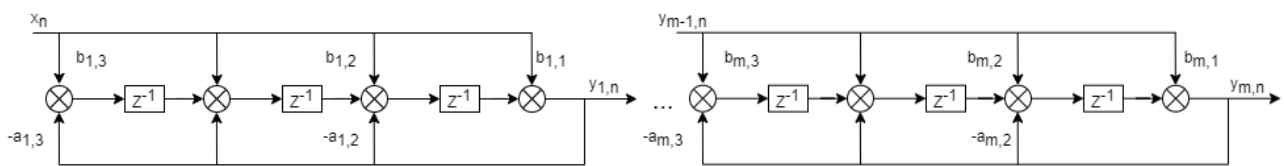
表 2-2 リソース使用量

デバイス	スピードグレード	リソース名	リソース使用量
GW2A-55	C8/I7	Registers	8769
		LUTs	5897
		ALUs	326
		I/O Buffer	86

3機能の説明

m 帯域(band)の IIR イコライザーを実装するには、m 個の異なる IIR フィルタが必要です。各フィルタは、オーディオ信号の特定の周波数帯域を処理するように調整されます。これらの IIR フィルタは直列に接続されています。オーディオ信号を各フィルタを順番に通過させることで、オーディオ全体のサウンドを変化させます。その構造は、以下に示すとおりです：

図 3-1 Gowin Equalizer IP の構造



4ポート一覧

Gowin Equalizer IP のポート一覧を表 4-1 に示し、ポート図を図 4-1 に示します。

図 4-1 Gowin Equalizer IP IO のポート図

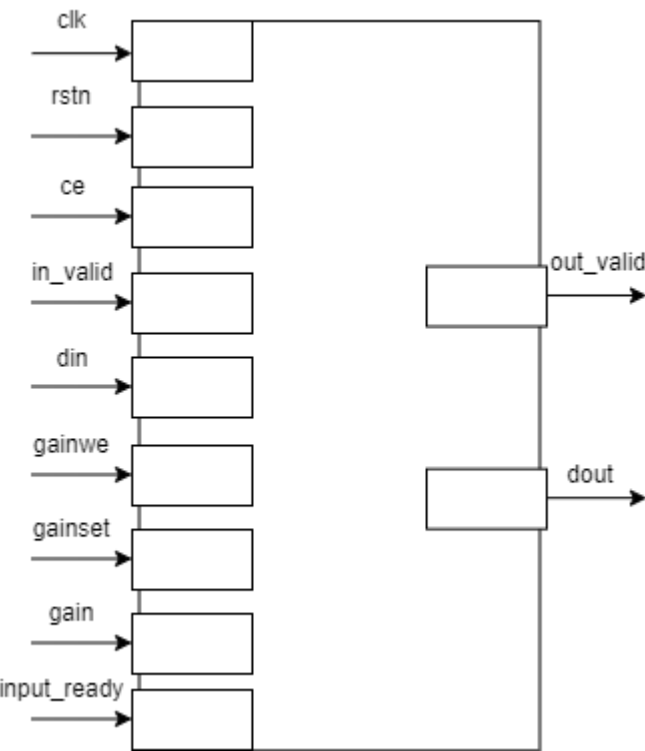


表 4-1 Gowin Equalizer IP IO のポート一覧

信号	方向	説明
clk	入力	入力クロック信号
rstn	入力	リセット信号、アクティブ Low
ce	入力	モジュールのイネーブル信号
in_valid	入力	High レベルは、この時点の入力データが有効であることを示します。
din	入力	入力信号

信号	方向	説明
gainwe	入力	ゲインをロードする時に High にセットします。
gainset	入力	ゲインをロードした次のクロックサイクルで High にセットします。これは、ゲインをロードしたことを示します。
gain	入力	入力ゲイン信号
input_ready	入力	入力 Ready 信号。 High レベルはデータを入力できることを示します
out_valid	出力	出力有効信号。 High レベルは、出力信号がこの時点で有効であることを示します
dout	出力	出力信号

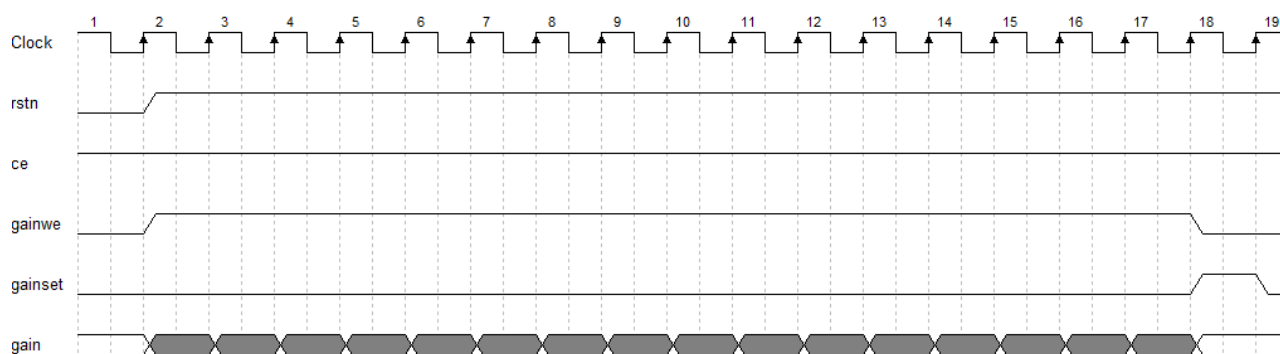
5 タイミングの説明

この章では、Gowin Equalizer IP のタイミングについて紹介します。

5.1 信号のタイミング

ゲイン係数のロードのタイミングを図 5-1 に示します(**band sizes=16**)。

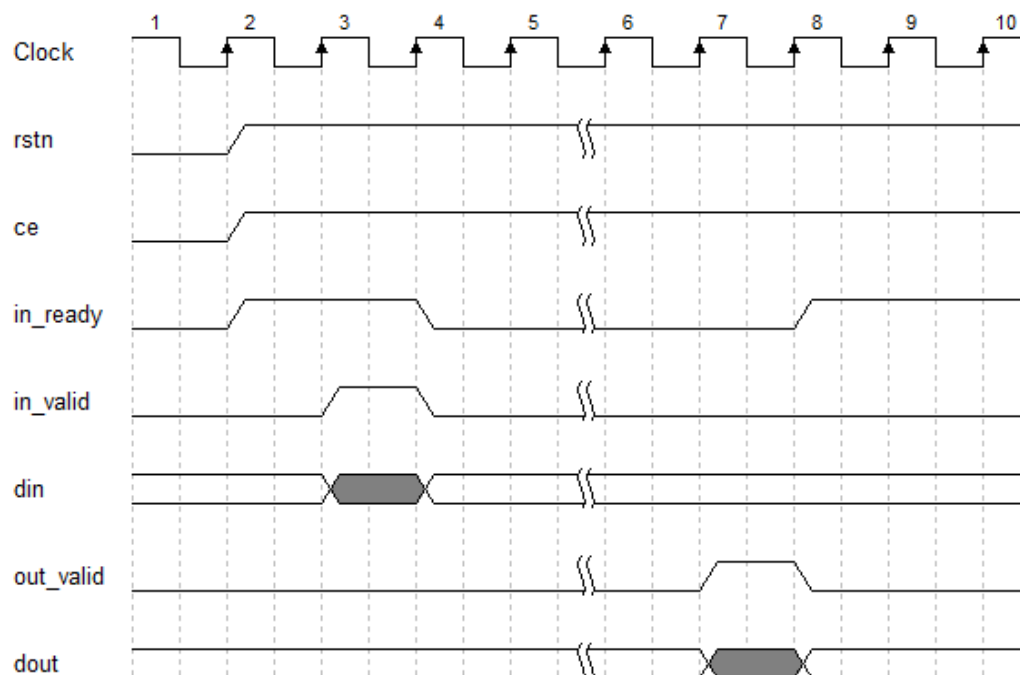
図 5-1 ゲイン係数のロードのタイミング



ゲイン係数をロードする際、**gainwe** 信号を同時に **High** にセットする必要があり、1 クロックサイクルごとに 1 つの係数が書き込まれます。書き込まれる係数の数は、設定された **band sizes** に合わせる必要があります。ゲイン係数をロードした後、次のクロックサイクルで **gainset** 信号を **High** にセットする必要があります。

5.2 読み出しおよび書き込みのタイミング

図 5-2 Equalizer の読み出しおよび書き込みのタイミング



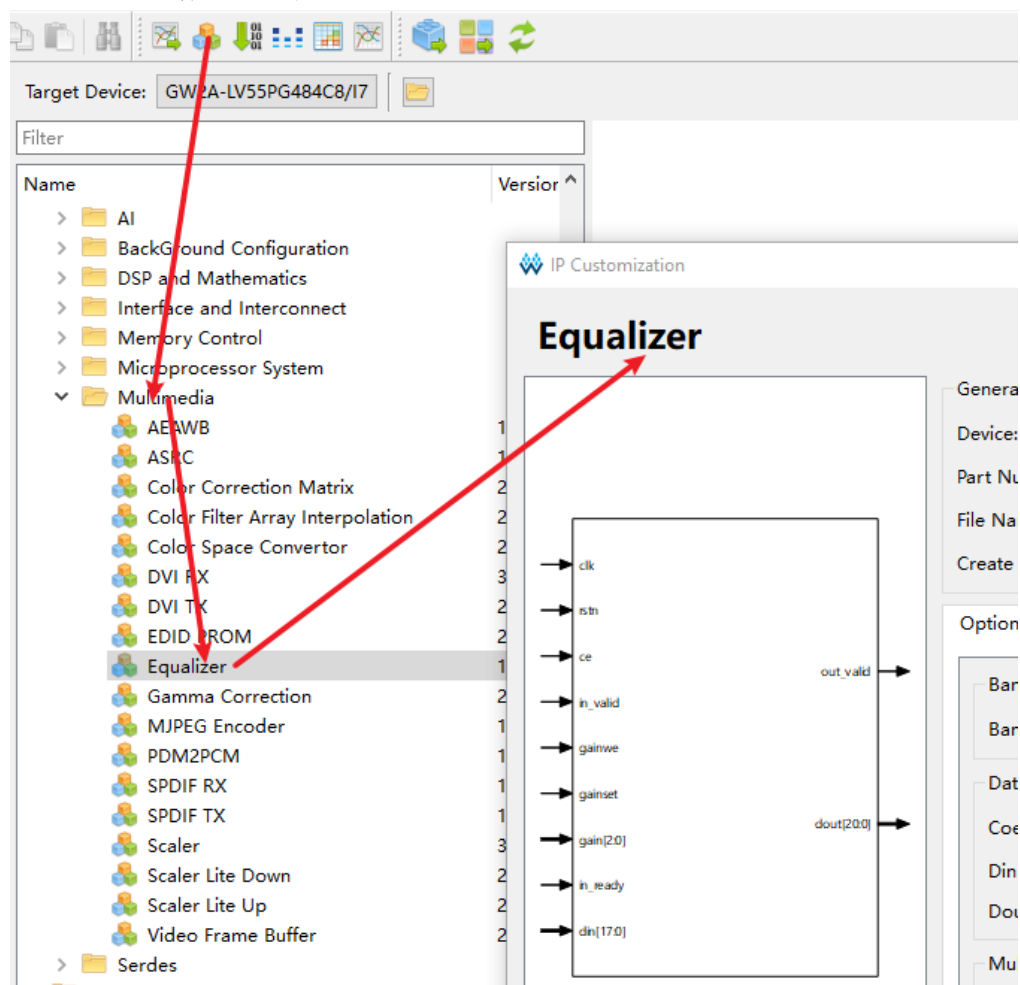
High である **in_ready** は、Gowin Equalizer IP が入力データを受信する準備ができていることを示します。データを入力すると同時に、**in_valid** 信号を High にする必要があります。数クロック サイクルの遅延後に出力信号 **dout** が取得され、これと同時に **out_valid** 信号も High になってこの出力が有効であることを示します。

6 GUI での構成

6.1 IP の呼び出し

Gowin ソフトウェアの GUI で、Tools > IP Core Generator > Multimedia > Equalizer を開いて、この IP の呼び出しと構成を行います。または、ツールバー上のアイコンから IP 構成画面を開きます(図 6-1)。

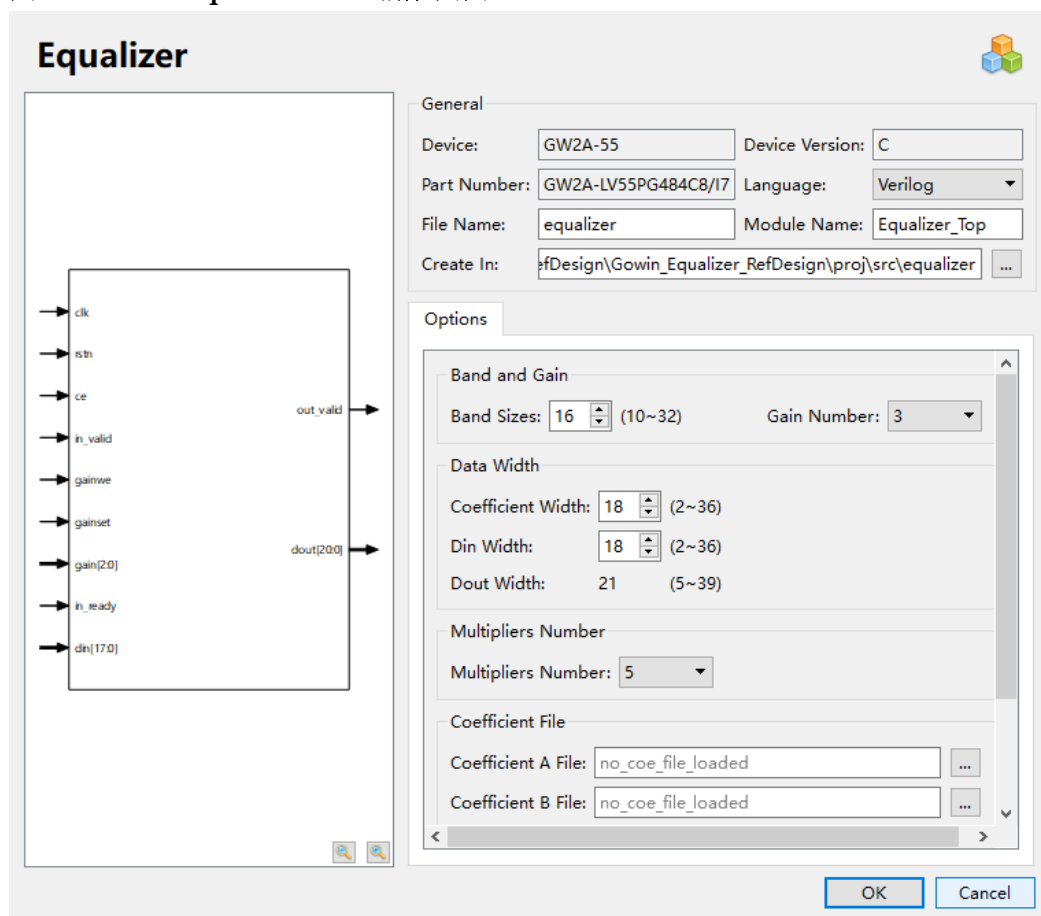
図 6-1 IP の構成画面を開く方法



6.2 構成画面

Gowin Equalizer IP の構成画面は図 6-2 に示すとおりです。

図 6-2 Gowin Equalizer IP の構成画面



このマニュアルでは、GW2A-55 デバイス GW2A-LV55PG484C8/I7 部品番号を例に説明します。

- 「Create In」は IP コアのフォルダのパスです。このパスは変更可能です。
- 「File Name」フィールドでファイルの名前を構成することができます。
- 「Module Name」フィールドで IP のトップ・モジュールの名前を構成することができます。

6.3 初期化係数ファイルの説明

Gowin Equalizer IP は係数の初期化をサポートしています。Gowin Equalizer IP を呼び出す際、初期化係数ファイルを指定する必要があります。フィルタが以下のような場合：

$$y_n = b_1x_n + b_2x_{n-1} + b_3x_{n-2} - a_1y_{n-1} - a_2y_{n-2}$$

フィードバック係数ファイルで、データを次の位置に配置する必要があります

あります。

a1,1

a1,2

...

am,1

am,2

フィードフォワード係数ファイルで、データを次の位置に配置する必要があります。

b1,1

b1,2

b1,3

...

bm,1

bm,2

bm,3

m は **band sizes**。

ここで、データは **10** 進数のプレーンテキストデータです。初期化係数のサイズは、選択した係数幅の範囲内でなければなりません。そうでないと、**GUI** はデータエラーを警告します。

Equalizer 係数のデータ形式の変換については、次の **MATLAB** の例を参照してください。

図 6-3 MATLAB の例

```

% constants
EQORDER = 2; % Filter order for each stage
SAMPLERATE = 44100; % Sampling rate for audio processing
FRACTION_WIDTH = 18; % Fractional width for fixed-point representation

STRUCTURE = 'Cascade'; % Equalizer structure
BANDWIDTH = '1 octave'; % Equalizer bandwidth configuration
GAIN_RANGE = 12; % -12dB~12dB
GAIN_NUM = 3; % Number of gain stages

% Create a graphic equalizer object with specified settings
equalizer = graphicEQ('EQOrder', EQORDER, 'Bandwidth', BANDWIDTH, 'Structure', STRUCTURE, 'SampleRate', SAMPLERATE);

% Get the preferred frequency bands from the equalizer object
freq_bands = info(equalizer).PreferredFrequencies;
num_bands = length(freq_bands);

% Initialize coefficient arrays
Coeff_B = zeros(EQORDER+1, GAIN_NUM, num_bands);
Coeff_A = zeros(EQORDER+1, GAIN_NUM, num_bands);

% Generate coefficients for different gain stages and frequency bands
for i = 1:GAIN_NUM % 1, 2, 3 mean -12dB, 0dB and +12dB
    for j = 1:num_bands
        GAINS = zeros(1, num_bands);
        GAINS(j) = GAIN_RANGE*i - GAIN_RANGE*2;
        equalizer.Gains = GAINS;

        [b, a] = coeffs(equalizer);
        Coeff_B(:, i, j) = b(:, j);
        Coeff_A(:, i, j) = a(:, j);
    end
end

% Convert to fixed-point representation with a given fractional width
Coeff_B_fi = round(Coeff_B * 2^FRACTION_WIDTH);
Coeff_A_fi_temp = round(Coeff_A * 2^FRACTION_WIDTH);
Coeff_A_fi = Coeff_A_fi_temp([ 2 3 ], :);

% Write the coefficients to external files for later use
writematrix(Coeff_B_fi(:, :), 'coeff_b_in.dat')
writematrix(Coeff_A_fi(:, :), 'coeff_a_in.dat')

```

7 リファレンス・デザイン

詳細については、GOWIN のホームページにおける Gowin Equalizer IP の[リファレンス・デザイン](#)を参照してください。

8 提供されるファイル

提供されるファイルには主に、ドキュメント、デザインのソースコード、およびリファレンス・デザインが含まれています。

8.1 ドキュメント

フォルダには主にユーザーガイドの PDF ファイルが含まれています。

表 8-1 ファイル一覧

名称	説明
Gowin Equalizer IP ユーザーガイド (IPUG1048)	即ち、本マニュアル

8.2 リファレンス・デザイン

Gowin Equalizer IP RefDesign フォルダには、主に Gowin Equalizer IP のネットリスト・ファイル、リファレンス・デザイン、制約ファイル、トップレベル・ファイル、およびプロジェクト・フォルダなどが含まれています。

表 8-2 Gowin Equalizer IP RefDesign フォルダのコンテンツ一覧

名称	説明
top.v	リファレンス・デザインのトップ・モジュール
Equalizer.cst	物理制約ファイル
Equalizer.sdc	タイミング制約ファイル
Equalizer.rao	構成ファイル
Equalizer.v	Equalizer IP のトップレベル・ファイル(暗号化)

