

LVDS7_1 LCD ドライバコントローラのリ ファレンスデザイン ユーザーガイド

TN657-1.00J, 2017-07-10

著作権について（2017）

著作権に関する全ての権利は、**Guangdong Gowin Semiconductor Corporation** に留保されています。

何れの団体及び個人も、当社の書面による許可を得ず、本文書の内容の一部もしくは全部を、いかなる視聴覚的、電子的、機械的、複写、録音等の手段によりもしくは形式により、伝搬又は複製をしてはなりません。

免責事項

「GOWINSEMI®」、「LittleBee®」、「Arora™」、及び GOWINSEMI のロゴは、当社により、中国、米国特許商標庁、及びその他の国において登録されています。商標又はサービスマークとして特定されたその他全ての文字やロゴは、www.gowinsemi.com.cn において記載されているそれぞれの権利者に帰属しています。当社は、GOWINSEMI Terms and Conditions of Sale（GOWINSEMI 取引条件）に規定されている内容を除き、（明示的か又は黙示的に拘わらず）いかなる保証もせず、また、知的財産権や材料の使用によりあなたのハードウェア、ソフトウェア、データ、又は財産が被った損害についても責任を負いません。本文書における全ての情報は、予備的情報として取り扱われなければなりません。当社は、事前の通知なく、いつでも本文書の内容を変更することができます。本文書を参照する何れの団体及び個人も、最新の文書やエラッタ（不具合情報）については、当社に問い合わせる必要があります。

バージョン履歴

日付	バージョン	説明
2017/07/10	1.00J	初版。

目次

目次	i
図一覧	ii
表一覧	iii
1 本ユーザーガイドについて	1
1.1 ユーザーガイド内容	1
1.2 サポートされるデバイス	1
1.3 関連ドキュメント	1
1.4 用語、略語	1
1.5 テクニカル・サポートとフィードバック	2
2 概要	3
2.1 LVDS7:1 LCD ドライバコントローラ設計の紹介	3
3 特徴及びパフォーマンス	4
3.1 主な特徴	4
3.2 最大周波数	4
3.3 リソース利用	4
4 機能の説明	5
4.1 機能の説明	5
4.2 RGB 信号生成モジュール	5
4.3 LVDS 7:1 TX モジュール	6
5 ポートの説明	7
5.1 LVDS7:1 ドライバコントローラのダイアグラム	7
5.2 ポート信号	7
6 タイミングの説明	9
6.1 タイミングポートの要件	9

図一覧

図 2-1 LVDS7:1 LCD ドライバコントローラの構造説明図	3
図 4-1 RGB 信号生成モジュールの機能ダイアグラム	5
図 4-2 LVDS 7:1 TX モジュールの機能ダイアグラム	6
図 5-1 LVDS7:1 ドライバコントローラのダイアグラム	7
図 6-1 LVDS7:1 ドライバのポートタイミング	9

表一覧

表 1-1 用語、略語.....	1
表 3-1 LVDS7 : 1 LCD ドライバコントローラのリファレンスデザインのリソース利用状況.....	4
表 5-1 LVDS7:1 ドライバコントローラのポート信号.....	7

1 本ユーザーガイドについて

1.1 ユーザーガイド内容

本ユーザーガイドは、主に LVDS7:1 LCD ドライバコントローラリファレンスデザインについて紹介します。主な内容は、機能の特徴、ポートの説明、タイミングの説明などです。ユーザーが GOWIN セミコンダクターの LVDS7:1 LCD ドライバコントローラリファレンスデザインの特徴と使用方法を理解できるよう手助けします。

1.2 サポートされるデバイス

本ユーザーガイドに記載される情報は、以下の製品に適用されます。

GW2AR シリーズ FPGA 製品 : GW2AR-18

1.3 関連ドキュメント

GOWIN セミコンダクターの Web サイト www.gowinsemi.com/ja から、以下の関連ドキュメントがダウンロード、参考できます：

GW2AR シリーズ FPGA 製品データシート (DS226)

1.4 用語、略語

表 1-1 では、本ユーザーガイドに使用されている関連用語、略語及び関連解釈を列挙しています。

表 1-1 用語、略語

用語、略語	正式名称	意味
FPGA	Field Programmable Gate Array	フィールドプログラマブルゲートアレイ
LVDS	Low-Voltage Differential Signaling	低電圧差動信号
I/O	Input/Output	入力/出力
PLL	Phase Locked Loop	位相ロックループ

1.5 テクニカル・サポートとフィードバック

GOWIN セミコンダクターは、包括的な技術サポートをご提供しています。使用に関するご質問、ご意見については、直接弊社までお問い合わせください。

Web サイト : www.gowinsemi.com/ja

E-mail : support@gowinsemi.com

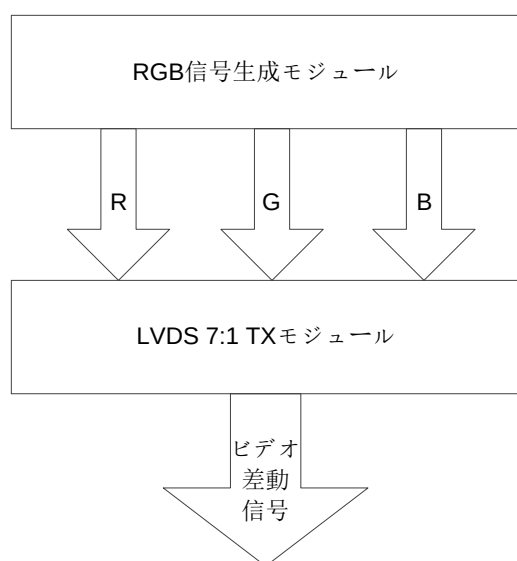
Tel : +86 755 8262 0391

2 概要

2.1 LVDS7:1 LCD ドライバコントローラ設計の紹介

LCD ドライバ回路のコアブロックとして、LCD ドライバコントローラは、LCD システムにタイミング信号と表示データを提供する、コンピュータと LCD システムの間のポートです。LVDS 7 : 1 LCD ドライバコントローラ リファレンスデザインでは、ポートは LVDS I/O スタンダードを採用しており、生成した RGB 信号を標準のビデオ差動信号に変換することができます。その構造説明図は図 2-1 に示すとおりです。

図 2-1 LVDS7:1 LCD ドライバコントローラの構造説明図



3 特徴及びパフォーマンス

3.1 主な特徴

- LVDS インターフェーススタンダードに準拠。
- 低電圧差動信号を使用。
- データの高速、低騒音、遠距離、高精度の伝送を実現。

3.2 最大周波数

LVDS7 : 1 LCD ドライバコントローラリファレンスデザインのタイミングポートの周波数は、最大 800Mbps です。

3.3 リソース利用

LVDS7 : 1 LCD ドライバコントローラのリファレンスデザインは、Verilog 言語によって実現され、GW2AR-18-LQFP144 シリーズ FPGA に適用されます。リソースの利用状況は表 3-1 に示すとおりです。

表 3-1 LVDS7 : 1 LCD ドライバコントローラのリファレンスデザインのリソース利用状況

パッケージ情報	スピードグレード	デバイス名	リソース利用
GW2AR-18-LQFP144	-8	LUT	85
		ALU	30
		PLL	1
		CLKDIV	1
		REG	46

4機能の説明

4.1 機能の説明

LVDS7:1 LCD ドライバコントローラのリファレンスデザインには、2つのモジュールが含まれています。

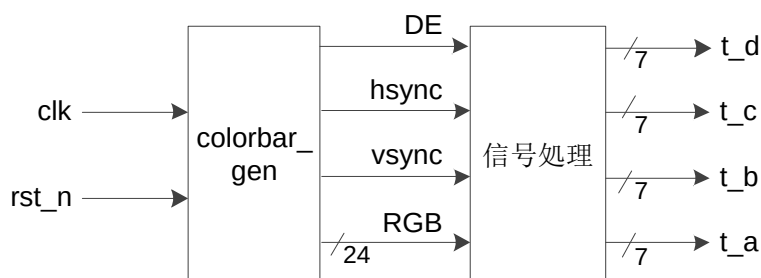
- RGB 信号生成モジュール
- LVDS 7:1 TX モジュール

RGB 信号生成モジュールは、主に 24-bit RGB 信号、ライン/フィールド同期信号、およびイネーブル制御信号を生成します。LVDS 7 : 1 TX モジュールは、4 チャンネルの 7-bit LVDS 信号を LCD を駆動できる 4 チャンネルのシリアル信号に変換します。

4.2 RGB 信号生成モジュール

RGB 信号生成モジュールは、24-bit RGB 信号、ライン/フィールド同期信号、およびイネーブル制御信号を生成し、これらの信号を 4 チャンネルの 7-bit LVDS 信号に変換します。RGB 信号生成モジュールの機能ダイアグラムは図 4-1 に示すとおりです。

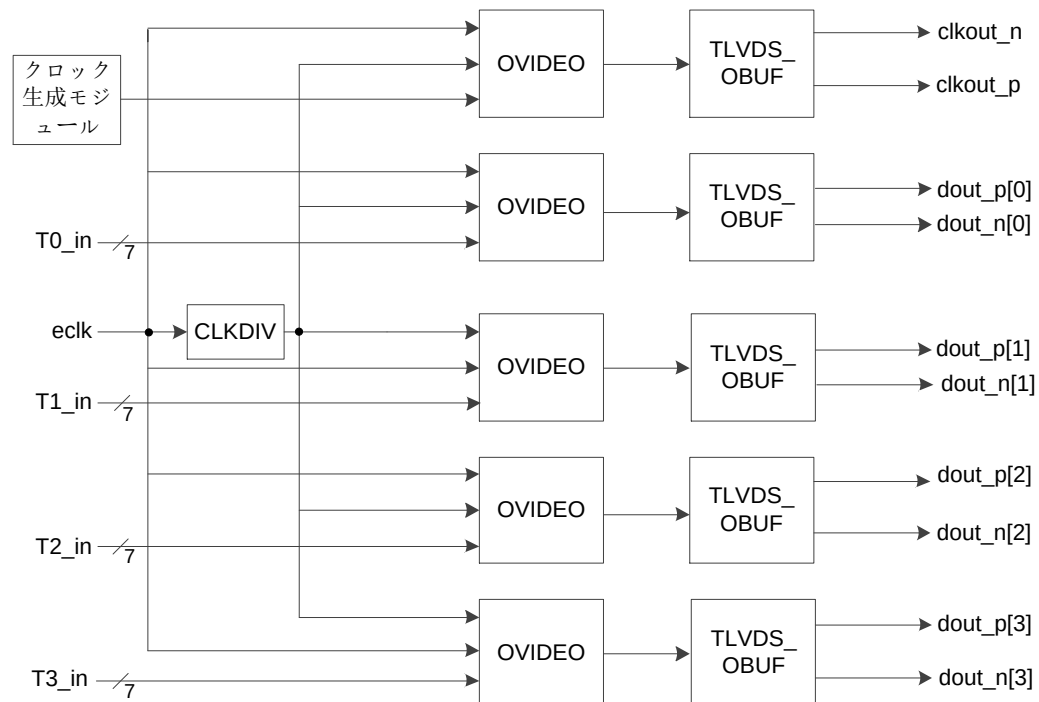
図 4-1 RGB 信号生成モジュールの機能ダイアグラム



4.3 LVDS 7:1 TX モジュール

LVDS 7:1 TX モジュールは RGB 信号生死モジュールが出力した 4 チャンネルの 7-bit LVDS 信号を 4 チャンネルのシリアル信号に変換し、LCD の駆動に用いられるクロック信号を生成します。その機能ダイアグラムは図 4-2 に示すとおりです。

図 4-2 LVDS 7:1 TX モジュールの機能ダイアグラム

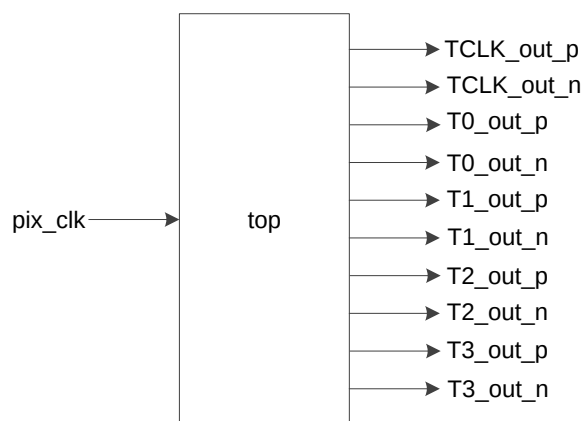


5 ポートの説明

5.1 LVDS7:1 ドライバコントローラのダイアグラム

LVDS7:1 ドライバコントローラリファレンスデザインのポート図は図 5-1 に示すとおりです。

図 5-1 LVDS7:1 ドライバコントローラのダイアグラム



5.2 ポート信号

LVDS7:1 ドライバコントローラのリファレンスデザインのポート信号は表 5-1 に示すとおりです。

表 5-1 LVDS7:1 ドライバコントローラのポート信号

ポート名	ポートのタイプ	詳細説明
pix_clk	input	クロック信号
TCLK_out_p	output	同期クロックソース CLK
TCLK_out_n	output	同期クロックソース CLK
T0_out_p	output	チャンネル0 TX インターフェースシリアルデータ出力
T0_out_n	output	チャンネル0 TX インターフェースシリアルデータ出力
T1_out_p	output	チャンネル1 TX インターフェースシリアルデータ出力

ポート名	ポートのタイプ	詳細説明
T1_out_n	output	チャンネル1 TX インターフェースシリアルデータ出力
T2_out_p	output	チャンネル2 TX インターフェースシリアルデータ出力
T2_out_n	output	チャンネル2 TX インターフェースシリアルデータ出力
T3_out_p	output	チャンネル3 TX インターフェースシリアルデータ出力
T3_out_n	output	チャンネル3 TX インターフェースシリアルデータ出力

6 タイミングの説明

ここでは、LVDS7:1 ドライバコントローラのリファレンスデザインの出力信号のタイミングについて説明します。

6.1 タイミングポートの要件

LVDS7:1 ドライバコントローラのリファレンスデザインは、RGB 信号を生成し、それらを LCD に送信される標準ビデオ差動信号に変換します。ビデオ差動信号には、1 チャネルのクロックレーン (TCLK_out) および 4 チャネルのデータレーン (T0_out、T1_out、T2_out および T3_out) が含まれます。一对の差動データラインは 7 ビットデータを送信できます。信号のタイミングは図 6-1 に示すとおりです。

図 6-1 LVDS7:1 ドライバのポートタイミング

