



Gowin AEAWB IP

ユーザーガイド

IPUG782-1.0J, 2021-06-10

著作権について（2021）

著作権に関する全ての権利は、**Guangdong Gowin Semiconductor Corporation** に留保されています。

GOWIN高云、、Gowin、及びGOWINSEMIは、当社により、中国、米国特許商標庁、及びその他の国において登録されています。商標又はサービスマークとして特定されたその他全ての文字やロゴは、それぞれの権利者に帰属しています。何れの団体及び個人も、当社の書面による許可を得ず、本文書の内容の一部もしくは全部を、いかなる視聴覚的、電子的、機械的、複写、録音等の手段によりもしくは形式により、伝搬又は複製をしてはなりません。

免責事項

当社は、GOWINSEMI Terms and Conditions of Sale（GOWINSEMI取引条件）に規定されている内容を除き、（明示的か又は黙示的に拘わらず）いかなる保証もせず、また、知的財産権や材料の使用によりあなたのハードウェア、ソフトウェア、データ、又は財産が被った損害についても責任を負いません。本文書における全ての情報は、予備的情報として取り扱われなければなりません。当社は、事前の通知なく、いつでも本文書の内容を変更することができます。本文書を参照する何れの団体及び個人も、最新の文書やエラッタ（不具合情報）については、当社に問い合わせる必要があります。

バージョン履歴

日付	バージョン	説明
2020/06/10	1.0J	初版。

目次

目次.....	i
図一覧.....	iii
表一覧.....	iv
1 本マニュアルについて	1
1.1 マニュアル内容	1
1.2 関連ドキュメント.....	1
1.3 用語、略語.....	2
1.4 テクニカル・サポートとフィードバック.....	2
2 概要.....	3
2.1 Gowin AEAWB IP の紹介	3
2.2 主な特長	3
2.3 最大周波数.....	4
2.4 遅延期間	4
2.5 リソース使用率	4
3 機能の説明	5
3.1 ブロック図.....	5
3.2 アルゴリズムの概要	6
3.3 IP レジスタ	7
4 ポートの説明.....	9
5 タイミングの説明.....	11
5.1 タイミングの説明	11
5.2 読み出しおよび書き込みタイミングの説明	12
6 呼び出しと構成	13
7 リファレンスデザイン	16

8 提供されるファイル	17
8.1 ドキュメント	17
8.2 リファレンスデザイン	17

図一覧

図 3-1 Gowin AEAWB IP のブロック図	5
図 3-2 画像のウィンドウ分割	6
図 4-1 Gowin AEAWB IP のポート図	9
図 5-1 Gowin AEAWB IP のタイミング図	11
図 5-2 Gowin AEAWB IP の書き込みタイミング図	12
図 5-3 Gowin AEAWB IP の読み出しタイミング図	12
図 6-1 IP の構成 GUI を開く方法	13
図 6-2 Gowin AEAWB IP の構成	14

表一覧

表 1-1 用語、略語.....	2
表 2-1 Gowin AWAWB IP	3
表 2-2 リソース利用率（GW2A-18 C8/I7）	4
表 3-1 Gowin AEAWB IP レジスタ	7
表 4-1 Gowin AEAWB IP のポート一覧	9
表 6-1 Gowin AEAWB IP の構成オプション	15
表 8-1 ドキュメント一覧.....	17
表 8-2 Ref. Design フォルダのコンテンツ一覧	17

1 本マニュアルについて

1.1 マニュアル内容

本マニュアルは、ユーザーが Gowin AEAWB IP を使いこなせるよう、その概要、機能、ポート、タイミング、呼び出しと構成、およびリファレンスデザインなどについて説明します。

1.2 関連ドキュメント

GOWIN セミコンダクターの公式 Web サイト www.gowinsemi.com/ja から、以下の関連ドキュメントがダウンロード、参考できます：

- GW1N シリーズ FPGA 製品データシート ([DS100](#))
- GW1NR シリーズ FPGA 製品データシート ([DS117](#))
- GW2A シリーズ FPGA 製品データシート ([DS102](#))
- GW2AR シリーズ FPGA 製品データシート ([DS226](#))
- GW2ANR シリーズ FPGA 製品データシート ([DS961](#))
- Gowin ソフトウェア ユーザーガイド ([SUG100](#))

1.3 用語、略語

表 1-1 に、本マニュアルで使用される用語、略語、及びその意味を示します。

表 1-1 用語、略語

用語、略語	正式名称	意味
FPGA	Field Programmable Gate Array	フィールド・プログラマブル・ゲート・アレイ
IP	Intellectual Property	設計資産
DSP	Digital Signal Processing	デジタル信号処理
SRAM	Static Random Access Memory	スタティック RAM
BSRAM	Block Static Random Access Memory	ブロック SRAM
ISP	Image Signal Processing	画像信号処理
AE	Auto Exposure	自動露出
AWB	Auto White Balance	オートホワイトバランス
RGB	R(Red)G(Green)B(Blue)	赤緑青色空間

1.4 テクニカル・サポートとフィードバック

GOWIN セミコンダクターは、包括的な技術サポートをご提供しています。使用に関するご質問、ご意見については、直接弊社までお問い合わせください。

Web サイト : www.gowinsemi.com/ja

E-mail : support@gowinsemi.com

2 概要

2.1 Gowin AEAWB IP の紹介

Gowin AEAWB IP は、自動露出とオートホワイトバランスに使用されます。この IP は画像の統計情報を収集し、必要なゲインを計算して、調整された画像を出力します。

表 2-1 Gowin AEAWB IP

Gowin AEAWB IP	
IPコアの適用	
ロジックリソース	表2-2参照。
提供されるファイル	
設計ファイル	Verilog (暗号化)
リファレンスデザイン	Verilog
テストベンチ	Verilog
テストおよび設計フロー	
合成ソフトウェア	GowinSynthesis
統合開発環境	Gowinソフトウェア(V1.9.7.05Beta)

2.2 主な特長

- 入力画像は 8x8～4320x7680 ピクセルをサポート。
- 入力画像データのビット幅は、8、10、12、16 ビットをサポート。
- 出力画像データのビット幅は、8、10、12、16 ビットをサポート。
- R、G、B、Y カラーチャンネルの平均値の出力をサポート。

2.3 最大周波数

Gowin AEAWB IP の最大周波数は、主に、使用されるデバイスのスピードグレード（speed grade of the devices）および構成パラメータによって異なります。例えば、GW2A-18 デバイスの場合、システムクロックの最大周波数は 95MHz です。

2.4 遅延期間

Gowin AEAWB IP の遅延期間は通常 3 クロックサイクルです。

2.5 リソース使用率

Gowin AEAWB IP のリソース使用率は、画像のサイズなどによって異なります。また、リソース使用率はデバイスによって異なる場合があります。

例えば、GW2A-18 FPGA の場合、Gowin AEAWB IP のリソース使用率は表 2-2 に示すようになります。

表 2-2 リソース利用率（GW2A-18 C8/I7）

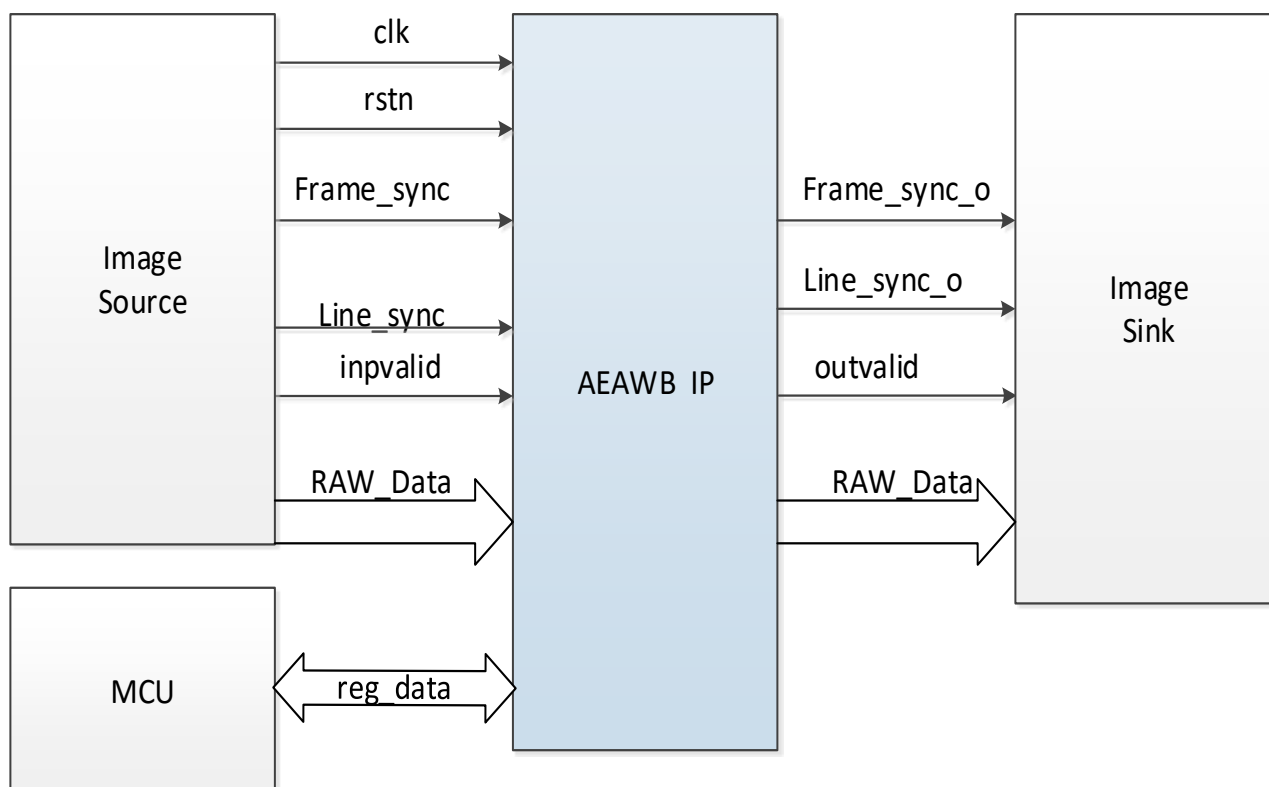
Frame Size	Data Width	LOGIC	REG	DSP Macro	BSRAMs
640*480	8	4490	2703	16	7

3 機能の説明

3.1 ブロック図

Gowin AEAWB IP では、画像ソースの RAW 画像データは、選択された係数マトリックスとオフセットに従って計算されて出力されます。そのブロック図を図 3-1 に示します。

図 3-1 Gowin AEAWB IP のブロック図



3.2 アルゴリズムの概要

AEAWB（自動露出/オートホワイトバランス）は、主に画像情報の統計と、画像の露出とホワイトバランスの調整に使用されます。

1. 平均値の統計

平均値は画像の明るさを反映します。平均値が大きいほど画像の明るさが大きくなり、その逆も同様です。

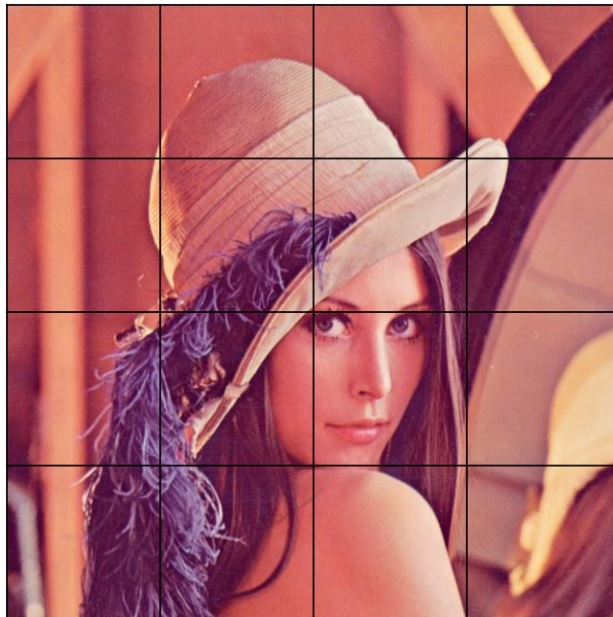
$$\bar{Y} = \frac{1}{MN} (0.299 * \sum_{i=1}^M \sum_{j=1}^N R_{ij} + 0.587 * \sum_{i=1}^M \sum_{j=1}^N G_{ij} + 0.144 * \sum_{i=1}^M \sum_{j=1}^N B_{ij})$$

その中で、**M** と **N** は画像の垂直方向と水平方向のピクセル数、**R**、**G**、**B** はそれぞれ 3 つのカラーチャネル、**Y** は平均グレイ値です。

2. ウィンドウ統計

光源分布の不確実性のため、ウィンドウ統計が追加されます。画像に一定の大きさのウィンドウを設定し、それを 16 の領域に均等に分割します。各領域の重みは柔軟に設定できます（図 3-2）。

図 3-2 画像のウィンドウ分割



$$\bar{Y}_k = \frac{1}{MN} \left(0.299 * \sum_{i=1}^M \sum_{j=1}^N R_{ij} + 0.587 * \sum_{i=1}^M \sum_{j=1}^N G_{ij} + 0.144 * \sum_{i=1}^M \sum_{j=1}^N B_{ij} \right)$$

$$\bar{Y} = \frac{1}{16} \sum_{k=1}^{16} (W_k * \bar{Y}_k)$$

その中で、**M** と **N** は画像の各領域内の垂直方向と水平方向のピクセル数、

R、G、B はそれぞれ 3 つのカラーチャネル、 W_k は各領域の重み、Y は平均グレイ値です。

1. ホワイトバランス補正

グレースワールド・アルゴリズムは、主に画質を向上させるために使用されます。

$$\begin{cases} R_{out} = \frac{R_{in} * Grey}{R_{over}} \\ G_{out} = \frac{G_{in} * Grey}{G_{over}} \\ B_{out} = \frac{B_{in} * Grey}{B_{over}} \end{cases}$$

ここで、 (R_{in}, G_{in}, B_{in}) および $(R_{out}, G_{out}, B_{out})$ はそれぞれ元の画像と補正された画像（赤、緑、および青のチャネル）の値であり、 $\frac{Grey}{over}$ はホワイトバランス補正ゲインです。

2. 露出補正

$$Data_{out} = Data_{in} * AE_Gain$$

ここで、 $Data_{in}$ および $Data_{out}$ はそれぞれ元の画像と補正された画像であり、 AE_Gain はホワイトバランス補正ゲインです。

3.3 IP レジスタ

Gowin AEAWB IP のパラメータは、特定のレジスタにアクセスすることで読み出しまたは書き換えができます。詳細は表 3-1 に示すとおりです。

表 3-1 Gowin AEAWB IP レジスタ

レジスタ名	レジスタのアドレス(8ビット)	タイプ	説明
Window_Top	0x20	書き込み専用	ウィンドウの一番上の位置を書き込みます
Window_Left	0x24	書き込み専用	ウィンドウの左端の位置を書き込みます
Window_Height	0x28	書き込み専用	ウィンドウの高さを書き込みます
Window_Width	0x2C	書き込み専用	ウィンドウの幅を書き込みます
AWB_Gain_R	0x30	読み出し専用	RチャネルAWB統計ゲインを読み出します
AWB_Gain_G	0x34	読み出し専用	GチャネルAWB統計ゲインを読み出します
AWB_Gain_B	0x38	読み出し専用	BチャネルAWB統計ゲインを読み出します
AE_Gain	0x3C	読み出し専用	AE統計ゲインを読み出します

レジスタ名	レジスタのアドレス(8ビット)	タイプ	説明
		専用	
Mean_R	0x40	読み出し専用	Rチャンネルデータの平均値を読み出します
Mean_G	0x44	読み出し専用	Gチャンネルデータの平均値を読み出します
Mean_B	0x48	読み出し専用	Bチャンネルデータの平均値を読み出します
Mean_Y	0x4C	読み出し専用	Y（明るさ）データの平均値を読み出します
Window_Mean_R	0x50	読み出し専用	ウィンドウ内Rチャンネルデータの平均値を読み出します
Window_Mean_G	0x54	読み出し専用	ウィンドウ内Gチャンネルデータの平均値を読み出します
Window_Mean_B	0x58	読み出し専用	ウィンドウ内Bチャンネルデータの平均値を読み出します
Window_Mean_Y	0x5C	読み出し専用	ウィンドウ内Y（明るさ）データの平均値を読み出します
Target_Y	0x60	書き込み専用	ウィンドウ内ターゲットY（明るさ）を書き込みます
Window_Weight	0xAx	書き込み専用	ウィンドウ内0~15の各領域の重み値を書き込みます

4ポートの説明

Gowin AEAWB IP の IO ポートの詳細を図 4-1 およびに示します。

図 4-1 Gowin AEAWB IP のポート図

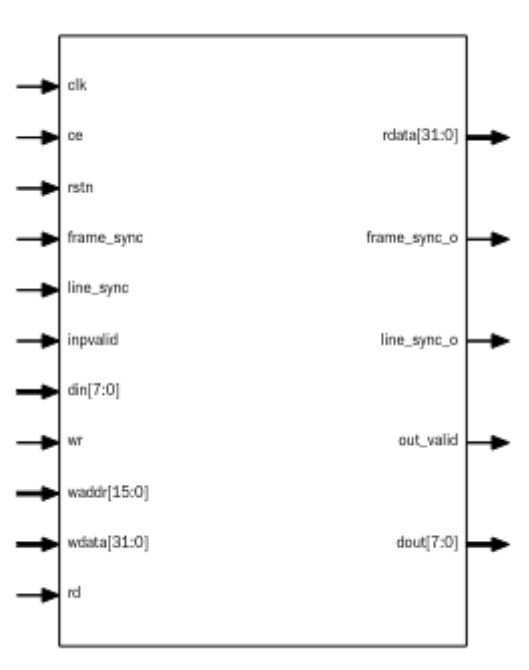


表 4-1 Gowin AEAWB IP のポート一覧

信号	方向	ビット幅	説明
clk	I	1	入力クロック信号
rstn	I	1	リセット信号、アクティブLow
ce	I	1	イネーブル信号
frame_sync	I	1	入力フレーム同期信号
line_sync	I	1	入力ライン同期信号
invalid	I	1	入力データ有効信号
din	I	可変	入力画像データ信号
wr	I	1	書き込み信号
waddr	I	16	書き込みアドレス信号

信号	方向	ビット幅	説明
wdata	I	32	書き込みデータ信号
rd	I	1	読み出し信号
rdata	O	32	読み出しデータ信号
frame_sync_o	O	1	出力フレーム同期信号
line_sync_o	O	1	出力ライン同期信号
outvalid	O	1	出力有効信号。 High レベルは、出力信号がこの時点で有効であることを示します。
dout	O	可変	出力画像データ信号

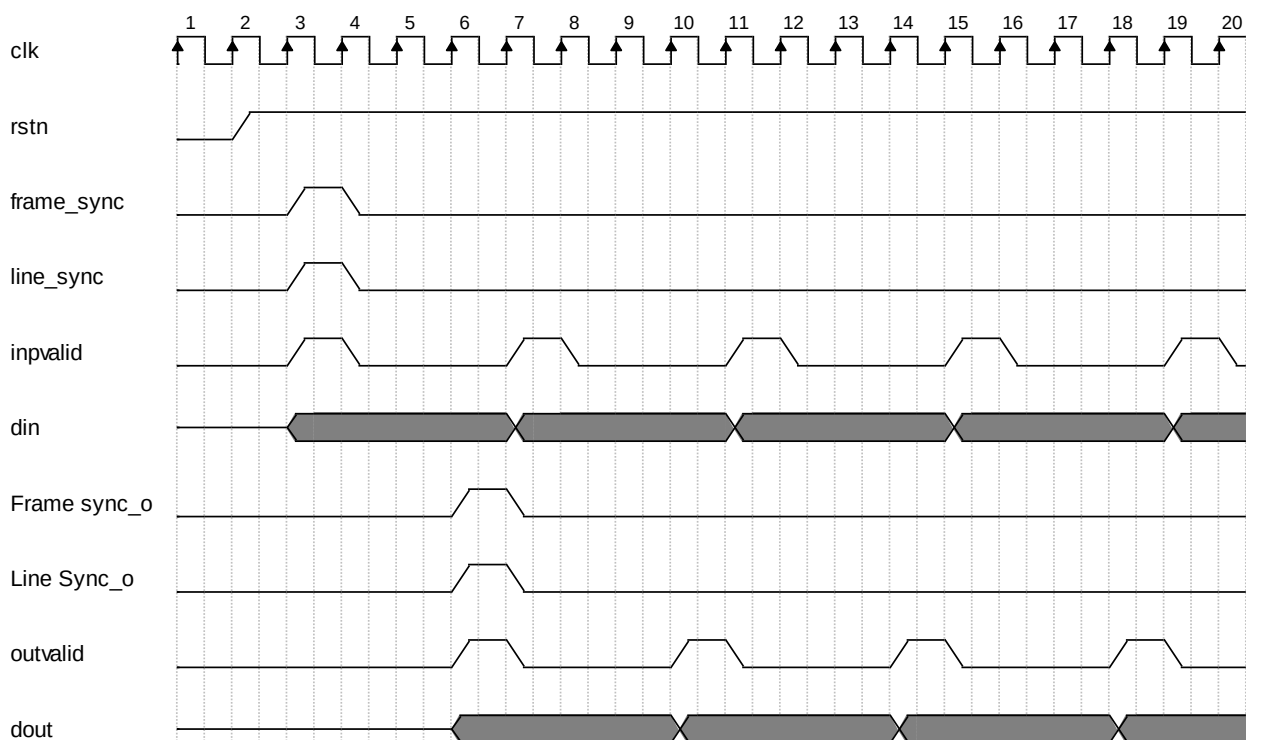
5 タイミングの説明

このセクションでは、主に Gowin AEAWB IP のタイミングについて説明します。

5.1 タイミングの説明

Gowin AEAWB IP の計算後、データは 3 クロックサイクル遅延して出力されます。そのタイミングを図 5-1 に示します。

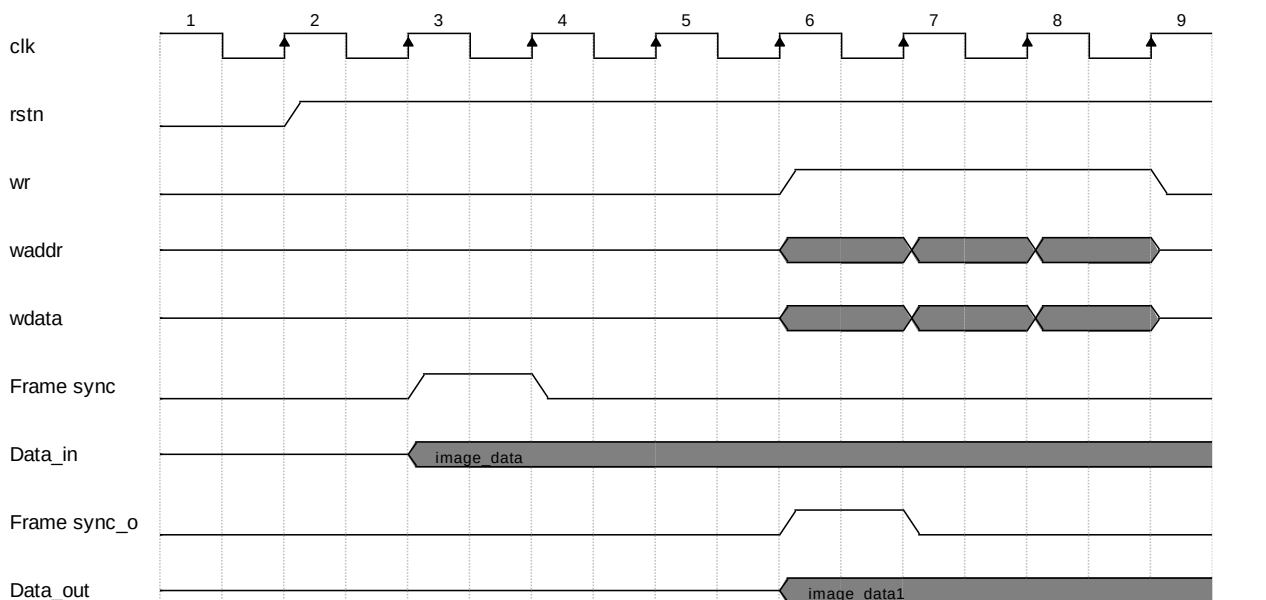
図 5-1 Gowin AEAWB IP のタイミング図



5.2 読み出しおよび書き込みタイミングの説明

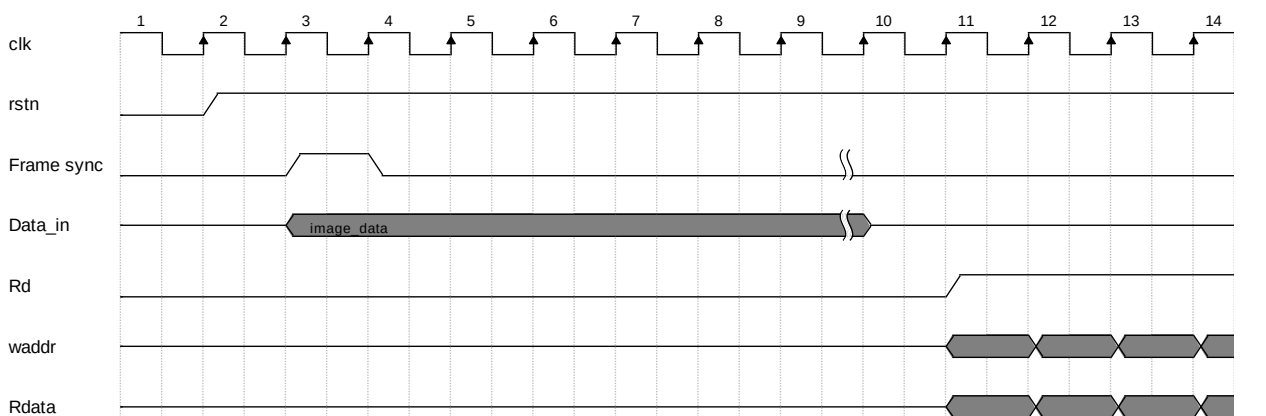
Gowin AEAWB IP の構成パラメータの一部は、GUI を介して設定するか、IP の実行時にレジスタを介して書き込むことができます。そのタイミングは次のとおりです。

図 5-2 Gowin AEAWB IP の書き込みタイミング図



レジスタの読み出しは、1 フレームの画像処理が完了した後に実行する必要があります（図 5-3）。

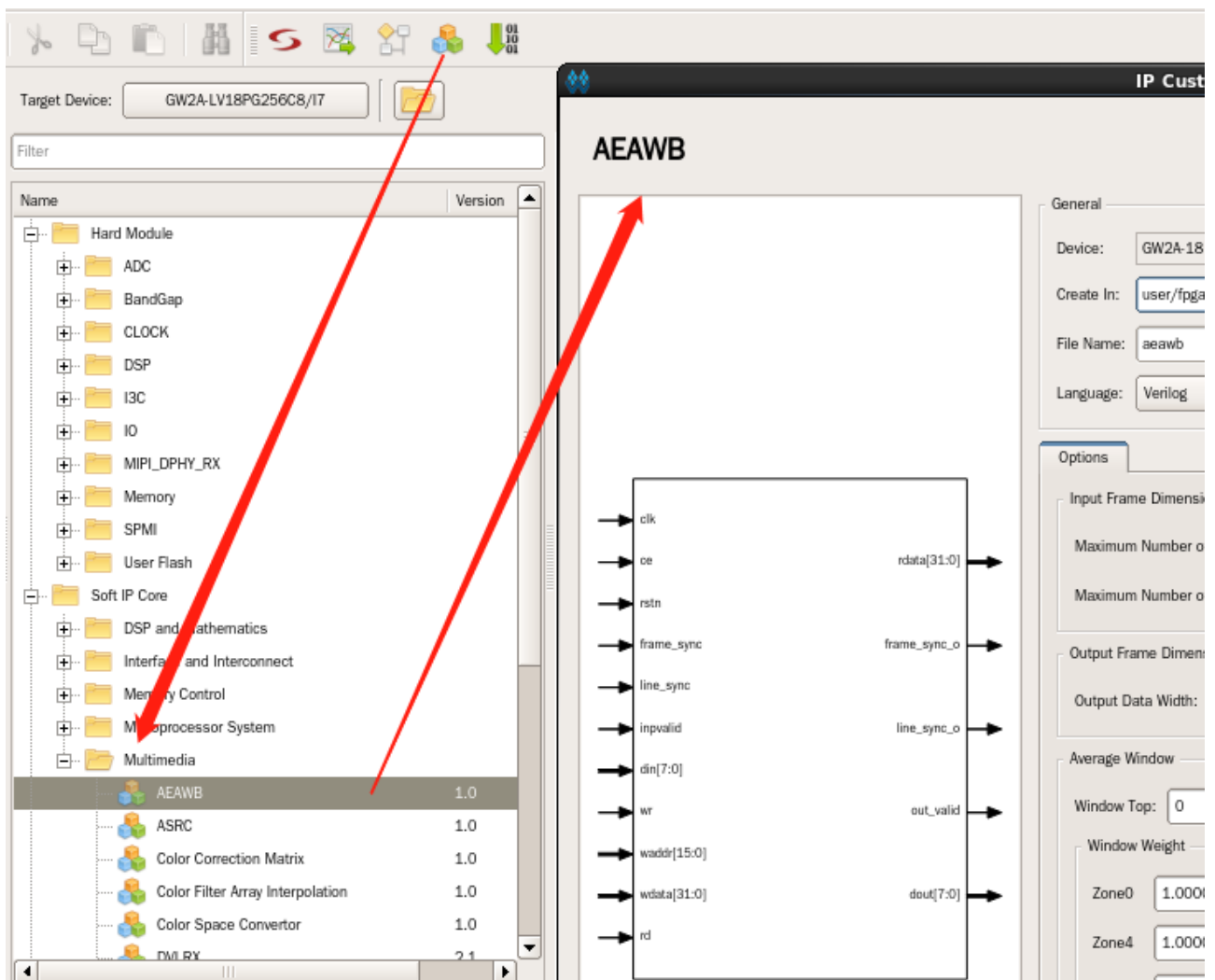
図 5-3 Gowin AEAWB IP の読み出しタイミング図



6 呼び出しと構成

Gowin ソフトウェアの GUI で、Tools > IP Core Generator > Multimedia > AEAWB を開いて、この IP の呼び出しと構成を行います。または、ツールバーのアイコンから IP 構成 GUI を開きます（図 6-1）。

図 6-1 IP の構成 GUI を開く方法



Gowin AEAWB IP の構成 GUI は図 6-2 に示すとおりです。

図 6-2 Gowin AEAWB IP の構成

- **File Name** フィールドで IP に名前を付けることができます。
- **Module Name** フィールドで IP のトップモジュールに名前を付けることができます。
- **Options** タブで IP の動作モードなどを構成できます。

Gowin AEAwb IP の構成オプションは表 6-1 に示すとおりです。

表 6-1 Gowin AEAWB IP の構成オプション

オプション	説明
Maximum Number of Columns	入力画像の列数。
Maximum Number of Rows	入力画像の行数。
Input Data Width	入力データのビット幅 (8/10/12/16 ビット)。
Output Data Width	出力データのビット幅 (8/10/12/16 ビット)。
Bayer Phase	ベイヤーマトリックス
Window Top	ウィンドウの一番上の位置 (画像の行数以下)
Window Left	ウィンドウの左端の位置 (画像の列数以下)
Window Width	ウィンドウの幅の設定
Window Height	窓の高さの設定
Window Weight	窓の重みの設定 (各領域は個別に設定できます)
Target Mean	目標の明るさの設定

7 リファレンスデザイン

[RefDesign](#) から、そのリファレンスデザインがダウンロード、参考できます：

8 提供されるファイル

提供されるファイルには主に、ドキュメント、デザインのソースコード、およびリファレンスデザインが含まれています。

8.1 ドキュメント

フォルダにはユーザーガイド（PDF ファイル）があります。

表 8-1 ドキュメント一覧

名称	説明
Gowin AEAWB IP ユーザーガイド (IPUG782)	即ち、本マニュアル
Gowin AEAWB IP リリースノート	-

8.2 リファレンスデザイン

Ref. Design フォルダには、主に Gowin AEAWB IP のネットリストファイル、リファレンスデザイン、制約ファイル、トップレベルファイル、およびプロジェクトフォルダなどが含まれています。

表 8-2 Ref. Design フォルダのコンテンツ一覧

名称	説明
aeawb_exp.v	リファレンスデザインのトップモジュールおよびステイミュラス生成モジュール
aeawb.vo	ネットリストファイル
demo.cst	物理制約ファイル
fpga_project.gao	AEAWB の出力データをキャプチャします
aeawb	プロジェクトフォルダ

