



Gowin Triple Speed Ethernet MAC ユーザーガイド

IPUG538-1.0J, 2019-02-20

著作権について（2019）

著作権に関する全ての権利は、**Guangdong Gowin Semiconductor Corporation** に留保されています。

何れの団体及び個人も、当社の書面による許可を得ず、本文書の内容の一部もしくは全部を、いかなる視聴覚的、電子的、機械的、複写、録音等の手段によりもしくは形式により、伝搬又は複製をしてはなりません。

免責事項

「GOWINSEMI®」、「LittleBee®」、「Arora」、及び GOWINSEMI のロゴは、当社により、中国、米国特許商標庁、及びその他の国において登録されています。商標又はサービスマークとして特定されたその他全ての文字やロゴは、www.gowinsemi.com.cn において記載されているそれぞれの権利者に帰属しています。当社は、**GOWINSEMI Terms and Conditions of Sale**（GOWINSEMI 取引条件）に規定されている内容を除き、（明示的か又は黙示的に拘わらず）いかなる保証もせず、また、知的財産権や材料の使用によりあなたのハードウェア、ソフトウェア、データ、又は財産が被った損害についても責任を負いません。本文書における全ての情報は、予備的情報として取り扱われなければなりません。当社は、事前の通知なく、いつでも本文書の内容を変更することができます。本文書を参照する何れの団体及び個人も、最新の文書やエラッタ（不具合情報）については、当社に問い合わせる必要があります。

バージョン履歴

日付	バージョン	説明
2019/02/20	1.0J	初版。

目次

目次	i
図一覧	iii
表一覧	v
1 本マニュアルについて	1
1.1 マニュアル内容	1
1.2 関連ドキュメント	1
1.3 用語、略語	1
1.4 テクニカル・サポートとフィードバック	1
2 概要	3
3 特徴及びパフォーマンス	4
3.1 主な特徴	4
3.2 動作周波数	4
3.3 リソース使用率	4
4 構造および機能の説明	6
4.1 全体構造	6
4.2 MAC 層のインターフェース	7
4.2.1 RGMII インターフェース	7
4.2.2 GMII インターフェース	7
4.2.3 MII インターフェース	8
4.2.4 GMII/MII インターフェース	8
4.3 ユーザーインターフェース	9
4.3.1 イーサネットフレームの受信	9
4.3.2 イーサネットフレームの送信	12
4.3.3 Flow Control 機能	16
4.3.4 FCS Forward 機能	17
4.3.5 PAD 機能	17
4.3.6 送信 IFG の設定	18
4.3.7 Jumbo の設定	18
4.3.8 Management 機能	18

5	ポート一覧	21
6	パラメータの構成.....	24
7	リファレンスデザイン	25
8	インターフェースの構成.....	26

図一覧

図 4-1 Gowin Triple Speed Ethernet MAC IP の構造	6
図 4-2 RGMII ピンの接続図	7
図 4-3 GMII ピンの接続図	8
図 4-4 MII ピンの接続図	8
図 4-5 GMII/MII ピンの接続図	9
図 4-6 1000M での通常のイーサネットフレーム受信	9
図 4-7 10M/100M での通常のイーサネットフレーム受信	10
図 4-8 1000M でのエラーフレーム受信	10
図 4-9 10M/100M でのエラーフレーム受信	10
図 4-10 FCS Forward を有効にした場合の通常のイーサネットフレーム受信（1000M）	10
図 4-11 FCS Forward を有効にした場合のエラーイーサネットフレーム受信（1000M）	11
図 4-12 FCS Forward を有効にした場合の通常のイーサネットフレーム受信（100M）	11
図 4-13 FCS Forward を有効にした場合のエラーイーサネットフレーム受信（100M）	11
図 4-14 VLAN Tagged フレームの受信	11
図 4-15 受信の統計	12
図 4-16 1000M での通常のイーサネットフレーム送信	13
図 4-17 RGMII における、10M/100M での通常のイーサネットフレーム送信	13
図 4-18 MII モードにおける、10M/100M での通常のイーサネットフレーム送信	13
図 4-19 1000M でのエラーイーサネットフレーム送信	14
図 4-20 RGMII における、10M/100M でのエラーイーサネットフレーム送信	14
図 4-21 MII モードにおける、10M/100M でのエラーイーサネットフレーム送信	14
図 4-22 FCS Forward を有効にした場合のイーサネットフレーム送信（1000M）	14
図 4-23 FCS Forward を有効にした場合のエラーイーサネットフレーム送信（MII モード、10/100M）	14
図 4-24 衝突が発生した場合に再送信	15
図 4-25 衝突が発生した場合に再送信しない（自発的に）	15
図 4-26 衝突が発生した場合に再送信しない（能動的に）	15
図 4-27 送信の統計	16
図 4-28 pause フレームの送信	17
図 4-29 pause フレームの受信	17

図 4-30 MDC と MDIO の接続図	18
図 4-31 MIIM の書き込みタイミング	19
図 4-32 MIIM の読み出しタイミング	20
図 8-1 IP コアジェネレーター	26
図 8-2 Triple Speed Ethernet MAC IP の構成インターフェース	27
図 8-3 Triple Speed Ethernet MAC IP Help	27

表一覧

表 1-1 用語、略語.....	1
表 2-1 Gowin Triple Speed Ethernet MAC IP	3
表 3-1 リソース使用率	5
表 4-1 rx_statistics_vector の各ビットの定義.....	12
表 4-2 tx_statistics_vector の各ビットの定義.....	16
表 5-1 Gowin Triple Speed Ethernet MAC IP の IO ポート.....	21
表 6-1 Gowin Triple Speed Ethernet MAC の静的パラメータとタイミングパラメータ	24

1 本マニュアルについて

1.1 マニュアル内容

本マニュアルは、ユーザーが Gowin Triple Speed Ethernet MAC IP の特徴及び使用方法を迅速に理解できるように作成されています。

1.2 関連ドキュメント

GOWIN セミコンダクターのウェブサイト www.gowinsemi.com/ja から、以下の関連ドキュメントがダウンロード、参考できます：

1. GW1N シリーズ FPGA 製品データシート (DS100)
2. GW1NR シリーズ FPGA 製品データシート (DS117)
3. GW2A シリーズ FPGA 製品データシート (DS102)
4. GW2AR シリーズ FPGA 製品データシート (DS226)
5. Gowin ソフトウェア ユーザーガイド (SUG100)

1.3 用語、略語

本マニュアルに使用されている関連用語、略語及び関連解釈を表 1-1 に示します。

表 1-1 用語、略語

用語、略語	正式名称	意味
IP	Intellectual Property	設計資産
LUT	Look-up Table	ルックアップテーブル

1.4 テクニカル・サポートとフィードバック

GOWIN セミコンダクターは、包括的な技術サポートをご提供しています。使用に関するご質問、ご意見については、直接弊社までお問い合わせください。

Web サイト: www.gowinsemi.com/ja

E-mail: support@gowinsemi.com

2 概要

Triple Speed Ethernet MAC IPは、IEEE802.3プロトコルに準拠し、ユーザーに汎用のアクセスインターフェースを提供します。このIPは、イーサネットMACを必要とする通信デバイスに統合できます。

表 2-1 Gowin Triple Speed Ethernet MAC IP

Gowin Triple Speed Ethernet MAC IP	
ロジックリソース	表 3-1 参照。
提供されるファイル	
設計ファイル	Verilog (暗号化)
リファレンスデザイン	Verilog
テストベンチ	Verilog
テストおよび設計フロー	
合成ソフトウェア	Synplify_Pro
アプリケーションソフトウェア	Gowin ソフトウェア

3 特徴及びパフォーマンス

3.1 主な特徴

- MII/GMII/RGMII インターフェースをサポート；
- IEEE 802.3 規格に適用；
- 10/100/1000M レートをサポート；
- 全二重および半二重モードをサポートし、半二重モードでの衝突検出をサポート；
- CRC を自動的に追加および検証するかどうかはオプション；
- pad の自動追加をサポート；
- イーサネットフレーム分類統計をサポート；
- イーサネットフレームエラー統計をサポート；
- IFG を構成可能；
- Jumbo モードをサポート；
- 全二重モードでの Flow Control をサポート；
- 管理インターフェース(MDC/MDIO)をサポート。

3.2 動作周波数

Gowin Triple Speed Ethernet MAC IP の動作周波数は IP 動作モードによって異なります。具体的には：

- RGMII モードの場合、1000/100/10MHz をサポート；
- GMII モードの場合、1000MHz をサポート；
- MII モードの場合、100/10MHz をサポート；
- GMII/MII の場合、1000/100/10MHz をサポート。

3.3 リソース使用率

Gowin Triple Speed Ethernet MAC IP は、Verilog 言語を採用しており、GW1N シリーズ、GW1NR シリーズ、GW2A シリーズ、および GW2AR シリーズ FPGA デバイスに適用されます。リソース使用率は、モードによって異なります。

表 3-1 にリソース使用率を示します。他のデバイスのリソース使用率に

については、関連する最新情報を参照してください。

表 3-1 リソース使用率

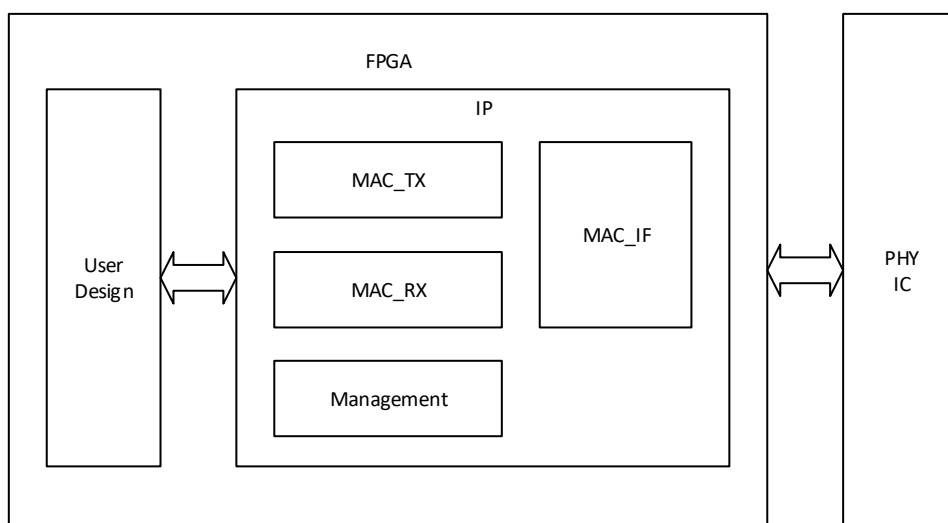
Interface	LUTs	REGs	Device Series	Speed Level
RGMII	1298	1284	GW2A18	-8
GMII	899	1041	GW2A18	-8
MII	1142	1224	GW2A18	-8
GMII/MII	1245	1261	GW2A18	-8

4 構造および機能の説明

4.1 全体構造

図 4-1 に示すように、Gowin Triple Speed Ethernet MAC IP には、MAC_IF、MAC_RX、MAC_TX、Management などのモジュールがあります。また、User Design はユーザーデザインで、PHY IC は外部接続用の PHY チップです。

図 4-1 Gowin Triple Speed Ethernet MAC IP の構造



- MAC_TX モジュールは、ユーザーデータからイーサネットデータへの変換、CRC、PAD、Flow Control、およびフレーム統計などの機能を実装します。
- MAC_RX モジュールは、イーサネットデータからユーザーデータへの変換、CRC、Flow Control、IFG 構成、フレーム統計、およびエラー指示などの機能を実装します。
- MAC_IF モジュールは、RGMII、GMII、MII など、MAC のインターフェースを実装します。
- Management は、PHY IC の管理に使用されるイーサネット管理インターフェース MDC、MDIO を実装します。

4.2 MAC 層のインターフェース

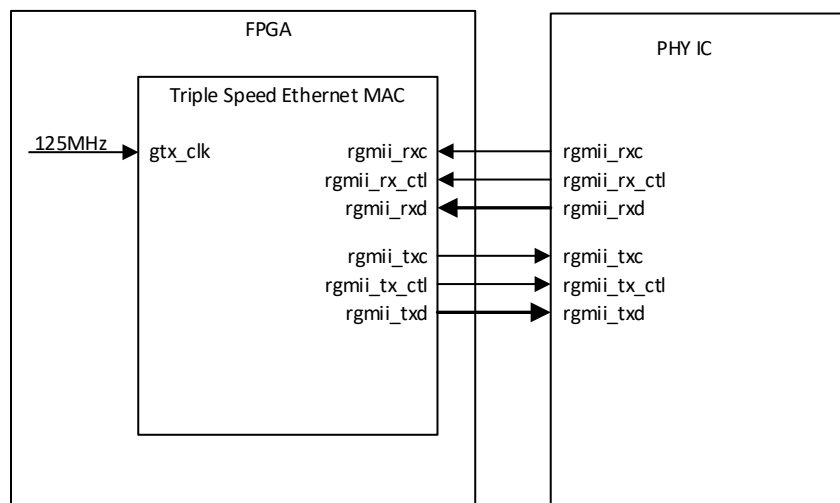
この IP は 4 つの MAC 層インターフェース (RGMII、GMII、MII、および GMII/MII) をサポートします。各インターフェースがサポートするモード：

- RGMII は 1000/100/10M Full-Duplex および 100/10M Half-Duplex をサポート；
- GMII は 1000M Full-Duplex をサポート；
- MII は 100/10M Full-Duplex および 100/10M Half-Duplex をサポート；
- GMII/MII は 1000/100/10M Full-Duplex および 100/10M Half-Duplex をサポート。

4.2.1 RGMII インターフェース

RGMII には、12 ピン (rgmii_rxc、rgmii_rx_ctl、rgmii_rxd[3:0]、rgmii_txc、rgmii_tx_ctl、rgmii_txd[3:0]) があります。ユーザーは gtx_clk を介して IP に 125MHz のクロックを提供する必要があります。図 4-2 は、RGMII と PHY チップの接続図です。

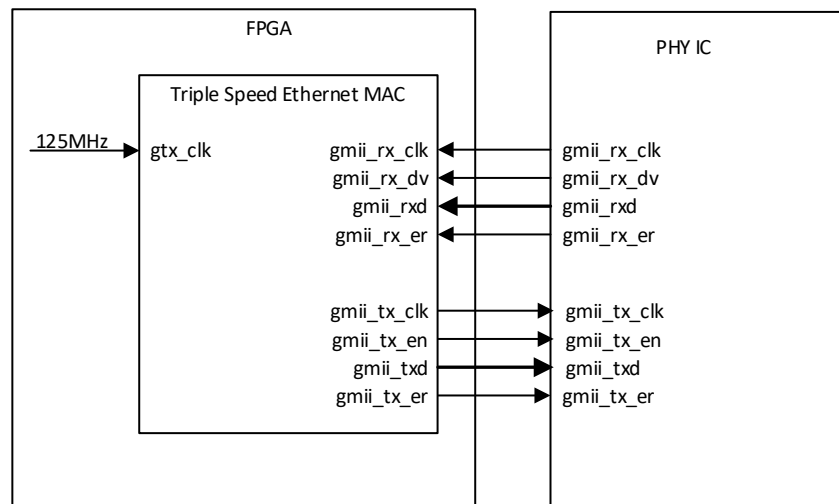
図 4-2 RGMII ピンの接続図



4.2.2 GMII インターフェース

GMII には、22 ピン (gmii_rx_clk、gmii_rx_dv、gmii_rxd[7:0]、gmii_rx_er、gmii_tx_clk、gmii_tx_en、gmii_txd[7:0]、gmii_tx_er) があります。ユーザーは gtx_clk を介して IP に 125MHz のクロックを提供する必要があります。図 4-3 は、GMII と PHY チップの接続図です。

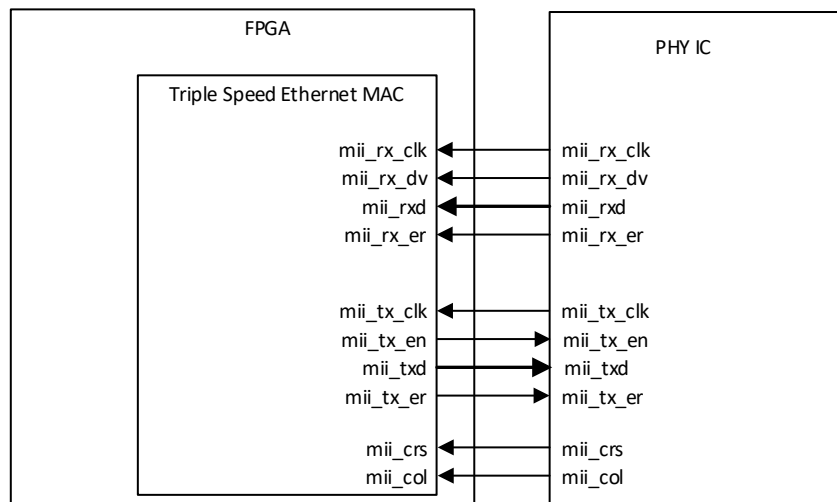
図 4-3 GMII ピンの接続図



4.2.3 MII インターフェース

II には、16 ピン (mii_rx_clk、mii_rx_dv、mii_rxd[3:0]、mii_rx_er、mii_tx_clk、mii_tx_en、mii_txd[3:0]、mii_tx_er、mii_crs、mii_col) があります。図 4-4 は、II と PHY チップの接続図です。

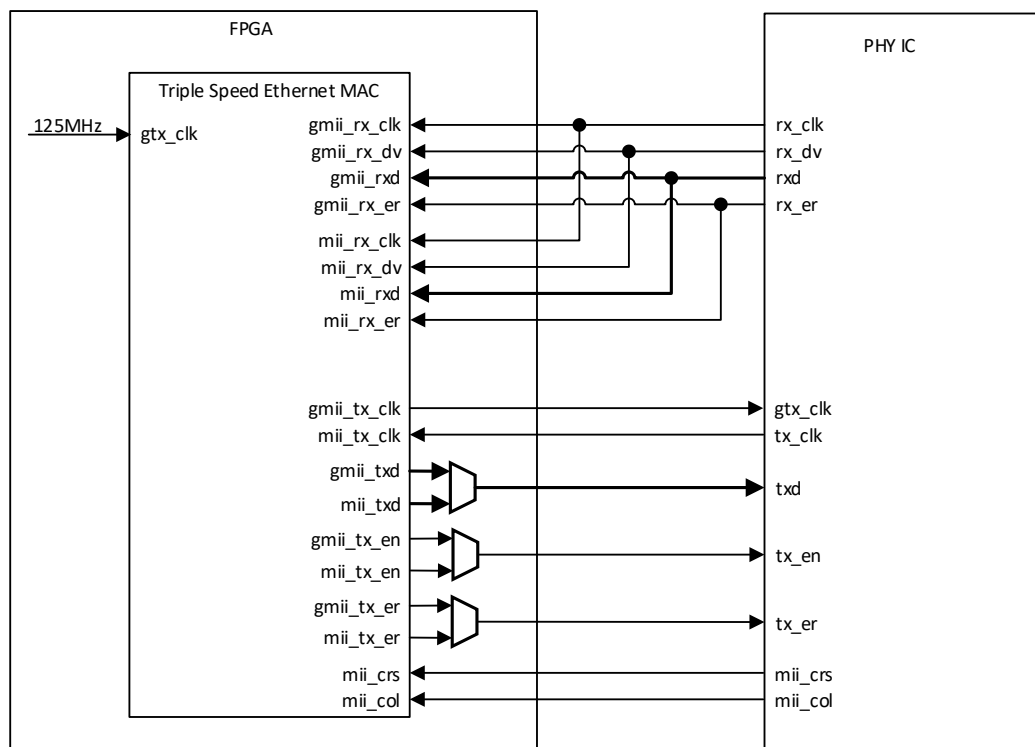
図 4-4 MII ピンの接続図



4.2.4 GMII/MII インターフェース

GMII/MII は、GMII と MII を組み合わせたもので、通常、GMII と MII の両方をサポートします。イーサネットレートに応じて具体的な txd、tx_en、tx_er 信号を選択する必要があります。図 4-5 は、GMII/MII と PHY チップの接続図です。

図 4-5 GMII/MII ピンの接続図



4.3 ユーザーインターフェース

4.3.1 イーサネットフレームの受信

イーサネットフレームの受信とは、MAC インターフェースのデータをユーザーインターフェースのデータに変換するプロセスです。すべての受信信号は `rx_mac_clk` に同期します。

通常フレーム受信

図 4-6 は、1000M での通常イーサネットフレーム受信プロセスを示しています。

図 4-7 は、10M/100M での通常イーサネットフレーム受信プロセスを示しています。

`rx_mac_valid=1` は、このサイクルに `rx_mac_data` が有効であることを示します。`rx_mac_valid` と `rx_mac_last=1` は、このサイクルに `rx_mac_data` が有効であり、このイーサネットフレームの最後のバイトであることを示します。IP には受信したイーサネットフレームをバッファリングするバッファがないため、ユーザーはいつでもイーサネットフレームを受信できることを確保する必要があります。データは、フレームの最初のバイトがユーザーインターフェースに到着してから、フレーム全体が受信されるまで継続的に受信されます。

図 4-6 1000M での通常イーサネットフレーム受信

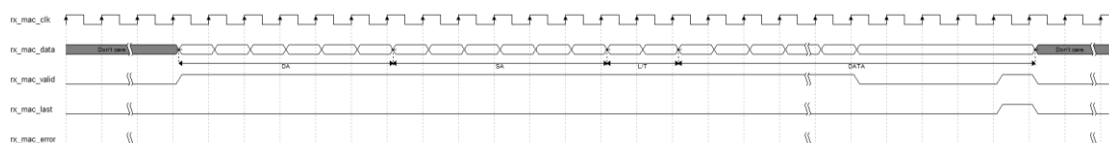
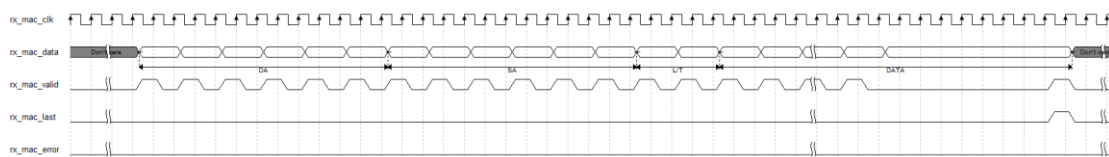


図 4-7 10M/100M での通常のイーサネットフレーム受信



エラーフレーム受信

rx_mac_error=1 は、現在のフレームにいくつかのエラーがあることを示します。エラータイプについては、rx_statistics_valid および rx_statistics_vector 信号を参照できます。rx_mac_last が 1 の場合にのみ、rx_mac_error は現在のフレームのエラーを示します。図 4-8 および図 4-9 は、それぞれ 1000M および 10M/100M でのエラーフレームの受信プロセスを示しています。

図 4-8 1000M でのエラーフレーム受信

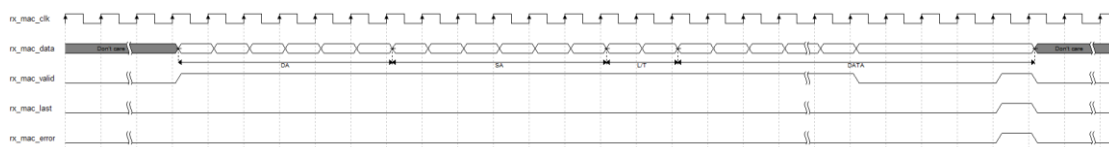
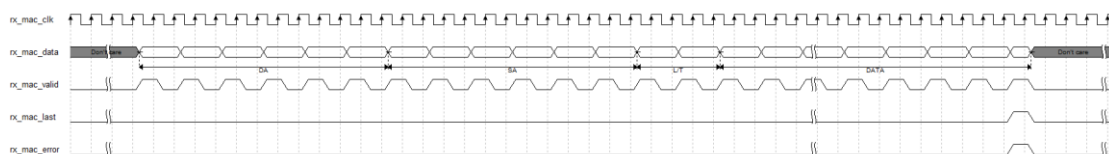


図 4-9 10M/100M でのエラーフレーム受信



次のエラーが発生する場合、rx_mac_error がエラーを示します。

1. FCS エラーフレームを受信した場合。
2. align フレームを受信した場合。
3. 受信中、MAC インターフェースの RX_ER 信号が有効である場合。
4. 半二重中に衝突が発生した場合。
5. フレーム長が正しくない場合。Jumbo 機能を無効にする場合、受信した非 VLAN フレームが 64 バイト未満または 1518 バイトを超え、VLAN フレームが 64 バイト未満または 1522 バイトを超えた場合。Jumbo 機能を有効にする場合、受信したフレームが 64 バイト未満である場合。

受信 FCS Forward

ユーザーが IP を受信 FCS Forward モードに設定すると、図 4-10、4-11、4-12、および 4-13 に示すように、IP は受信した FCS フィールドをユーザー側に渡します。この場合にも、IP は FCS フィールドを自動的にチェックし、その結果は rx_mac_error および rx_statistics_vector によって表示されます。

図 4-10 FCS Forward を有効にした場合の通常のイーサネットフレーム受信 (1000M)

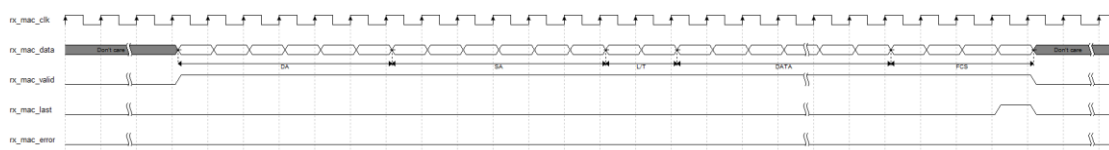


図 4-11 FCS Forward を有効にした場合のエラーイーサネットフレーム受信 (1000M)

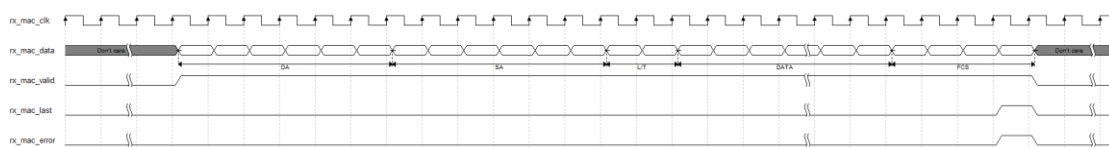


図 4-12 FCS Forward を有効にした場合の通常のイーサネットフレーム受信 (100M)

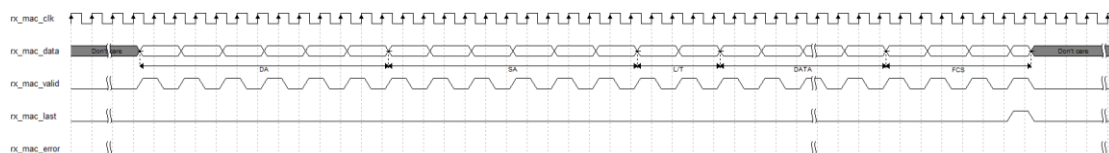
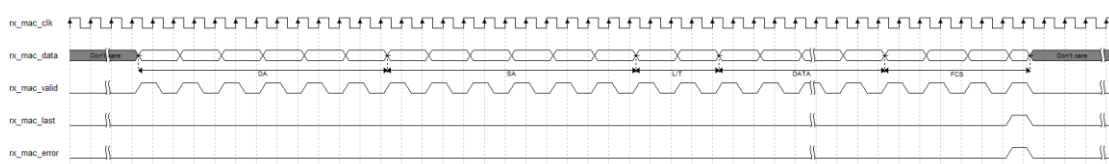


図 4-13 FCS Forward を有効にした場合のエラーイーサネットフレーム受信 (100M)

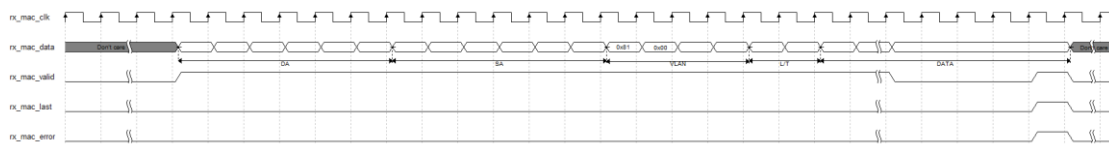


VLAN Tagged フレームの受信

IP が VLAN Tagged フレームを受信すると、`rx_statistics_vector` はこのフレームが VLAN Tagged フレームであると指示します。VLAN Tagged フレームは、ソースアドレスの後の 2 バイトが 0x8100 のフレームです。

IEEE802.3 では、Tag フィールドは 4 バイトあり、最初の 2 バイトは 0x8100 で、最後の 2 バイトは VLAN タグです (図 4-14)。

図 4-14 VLAN Tagged フレームの受信



MAC Control フレームの受信

IP が MAC Control フレームを受信すると、`rx_statistics_vector` はこのフレームが MAC Control であると指示します。MAC Control フレームは L/T フィールドが 0x8808 のフレームです。

イーサネット回線が異常なときの受信

イーサネット回線に異常があるか、半二重の衝突が発生すると、1 バイトのフレームが転送されることがあります。このとき、ユーザー側インターフェースの最初の `rx_mac_valid` と `rx_mac_last` はどちらも 1 になります。つまり、当該バイトを受信したあと、このフレームは終了します。ユーザーアプリケーションは、このような異常な状況に対処する必要があります。

受信の統計

受信したフレームの統計情報は、`rx_statistics_vector` 信号により表示されます。`rx_statistics_valid` が 1 の場合、`rx_statistics_vector` が有効になり、`rx_statistics_vector` は、受信したフレームの統計情報を示します。そのタイミングを図 4-15 に示します。`rx_statistics_vector` の各ビットの定義を表 4-1 に示します。

図 4-15 受信の統計

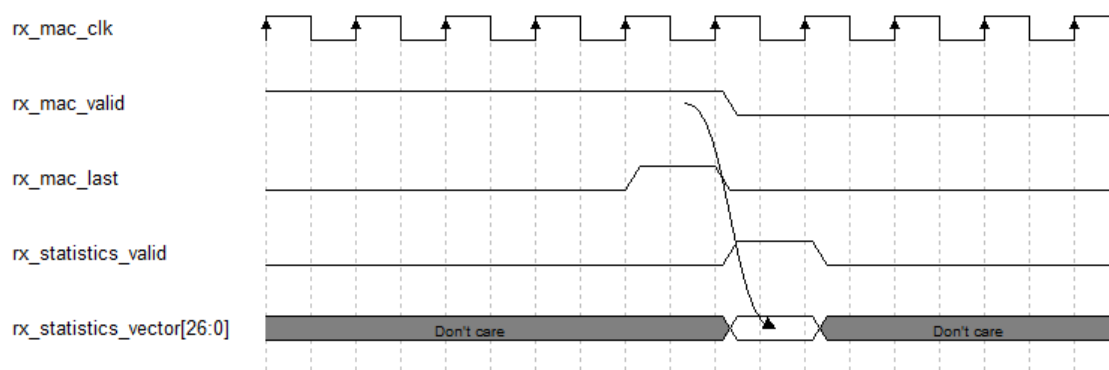


表 4-1 rx_statistics_vector の各ビットの定義

位置	名称	説明
26	RX Alignment Error	受信したフレームがバイトの整数倍でない場合は 1 をセット
25	RX Length Error	受信したフレームの長さが規格を満たしていない場合は 1 をセット
24	RX FCS Error	受信したフレームに FCS エラーがある場合は 1 をセット
23	RX_ER Error	受信中に MAC インターフェースの RX_ER 信号が有効である場合、1 をセット
22	RX Collision Error	半二重モードで、フレーム受信中に衝突が発生した場合は 1 をセット
21:6	RX Frame Length	FCS フィールドを含む、受信フレームの長さ
5	RX Flow Control Frame	全二重モードで、受信フレームがフロー制御フレームの場合は 1 をセット
4	RX MAC Control Frame	受信したフレームが MAC Control フレームの場合は 1 をセット
3	RX VLAN Frame	受信したフレームが VLAN フレームの場合は 1 をセット
2	RX Multicast Frame	受信したフレームがマルチキャストフレームの場合は 1 をセット
1	RX Broadcast Frame	受信したフレームがブロードキャストフレームの場合は 1 をセット
0	RX Unicast Frame	受信したフレームがユニキャストフレームの場合は 1 をセット

4.3.2 イーサネットフレームの送信

イーサネットフレームの送信とは、ユーザーインターフェースのデータを MAC インターフェースのデータに変換するプロセスです。すべての受信信号は tx_mac_clk に同期します。

通常フレーム受信

図 4-16 は、1000M での通常のイーサネットフレーム送信プロセスを示しています。

図 4-17 は、RGMII モードにおける、10M/100M での通常のイーサネッ

トフレーム送信プロセスを示しています。RGMII モードでは、**tx_mac_clk** は 125MHz です。10M の場合、**tx_mac_ready** は 100 サイクルごとに有効であり、100M の場合、**tx_mac_ready** は 10 サイクルごとに有効です。

図 4-18 は、MII モードにおける、10M/100M での通常のイーサネットフレーム送信プロセスを示しています。

フレーム全体の送信中、**tx_mac_valid** は、フレームの最後まで 1 のままである必要があります。**tx_mac_ready** と **tx_mac_last=1** は、このサイクルに **tx_mac_data** が有効であり、このイーサネットフレームの最後のバイトであることを示します。IP には送信したイーサネットフレームをバッファリングするバッファがないため、ユーザーは、フレームの送信が終了するまでいつでもデータを送信できることを確保する必要があります。

図 4-16 1000M での通常のイーサネットフレーム送信

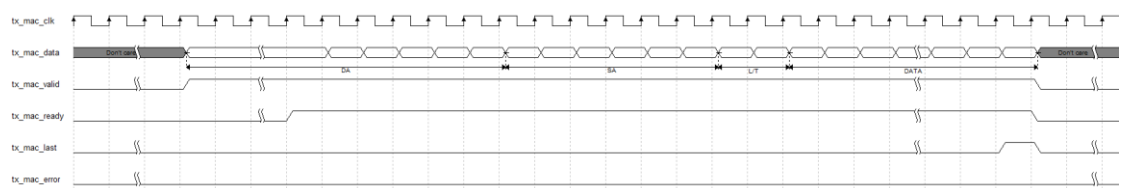


図 4-17 RGMII における、10M/100M での通常のイーサネットフレーム送信

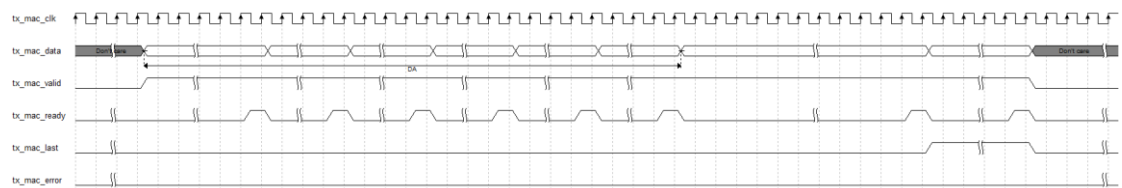
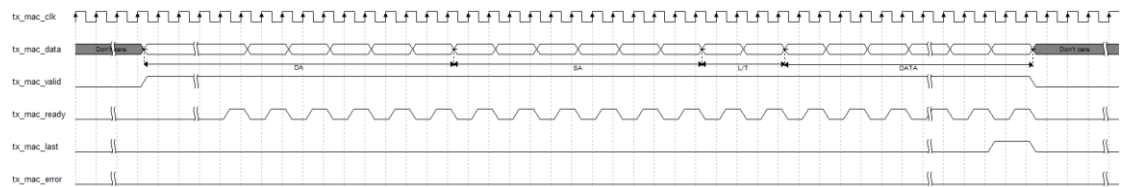


図 4-18 MII モードにおける、10M/100M での通常のイーサネットフレーム送信



エラーフレーム送信

送信中、**tx_mac_error** と **tx_mac_ready=1** は、現在送信されているフレームにエラーがあることを意味します。IP はデータのエラーを指示するよう **TX_ER** を送信します。

図 4-19 は、1000M でのエラーイーサネットフレーム送信プロセスを示しています。

図 4-20 は、RGMII モードにおける、10M/100M でのエラーイーサネットフレーム送信プロセスを示しています。

図 4-21 は、MII モードにおける、10M/100M でのエラーイーサネットフレーム送信プロセスを示しています。

図 4-19 1000M でのエラーイーサネットフレーム送信

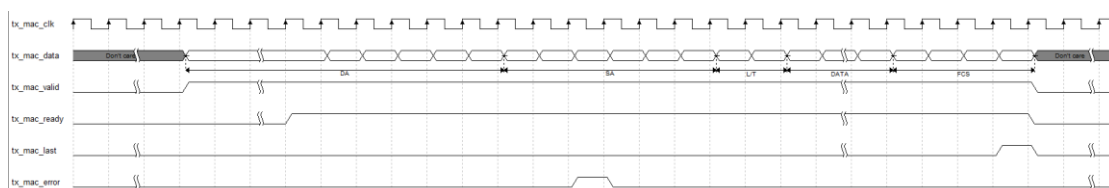


図 4-20 RGMII における、10M/100M でのエラーイーサネットフレーム送信

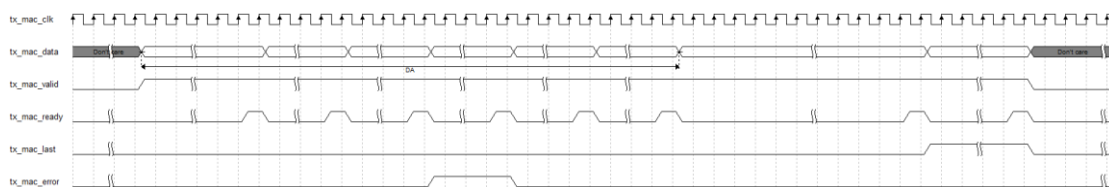
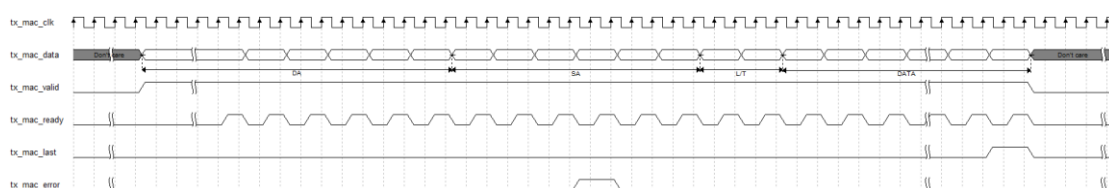


図 4-21 MII モードにおける、10M/100M でのエラーイーサネットフレーム送信



送信 FCS Forward

ユーザーが IP を送信 FCS Forward モードに設定すると、IP は FCS フィールドを自動的に追加しません。したがって、DATA フィールドを送信した後、ユーザーは FCS フィールドを計算して手動で追加する必要があります（図 4-22 と図 4-23）。

図 4-22 FCS Forward を有効にした場合のイーサネットフレーム送信（1000M）

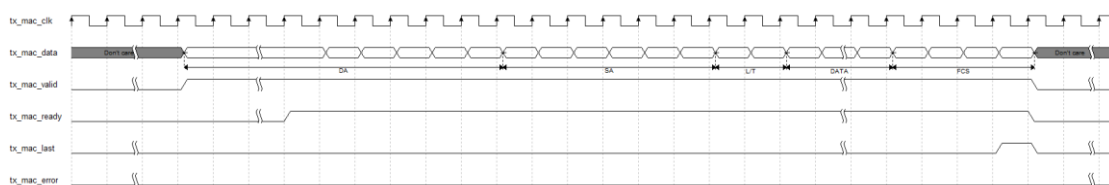
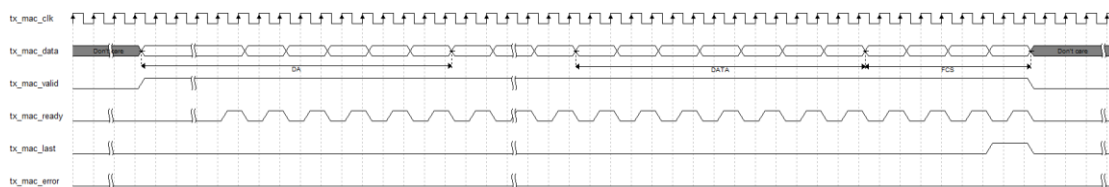


図 4-23 FCS Forward を有効にした場合のエラーイーサネットフレーム送信（MII モード、10/100M）



半二重モードでの送信

半二重モードでは、IP は tx_collision および tx_retransmit 信号を通じて送信ステータスを示します。ユーザーが送信中に衝突を検出しない場合、イーサネットフレームは上記の全二重送信プロセスに従って送信できます。ユーザーが送信中に衝突を検出した場合、次のように対処する必要があります。ユーザーは、tx_collision が 1 であることを検出したら、すぐに tx_mac_valid をリセットしてこのイーサネットフレームの送信を終了する

必要があります。**tx_collision** が 1 であることを検出したと同時に、**tx_retransmit** が 1 の場合、衝突が適切な範囲内にあることを意味し、ユーザーはこのフレームを再送信するかどうかを自分で決定します。ユーザーがこのフレームを再送信する場合は、5 サイクル以内に **tx_mac_valid** をセットしてこのフレームを再送信してください。ユーザーがこのフレームを再送信しない場合は、5 サイクル後に **tx_mac_valid** をセットして次のフレームを送信します。**tx_collision** が 1 であることを検出したと同時に、**tx_retransmit** が 0 の場合は、衝突が適切な範囲内にないことを意味します（フレーム衝突が 16 回を超えるか、64 バイトが送信された後に衝突が発生します）。このとき、ユーザーはこのフレームの送信を中止する必要があります。

図 4-24 は、衝突が発生した場合の再送信プロセスを示しています。

図 4-25 と図 4-26 は、それぞれ衝突が発生したときに再送信しない場合のタイミングです。

図 4-24 衝突が発生した場合に再送信

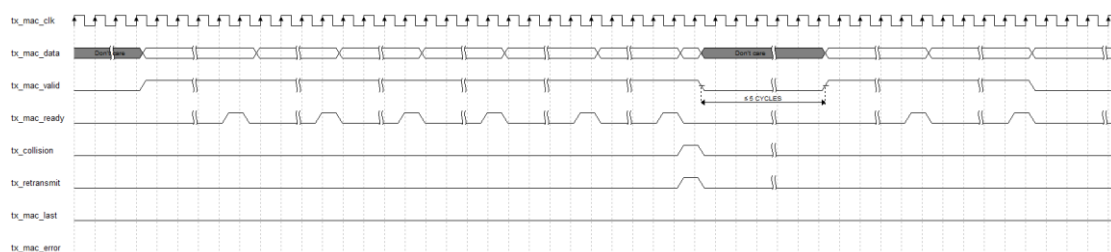


図 4-25 衝突が発生した場合に再送信しない（自発的に）

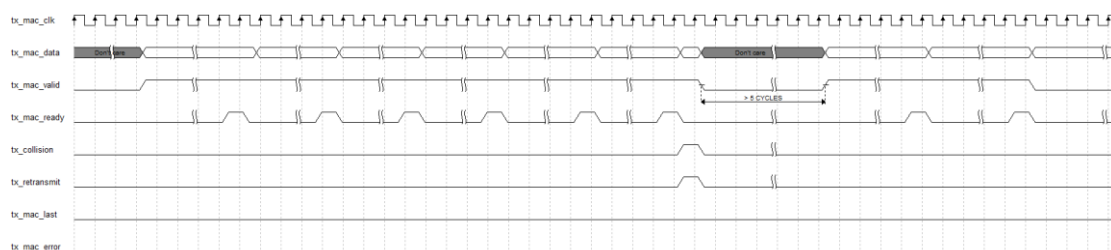
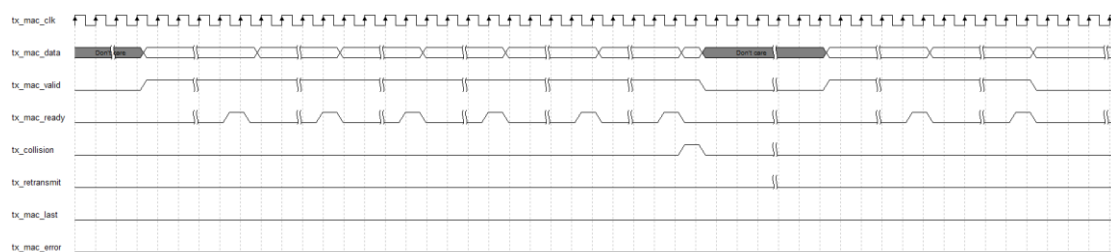


図 4-26 衝突が発生した場合に再送信しない（能動的に）



送信の統計

送信したフレームの統計情報は、**tx_statistics_vector** 信号を通じて表示されます。**tx_statistics_valid** が 1 の場合、**tx_statistics_vector** が有効になり、**tx_statistics_vector** は、送信したフレームの統計情報を示します。そのタイミングを図 4-27 に示します。**tx_statistics_vector** の各ビットの定義を表 4-2 に示します。

図 4-27 送信の統計

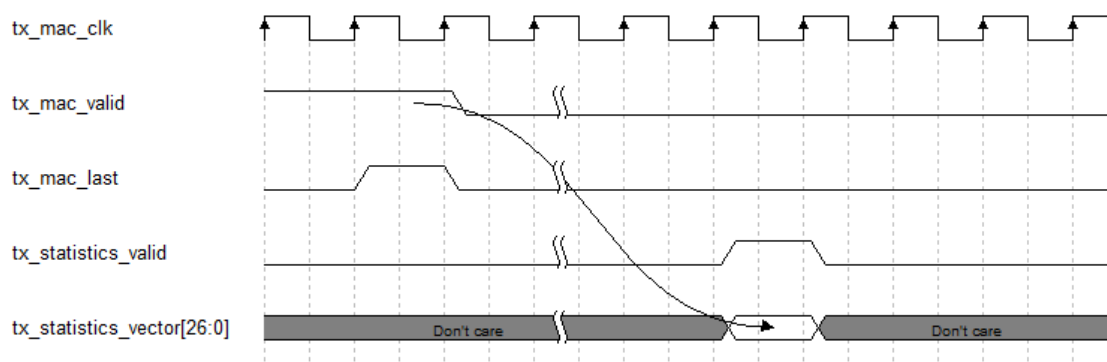


表 4-2 tx_statistics_vector の各ビットの定義

位置	名称	説明
28	TX Collision	半二重モードで、フレーム送信中に衝突が発生した場合は 1 をセット
27:24	TX Attempts	半二重モードでのこのフレームの再送信回数 0 は最初の送信、1 は 2 回目の送信、15 は 16 回目の送信を表します。
23	Excessive Collision	半二重モードで、16 回目の送信試行中に衝突が発生した場合は 1 をセット
22	Late Collision	64 バイトの送信後に衝突が発生した場合は 1 をセット
21:6	TX Frame Length	FCS フィールドを含む、送信フレームの長さ
5	TX Flow Control Frame	全二重モードで、送信したフレームがフロー制御フレームの場合は 1 をセット
4	TX MAC Control Frame	送信したフレームが MAC Control フレームの場合は 1 をセット
3	TX VLAN Frame	送信したフレームが VLAN フレームの場合は 1 をセット
2	TX Multicast Frame	送信したフレームがマルチキャストフレームの場合は 1 をセット
1	TX Broadcast Frame	送信したフレームがブロードキャストフレームの場合は 1 をセット
0	TX Unicast Frame	送信したフレームがユニキャストフレームの場合は 1 をセット

4.3.3 Flow Control 機能

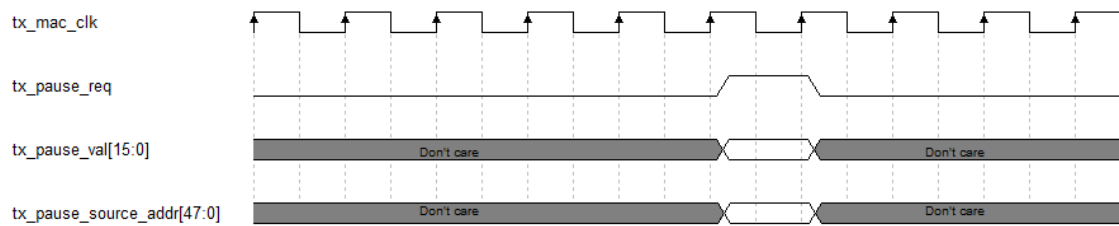
この IP は全二重モードでの Flow Control をサポートします。全二重モードでは、ユーザーは IP を構成して Pause フレームを送受信して、フロー制御を実現できます。

pause フレームの送信

ユーザーは、tx_pause_req 信号をセットすることにより、pause フレームを送信することができます。tx_pause_val の値は pause フレームの parameter フィールドに挿入され、pause 時間を計算するために使用され

ます。tx_pause_source_addr は、pause フレームのソース MAC アドレスとして使用され、下位バイトから上位バイトの順に送信されます。

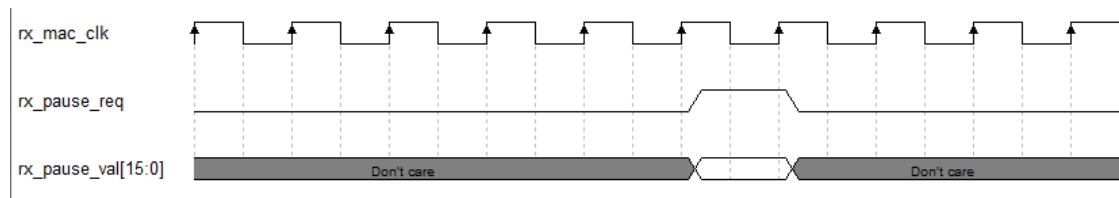
図 4-28 pause フレームの送信



pause フレームの受信

IP は pause フレームを受信すると、rx_pause_req 信号をセットします。rx_pause_val の値は受信した pause フレームのフィールドであり、pause 時間を計算するために使用されます。

図 4-29 pause フレームの受信



4.3.4 FCS Forward 機能

IP は、送信 FCS Forward と受信 FCS Forward をサポートしています。

受信 FCS Forward

ユーザーが受信 FCS Forward 機能を無効にした場合、FCS フィールドはユーザー側に出力されません。IP は自動的に FCS フィールドを検証し、検証結果を rx_statistics_vector の対応するフィールドに出力します。ユーザーが受信 FCS Forward 機能を有効にした場合、FCS フィールドはユーザー側に出力されます。この場合も IP は自動的に FCS フィールドを検証し、検証結果を rx_statistics_vector の対応するフィールドに出力します。

送信 FCS Forward

ユーザーが送信 FCS Forward 機能を無効にした場合、ユーザーは FCS フィールドを計算して送信する必要はありません。IP は自動的に FCS フィールドを計算してその結果をイーサネットフレームに自動的に追加します。ユーザーが FCS Forward 機能を有効にした場合、ユーザーは FCS フィールドを計算し、それをユーザー側から IP に送信する必要があります。

4.3.5 PAD 機能

ユーザーが送信 FCS Forward を無効にした場合、ユーザーが IP に送信したフレームが 60 バイト（FCS を除く）未満の場合、IP は、送信されるイーサネットフレームがサイズの要件（最小 64 バイト）を満たすよう、自動的にそれを 60 バイトまで補足し、FCS フィールドを追加します。ユーザーが送信 FCS Forward を有効にした場合、IP は自動的に 64 バイトまで補足せず、送信される実際のデータと長さはユーザーが決定します。

4.3.6 送信 IFG の設定

IP が全二重モードで動作する場合、ユーザーは最小 IFG を設定できます。IP が半二重モードで動作する場合、ユーザーが設定した最小 IFG は無視され、最小 IFG は 12 バイトのままです。

ユーザーが IFG 機能を無効にした場合、IP は最小 IFG (12 バイト) で送信します。ユーザーが IFG 機能を有効にした場合、IP はユーザーの設定に従って最小 IFG を決定します。ユーザーが最小 IFG を 8 バイト未満に設定すると、IP の実際の最小 IFG は 8 バイトになります。ユーザーが最小 IFG を 8 バイト以上に設定すると、IP の実際の最小 IFG はユーザーが設定した値になります。最小 IFG は最大 255 バイトに設定できます。

4.3.7 Jumbo の設定

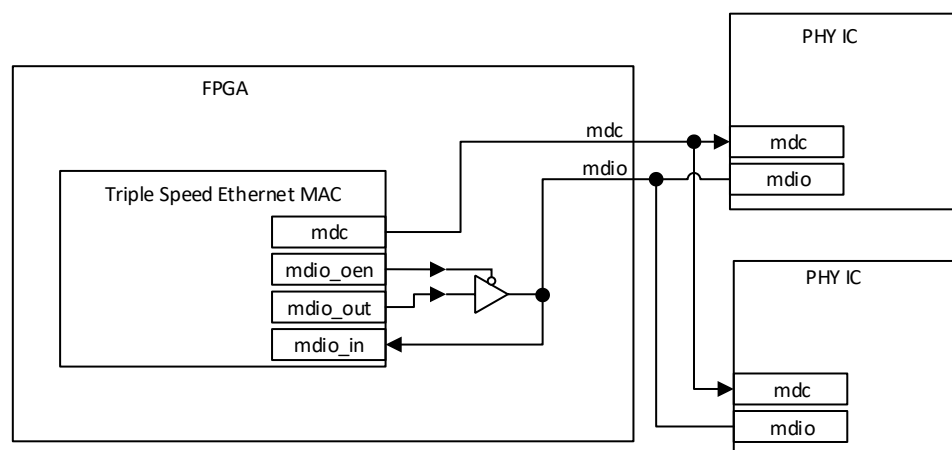
IP は Jumbo 機能をサポートしています。ユーザーが Jumbo 機能を無効にした場合、IP は 64~1518 バイト (非 VLAN フレーム) または 64~1522 バイト (VLAN フレーム) のイーサネットフレーム長が正しいと判断します。受信したイーサネットフレームが上記の範囲内でない場合、`rx_mac_error` はフレームエラーを示し、`rx_statistics_vector` の RX Length Error が 1 になります。ユーザーが Jumbo 機能を有効にした場合、受信したイーサネットフレームが 64 バイト未満の場合にのみ、IP はエラーと判断します。

4.3.8 Management 機能

IP は、ユーザーが MDC および MDIO を介して PHY チップレジスタを構成するための MIIM インターフェースを提供します。

MDC クロックは `clk` 入力クロックを分周したものです。ユーザーは、MDC クロック周波数が PHY チップ要件を満たすよう `clk` 入力クロックに従って分周器を設定する必要があります。設定方法については表 6-1 を参照してください。MDC と MDIO の接続を図 4-30 に示します。

図 4-30 MDC と MDIO の接続図



Verilog での MDIO 接続 :

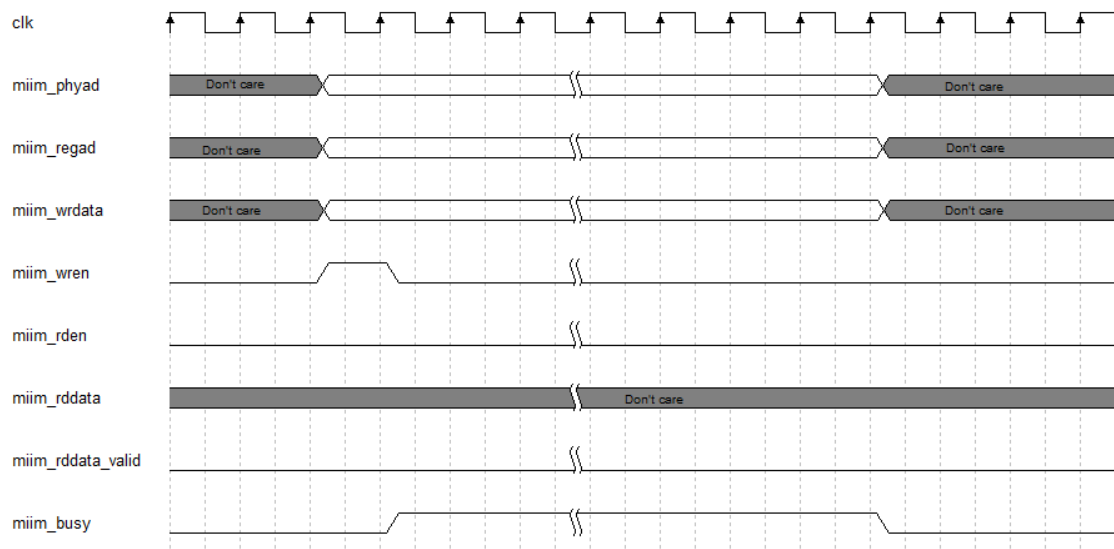
```
assign mdio_in = mdio;
assign mdio = (!mdio_oen) ? mdio_out : 1'bz;
```

すべての MIIM インターフェース信号は `clk` クロックに同期します。

書き込みの場合、ユーザーは `miim_wren` に 1 サイクル 1 をセットする必

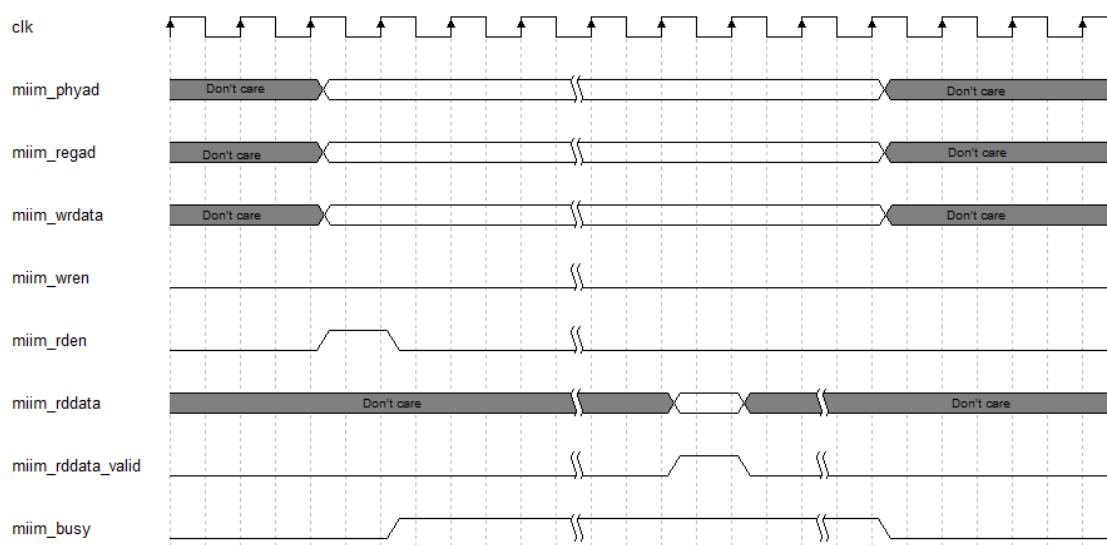
必要があります。IP は `miim_busy` を High にプルアップし、MIIM バスがこの書き込みを実行していることを示します。`miim_busy` が再び 0 になった場合、これは書き込みが終了し、ユーザーが次の読み出しまたは書き込みを実行できることを意味します。`miim_phyad`、`miim_regad`、および `miim_wrddata` 信号は、`miim_wren` が 1 の場合はバス上で準備し、`miim_busy` が 1 の場合はホールドする必要があります。MIIM の書き込みタイミングを図 4-31 に示します。

図 4-31 MIIM の書き込みタイミング



読み出しの場合、ユーザーは `miim_rden` に 1 サイクル 1 をセットする必要があります。IP は `miim_busy` を High にプルアップし、MIIM バスがこの読み出しを実行していることを示します。`miim_busy` が再び 0 になった場合、これは読み出しが終了し、ユーザーが次の読み出しまたは書き込みを実行できることを意味します。`miim_phyad` および `miim_regad` 信号は、`miim_rden` が 1 の場合はバス上で準備し、`miim_busy` が 1 の場合はホールドする必要があります。ユーザーは読み出しにおいて `miim_rddata_valid` 信号を監視する必要があります。`miim_rddata_valid` が 1 の場合、ユーザーはこの読み出し操作の値を `miim_rddata` 信号でサンプリングできます。MIIM の読み出しタイミングを図 4-32 に示します。

図 4-32 MIIM の読み出しタイミング



5ポート一覧

Gowin Triple Speed Ethernet MAC IP の IO ポートを表 5-1 に示します。
表 5-1 Gowin Triple Speed Ethernet MAC IP の IO ポート

信号	方向	ビット幅	説明
125MHz clock input			
gtx_clk	入力	1	125MHz のクロック入力。IP が RGMII または GMII を使用する場合、125MHz のクロックが必要です。
RGMII Interface			
rgmii_rxc	入力	1	RGMII 受信クロック
rgmii_rx_ctl	入力	1	RGMII 受信制御
rgmii_rxd	入力	4	RGMII 受信データ
rgmii_txc	出力	1	RGMII 送信クロック
rgmii_tx_ctl	出力	1	RGMII 送信制御
rgmii_txd	出力	4	RGMII 送信データ
GMII Interface			
gmii_rx_clk	入力	1	GMII 受信クロック
gmii_rx_dv	入力	1	GMII 受信イネーブル
gmii_rxd	入力	8	GMII 受信データ
gmii_rx_er	入力	1	GMII 受信エラー
gmii_gtx_clk	出力	1	GMII 送信クロック
gmii_tx_en	出力	1	GMII 送信イネーブル
gmii_txd	出力	8	GMII 送信データ
gmii_tx_er	出力	1	GMII 送信エラー
MII Interface			
mii_rx_clk	入力	1	MII 受信クロック
mii_rx_dv	入力	1	MII 受信イネーブル
mii_rxd	入力	4	MII 受信データ
mii_rx_er	入力	1	MII 受信エラー
mii_tx_clk	入力	1	MII 送信クロック
mii_tx_en	出力	1	MII 送信イネーブル
mii_txd	出力	4	MII 送信データ
mii_tx_er	出力	1	MII 送信エラー
mii_col	入力	1	MII 衝突信号

信号	方向	ビット幅	説明
mii_crs	入力	1	MII キャリア信号
Interface Status Configure			
speedis1000	入力	1	イーサネットレート選択信号。IP が RGMII または GMII/MII モードで動作する場合、IP のレートを 1000M または 10M/100M に構成します。 1:1000M 0:10M/100M
speedis10	入力	1	イーサネットレート選択信号、IP が RGMII モードで動作し、speedis1000 が 0 の場合、IP のレートを 10M または 100M に構成します。 1:10M 0:100M 注記：speedis1000 が 1 の場合、この構成ピンは無視されます
duplex_status	入力	1	イーサネット二重モード構成信号。IP が RGMII、MII または GMII/MII モードで動作する場合、二重モードを構成します。 1:半二重 0:全二重
Reset			
rstn	入力	1	リセット信号、アクティブ Low
User Interface			
rx_mac_clk	出力	1	ユーザー側受信クロック
rx_mac_valid	出力	1	ユーザー側受信イネーブル
rx_mac_data	出力	8	ユーザー側受信データ
rx_mac_last	出力	1	ユーザー側が受信した最後のバイトを指示
rx_mac_error	出力	1	ユーザー側の受信エラーを指示
rx_statistics_valid	出力	1	ユーザー側受信の統計が有効かを指示
rx_statistics_vector	出力	27	ユーザー側受信の統計情報
tx_mac_clk	出力	1	ユーザー側送信クロック
tx_mac_valid	入力	1	ユーザー側送信イネーブル
tx_mac_data	入力	8	ユーザー側送信イネーブル
tx_mac_last	入力	1	ユーザー側が送信した最後のバイトを指示
tx_mac_error	入力	1	ユーザー側の送信エラーを指示
tx_mac_ready	出力	1	ユーザー側の送信ハンドシェイク信号。1 は、tx_mac_data が受信されます
tx_collision	出力	1	ユーザー側の送信衝突を指示。1 はこの送信に衝突があり、送信を直ちに終了する必要があることを示します。この信号は半二重モードでのみ有効です
tx_retransmit	出力	1	ユーザー側の再送信を指示。この信号は tx_collision と同時に現れ、1 は、フレームを再送信する必要があることを示します。この信号は半二重モードでのみ有効です
tx_statistics_valid	出力	1	ユーザー側送信の統計が有効かを指示
tx_statistics_vector	出力	29	ユーザー側送信の統計情報
IP Configure			
rx_fcs_fwd_ena	入力	1	受信 FCS Forward : 1 : 受信 FCS Forward を有効にする 0 : 受信 FCS Forward を無効にする
rx_jumbo_ena	入力	1	受信 Jumbo :

信号	方向	ビット幅	説明
			1 : 受信 Jumbo を有効にする 0 : 受信 Jumbo を無効にする
rx_pause_req	出力	1	pause フレーム受信イネーブル
rx_pause_val	出力	16	受信した pause フレームの parameter フィールド。pause 時間を指示
tx_fcs_fwd_ena	入力	1	送信 FCS Forward : 1 : 送信 FCS Forward を有効にする 0 : 送信 FCS Forward を無効にする
tx_ifg_delay_ena	入力	1	送信の最小 IFG の構成 : 1 : 最小 IFG の構成を有効にする 0 : 最小 IFG の構成を無効にする。最小 IFG は 12 バイト
tx_ifg_delay	入力	8	送信の最小 IFG : tx_ifg_delay_ena が 1 の場合、送信の最小 IFG は tx_ifg_delay により決定。tx_ifg_delay が 8 未満の場合、最小 IFG は 8 ; tx_ifg_delay が 8 以上の場合、最小 IFG はユーザーが設定した値。 tx_ifg_delay_ena が 0 の場合、設定不能
tx_pause_req	入力	1	pause フレーム送信イネーブル
tx_pause_val	入力	16	送信した pause フレームの parameter フィールド。pause 時間を指示
tx_pause_source_addr	入力	48	pause フレームのソース MAC アドレス
Management Interface			
clk	入力	1	Management モジュールのクロック入力
miim_phyad	入力	5	PHY アドレス
miim_regad	入力	5	レジスタのアドレス
miim_wrdata	入力	16	書き込みデータ
miim_wren	入力	1	書き込みイネーブル
miim_rden	入力	1	読み出しイネーブル
miim_rddata	出力	16	読み出しデータ
miim_rddata_valid	出力	1	読み出しデータ有効
miim_busy	出力	1	MIIM インターフェースのステータスを指示 : 1 : 読み出し/書き込み中 0 : アイドル
mdc	出力	1	MDC クロック
mdio_in	入力	1	MDIO 入力
mdio_out	出力	1	MDIO 出力
mdio_oen	出力	1	MDIO 出力イネーブル

6 パラメータの構成

ユーザーは、設計要件に従って Gowin Triple Speed Ethernet MAC のさまざまな静的パラメータとタイミングパラメータを構成する必要があります（表 6-1）。

表 6-1 Gowin Triple Speed Ethernet MAC の静的パラメータとタイミングパラメータ

名称	説明	オプション
Interface	インターフェースのタイプ	RGMII, GMII, MII, GMII/MII
RGMII Input Delay	RGMII を使用する場合、このパラメータを調整して、入力データ RXD IODELAY の遅延値を変更します。値が 1 増えるたびに、RXD IODELAY が 0.025ns 増加し、1 減少するたびに、RXD IODELAY が 0.025ns 減少します。入力クロックとデータがエッジ揃えの場合、このパラメータを 100 に設定することをお勧めします。つまり、RXD IODELAY を 2.5ns に設定して RXD を正しくサンプリングします。	範囲 0~127。
MIIM Clock Divider	clk 入力クロックの分周値。分周されたクロックは管理インターフェースクロックとして出力されます。このパラメータが 2 未満の場合、実際の分周値は 2 になります。このパラメータが 2 以上の場合、実際の分周値は入力値です。	範囲 0~255。

7 リファレンスデザイン

詳細については、GOWIN 公式 Web サイトの Triple Speed Ethernet MAC のリファレンスデザインを参照してください。

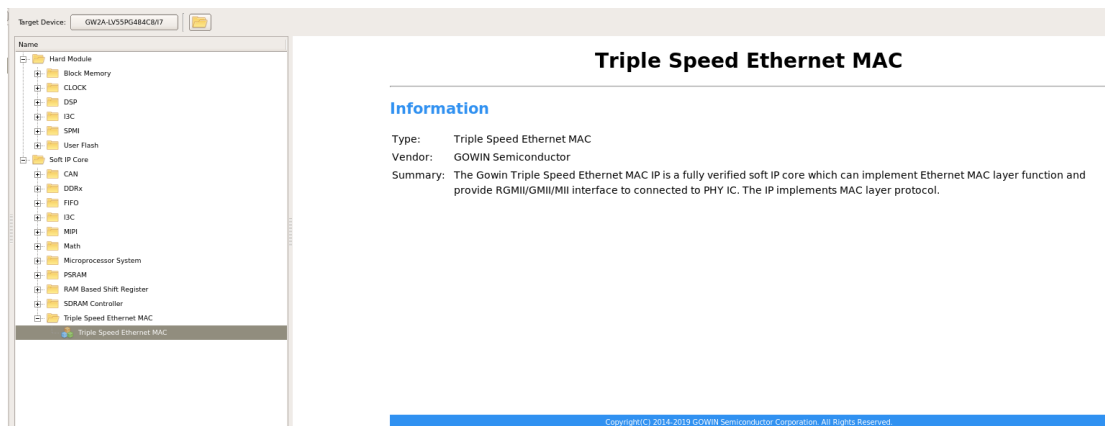
8 インターフェースの構成

ユーザーは、IDE において IP Core Generator を使用して Triple Speed Ethernet MAC を呼び出しおよび構成することができます。本章では、RGMII モードを例に、構成インターフェース、構成手順及び各構成オプションの意味を説明します。

1. IP Core Generator を開きます

ユーザーがプロジェクトを作成した後、左上の Tools タブをクリックし、ドロップダウンリストから Triple Speed Ethernet MAC を開きます(図 8-1)。

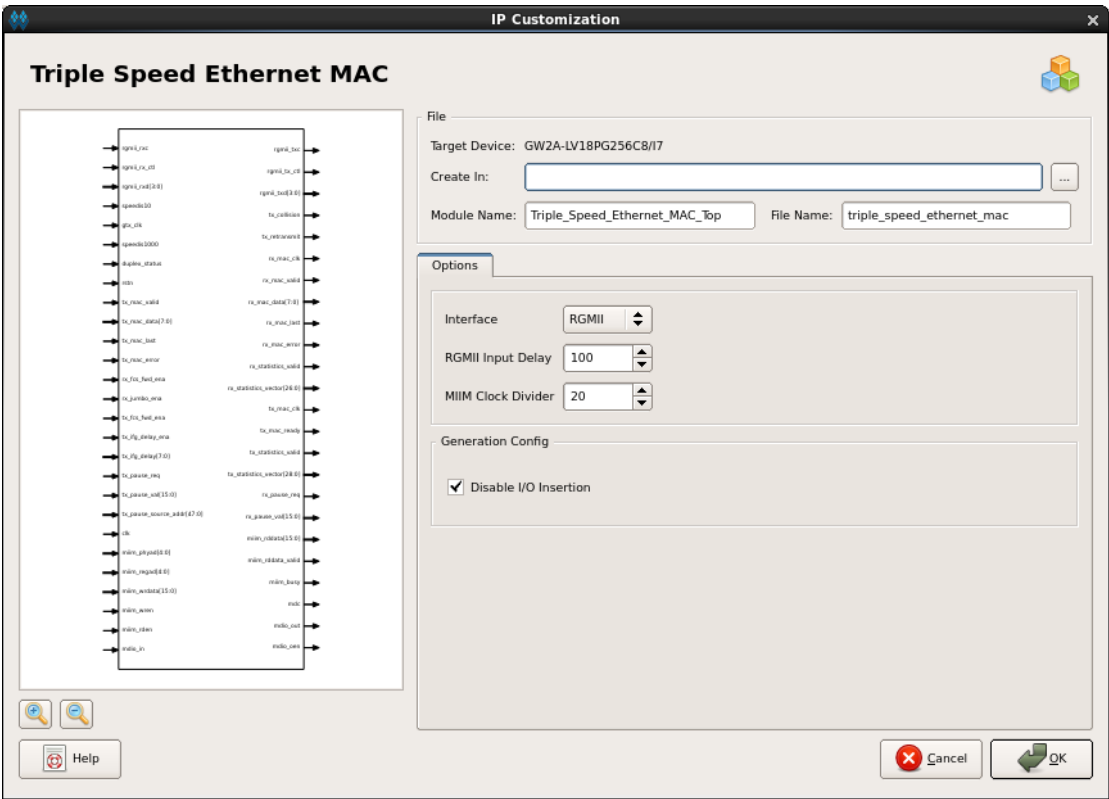
図 8-1 IP コアジェネレーター



2. Triple Speed Ethernet MAC の構成インターフェース

構成インターフェースの左側は、Triple Speed Ethernet MAC IP のインターフェースの説明図で、右側は IP オプションです (図 8-2)。

図 8-2 Triple Speed Ethernet MAC IP の構成インターフェース



3. Help ドキュメントを開く
左下の **Help** ボタンをクリックして、構成インターフェース内の各オプションの簡単な英語表記の意味を確認することができます（図 8-3）。
- 図 8-3 Triple Speed Ethernet MAC IP Help

Triple Speed Ethernet MAC	
Information	
Type:	Triple Speed Ethernet MAC
Vendor:	GOWIN Semiconductor
Summary:	The Gowin Triple Speed Ethernet MAC IP is a fully verified soft IP core which can implement Ethernet MAC layer function and provide RGMII/GMII/MII interface to connected to PHY IC. The IP implements MAC layer protocol.
Options	
Option	Description
Interface	MAC Interface connected to PHY. Providing RGMII/GMII/MII Interface.
RGMII Input Delay	When use RGMII Interface, the option is set to adjust the internal data delay. The range is 0 ~ 127. When the input clock and data are edge alignment, the option is suggested 100.
MIIM Clock Divider	The mdc divider value from pin clk. The range is 0 ~ 255. If the option is set smaller than 2, the actual divider is 2. If the option is set equal or bigger than 2, the actual divider is the value that user sets.

