



Gowin SPI Flash Interface Lite (With External Flash) IP

ユーザーガイド

IPUG1016-1.1J, 2023-06-08

著作権について(2023)

著作権に関する全ての権利は、**Guangdong Gowin Semiconductor Corporation** に留保されています。

GOWIN高云、、Gowin、GowinSynthesis、及び GOWINSEMI は、当社により、中国、米国特許商標庁、及びその他の国において登録されています。商標又はサービスマークとして特定されたその他全ての文字やロゴは、それぞれの権利者に帰属しています。何れの団体及び個人も、当社の書面による許可を得ず、本文書の内容の一部もしくは全部を、いかなる視聴覚的、電子的、機械的、複写、録音等の手段によりもしくは形式により、伝搬又は複製をしてはなりません。

免責事項

当社は、GOWINSEMI Terms and Conditions of Sale (GOWINSEMI取引条件)に規定されている内容を除き、(明示的か又は黙示的に拘わらず)いかなる保証もせず、また、知的財産権や材料の使用によりあなたのハードウェア、ソフトウェア、データ、又は財産が被った損害についても責任を負いません。当社は、事前の通知なく、いつでも本文書の内容を変更することができます。本文書を参照する何れの団体及び個人も、最新の文書やエラッタ(不具合情報)については、当社に問い合わせる必要があります。

バージョン履歴

日付	バージョン	説明
2023/02/22	1.0J	初版。
2023/06/08	1.1J	● IP の名称を SPI Flash Interface Lite から SPI Flash Interface Lite (With External Flash)に更新。 ● 画面のスクリーンショットを更新。

目次

目次.....	i
図一覧.....	iii
表一覧.....	iv
1 本マニュアルについて	1
1.1 マニュアル内容	1
1.2 関連ドキュメント.....	1
1.3 用語、略語.....	2
1.4 テクニカル・サポートとフィードバック.....	2
2 概要.....	3
2.1 概要.....	3
2.2 主な特徴	3
2.3 リソース使用率	4
3 機能の説明	5
3.1 ブロック図.....	5
3.2 ポート一覧.....	6
3.3 各レジスタの説明.....	7
3.3.1 SPI 転送フォーマットレジスタ(0x10).....	7
3.3.2 SPI 転送制御レジスタ(0x20).....	8
3.3.3 SPI コマンドレジスタ(0x24).....	10
3.3.4 SPI アドレスレジスタ(0x28).....	10
3.3.5 SPI データレジスタ(0x2C).....	11
3.3.6 SPI ステータスレジスタ(0x34).....	11
3.3.7 SPI 割り込みステータスレジスタ(0x3C).....	11
3.4 ハードウェア構成の説明	12
3.4.1 読み出し/書き込みバッファの説明	12
3.4.2 ピンの説明.....	12
3.5 読み出し/書き込み手順.....	12

3.5.1 Write Enable (06H)の操作手順.....	12
3.5.2 Write Disable (04H)の操作手順.....	13
3.5.3 Read Status Register (05H/35H)の操作手順	13
3.5.4 Write Status Register (01H)の操作手順	14
3.5.5 Read Data (03H)の操作手順	14
3.5.6 Page Program (02H)の操作手順	15
3.5.7 Sector Erase (20H)の操作手順	16
3.5.8 32 KB Block Erase (52H)の操作手順	17
3.5.9 64 KB Block Erase (D8H)の操作手順.....	18
3.5.10 Chip Erase (60/C7H)の操作手順.....	18
3.5.11 Read Manufacturer/Device ID (90H)の操作手順.....	19
3.5.12 Read JEDEC ID (9FH)の操作手順	20
3.6 タイミングの説明.....	21
3.6.1 SPI インターフェースのタイミング	21
3.6.2 AHB インターフェースのタイミング.....	22
4 GUI での構成	23
5 リファレンスデザイン	26
6 提供されるファイル	27
6.1 ドキュメント	27
6.2 デザインのソースコード(暗号化).....	27
6.3 リファレンスデザイン	28

図一覧

図 3-1 ブロック図	5
図 3-2 Gowin SPI Flash Interface Lite (With External Flash) IP のポート図	6
図 3-3 Write Enable のタイミング図.....	13
図 3-4 Write Disable のタイミング図.....	13
図 3-5 Read Status Register のタイミング図.....	14
図 3-6 Write Status Register のタイミング図	14
図 3-7 Read Data のタイミング図.....	15
図 3-8 Page Program のタイミング図.....	16
図 3-9 Sector Erase のタイミング図	17
図 3-10 32KB Block Erase のタイミング図	17
図 3-11 64KB Block Erase のタイミング図	18
図 3-12 Chip Erase のタイミング図	19
図 3-13 Read Manufacturer/Device ID のタイミング図	20
図 3-14 Read JEDEC ID のタイミング図.....	21
図 3-15 SPI Flash の読み出しタイミング.....	21
図 3-16 SPI Flash の書き込みタイミング.....	21
図 3-17 AHB インターフェースのタイミング(待機状態なし)	22
図 3-18 AHB インターフェースのタイミング(待機状態あり)	22
図 4-1 IP Core Generator を開く	23
図 4-2 SPI Flash Interface Lite (With External Flash) IP を開く	24
図 4-3 SPI Flash Interface Lite (With External Flash) IP コアのポート図	24
図 4-4 基本情報の構成 GUI.....	25
図 4-5 Options タブ	25
図 5-1 リファレンスデザインの基本構造	26

表一覧

表 1-1 用語、略語	2
表 2-1 Gowin SPI Flash Interface Lite (With External Flash) IP	3
表 2-2 リソース使用率	4
表 3-1 Gowin SPI Flash Interface Lite (With External Flash) IP のポート一覧.....	6
表 3-2 レジスタ一覧.....	7
表 3-3 SPI 転送フォーマットレジスタ	7
表 3-4 SPI 転送制御レジスタ	8
表 3-5 通常の転送フォーマットの Dummy サイクルの設定	10
表 3-6 SPI コマンドレジスタ	10
表 3-7 SPI アドレスレジスタ	10
表 3-8 SPI データレジスタ	11
表 3-9 SPI ステータスレジスタ	11
表 3-10 SPI 割り込みステータスレジスタ	11
表 3-11 SPI Flash の一部のコマンド(Dual SPI、Quad SPI モードのコマンドは含まれていない)	12
表 6-1 ファイル一覧.....	27
表 6-2 SPI Flash Interface Lite のソースコード一覧	27
表 6-3 Gowin SPI Flash Interface Lite RefDesign フォルダのコンテンツ一覧	28

1 本マニュアルについて

1.1 マニュアル内容

本マニュアルは、ユーザーが Gowin SPI Flash Interface Lite (With External Flash) IP を使いこなせるよう、その機能、ポート、タイミング、呼び出しと構成、およびリファレンスデザインなどについて説明します。

1.2 関連ドキュメント

GOWIN セミコンダクターの Web サイト www.gowinsemi.com/ja から、以下の関連ドキュメントがダウンロード、参考できます：

- GW1N シリーズ FPGA 製品データシート([DS100](#))
- GW1NR シリーズ FPGA 製品データシート([DS117](#))
- GW1NRF シリーズ FPGA 製品データシート([DS891](#))
- GW1NS シリーズ FPGA 製品データシート([DS821](#))
- GW1NSR シリーズ FPGA 製品データシート([DS861](#))
- GW1NSER シリーズ FPGA 製品データシート([DS881](#))
- GW1NZ シリーズ FPGA 製品データシート([DS841](#))
- GW2A シリーズ FPGA 製品データシート([DS102](#))
- GW2AR シリーズ FPGA 製品データシート([DS226](#))
- GW2ANR シリーズ FPGA 製品データシート([DS961](#))
- GW2AN-55 FPGA 製品データシート([DS976](#))
- GW2AN-18X & 9X FPGA 製品データシート([DS971](#))
- Gowin ソフトウェア ユーザーガイド([SUG100](#))

1.3 用語、略語

本マニュアルで使用される用語、略語、及びその意味を表 1-1 に示します。

表 1-1 用語、略語

用語、略語	正式名称	意味
AHB	Advanced High Performance Bus	高度な高性能バス
FPGA	Field Programmable Gate Array	フィールド・プログラマブル・ゲート・アレイ
SPI	Serial Peripheral Interface	シリアル・ペリフェラル・インターフェース

1.4 テクニカル・サポートとフィードバック

GOWIN セミコンダクターは、包括的な技術サポートをご提供しています。使用に関するご質問、ご意見については、直接弊社までお問い合わせください。

Web サイト : www.gowinsemi.com/ja

E-mail : support@gowinsemi.com

2 概要

2.1 概要

Flash は不揮発性フラッシュ・メモリで、SPI(Serial Peripheral Interface) はシリアル・ペリフェラル・インターフェースです。SPI Flash は、SPI インターフェースを介してアクセスされるフラッシュ・メモリです。インターフェースがシンプルでパッケージが小さなため、SPI Flash は現在、オーディオ/ビデオ機器、携帯電話、モバイル周辺機器、オフィス機器、および産業用制御機器で幅広く使用されています。

そのため、Gowin は、SPI Flash へのアクセスを可能にする軽量の汎用 SPI Flash Interface Lite (With External Flash) IP を設計しました。

表 2-1 Gowin SPI Flash Interface Lite (With External Flash) IP

Gowin SPI Flash Interface Lite (With External Flash) IP	
ロジックリソース	表 2-2 参照。
提供されるファイル	
設計ファイル	Verilog (暗号化)
リファレンスデザイン	Verilog
テストベンチ	Verilog
テストおよび設計フロー	
合成ソフトウェア	GowinSynthesis®
統合開発環境	Gowin ソフトウェア(V1.9.9 Beta-1 以降)

注記：

デバイスのサポート情報は、Gowin セミコンダクターの[公式 Web サイト](#)で確認できます。

2.2 主な特徴

- AHB インターフェースによる構成をサポート。
- 標準の SPI インターフェースをサポート。

2.3 リソース使用率

Gowin SPI Flash Interface Lite (With External Flash) IP は、Verilog で実装されます。パフォーマンスとリソース使用率は、使用されているデバイスの密度、スピードグレードなどにより異なる場合があります。

例えば、GW1NSR-4C FPGA の場合、Gowin SPI Flash Interface Lite (With External Flash) IP のリソース使用率は表 2-2 に示すようになります。

表 2-2 リソース使用率

シリーズ	スピード グレード	デバイス名	リソース使 用率	備考
GW1NSR-4C	-6	LUT	425	-
		REG	291	

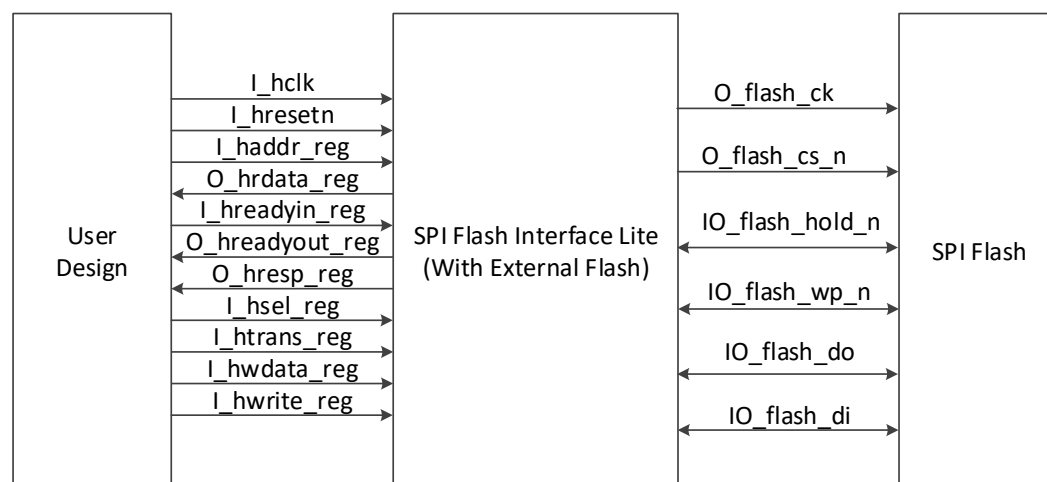
3 機能の説明

3.1 ブロック図

Gowin SPI Flash Interface Lite (With External Flash) IP は、マスターとして SPI Flash に接続される SPI コントローラーIP です。SPI 転送フォーマットと転送タイミングは、AHB インターフェースを介して構成できます。SPI を介して転送されるデータは、AHB インターフェースによりレジスタ読み出し/書き込みモードで操作することができます。

レジスタ読み出し/書き込みモードの SPI 転送の場合、転送フォーマットには、コマンドセクション、アドレスセクション、およびデータセクションがあります。対応するレジスタは IP で提供されています。コマンド、アドレス、およびデータは AHB バスを介して転送できます。

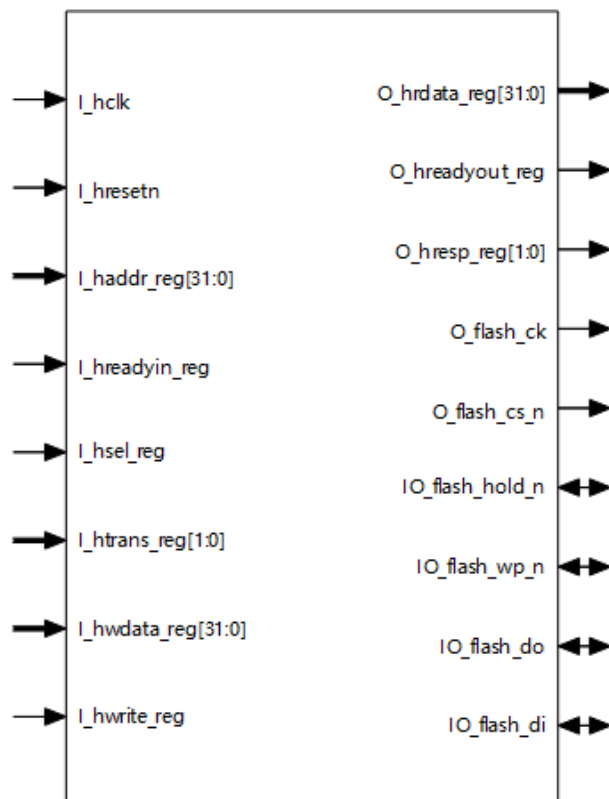
図 3-1 ブロック図



3.2 ポート一覧

Gowin SPI Flash Interface Lite (With External Flash) IP の IO ポートを図 3-2 に示します。

図 3-2 Gowin SPI Flash Interface Lite (With External Flash) IP のポート図



ポートは、構成パラメータによってわずかに異なります。

Gowin SPI Flash Interface Lite (With External Flash) IP の IO ポートの詳細を表 3-1 に示します。

表 3-1 Gowin SPI Flash Interface Lite (With External Flash) IP のポート一覧

番号	信号名	方向	説明	備考
1	I_hclk	I	AHB クロック	すべての信号の方向は、SPI Flash Interface Lite (With External Flash) IP を基準としています。
2	I_hresetn	I	AHB バスのリセット信号、アクティブ Low	
3	I_haddr_reg	I	AHB レジスタモードのアドレス	
4	O_hrddata_reg	O	AHB レジスタモードの読み出しデータ	
5	I_hreadyin_reg	I	AHB レジスタモードのマスター ready 信号	
6	O_hreadyout_reg	O	AHB レジスタモードのスレーブ ready 信号	
7	O_hresp_reg	O	AHB レジスタモードの転送応答	
8	I_hsel_reg	I	AHB レジスタモードのスレーブ	

番号	信号名	方向	説明	備考
			選択信号	
9	I_htrans_reg	I	AHB レジスタモードの転送タイプ	
10	I_hwdata_reg	I	AHB レジスタモードの書き込みデータ	
11	I_hwrite_reg	I	AHB レジスタモードの書き込み/読み出し選択信号。1：書き込み、0：読み出し	
12	O_flash_ck	O	SPI Flash のクロック信号	
13	O_flash_cs_n	O	SPI Flash のチップセレクト信号	
14	IO_flash_hold_n	I/O	SPI Flash のホールド信号	
15	IO_flash_wp_n	I/O	SPI Flash の書き込み保護信号	
16	IO_flash_do	I/O	SPI Flash のデータ信号(MISO)	
17	IO_flash_di	I/O	SPI Flash のデータ信号(MOSI)	

3.3 各レジスタの説明

表 3-2 レジスタ一覧

アドレスオフセット	レジスタ名	説明
0x00~0x0C	-	Reserved
0x10	TransFmt	SPI 転送フォーマットレジスタ
0x20	TransCtrl	SPI 転送制御レジスタ
0x24	Cmd	SPI コマンドレジスタ
0x28	Addr	SPI アドレスレジスタ
0x2C	Data	SPI データレジスタ
0x34	Status	SPI ステータスレジスタ
0x3C	IntrSt	SPI 割り込みステータスレジスタ
0x40~0x7C	-	Reserved

注記：

レジスタのタイプの略称を説明します。

- RO：読み出し専用。
- RW：読み出しと書き込み。
- W1C：読み出し可能で、1 を書き込んでクリアできます。

3.3.1 SPI 転送フォーマットレジスタ (0x10)

表 3-3 SPI 転送フォーマットレジスタ

名称	ビット	タイプ	説明	デフォルト値
Reserved	31:18	-	-	0x0

名称	ビット	タイプ	説明	デフォルト値
AddrLen	17:16	RW	アドレスの長さ(単位は byte) ● 0x0 : 1 byte ● 0x1 : 2 bytes ● 0x2 : 3 bytes ● 0x3 : 4 bytes	0x2
Reserved	15:13	-	-	0x0
DataLen	12:8	RW	データの長さ(単位は bit) 実際のデータの長さは(DataLen+1)bits	0x07
DataMerge	7	RW	データマージモード・イネーブル。 DataLen=0x07 の場合にのみ有効です。 ● 0x1 : 4 バイト転送 ● 0x0 : 最下位バイトのみ転送	0x1
Reserved	6:4	-	-	0x0
LSB	3	RW	データ転送順序 ● 0x0 : MSB(Most Significant Bit)ファースト ● 0x1 : LSB(Least Significant Bit)ファースト	0x0
Reserved	2:0	-	-	0x0

注記：

レジスタの操作を開始する前に、まず SPI 転送フォーマットレジスタの値を設定する必要があります。例えば、アドレス長が 3 バイトでデータ長が 8 ビットの場合、SPI 転送フォーマットレジスタの値を 0x00020780 に設定します。

3.3.2 SPI 転送制御レジスタ (0x20)

表 3-4 SPI 転送制御レジスタ

名称	ビット	タイプ	説明	デフォルト値
Reserved	31	-	-	0x0
CmdEn	30	RW	SPI コマンドセクションのイネーブル信号 ● 0x0 : ディセーブル ● 0x1 : イネーブル	0x0
AddrEn	29	RW	SPI アドレスセクションのイネーブル信号 ● 0x0 : ディセーブル ● 0x1 : イネーブル	0x0
Reserved	28	-	-	0x0
TransMode	27:24	RW	転送モード ● 0x0 : 同時書き込みと読み出し ● 0x1 : 書き込み専用	0x0

名称	ビット	タイプ	説明	デフォルト値
			● 0x2 : 読み出し専用 ● 0x3 : 書き込み/読み出し ● 0x4 : 読み出し/書き込み ● 0x5 : 書き込み/Dummy/読み出し ● 0x6 : 読み出し/Dummy/書き込み ● 0x7 : データなし(CmdEn または AddrEn をイネーブルする必要がある) ● 0x8 : Dummy/書き込み ● 0x9 : Dummy/読み出し ● 0xa~0xf : Reserved	
DualQuad	23:22	RW	SPI データセクションのフォーマット ● 0x0 : Single モード ● 0x1 : Reserved ● 0x2 : Reserved ● 0x3 : Reserved	0x0
TokenEn	21	RW	Token バイト転送イネーブル SPI 読み出しの際にアドレスセクションに 1 バイト付加され、その値は TokenValue によって決定されます。 ● 0x0 : 1 バイトの付加を無効にします。 ● 0x1 : 1 バイトの付加を有効にします。	0x0
WrTranCnt	20:12	RW	書き込みデータ数。 ● WrTranCnt は、データレジスタから SPI バスに転送されたデータの数を示します。実際の数値は (WrTranCnt+1) です。 ● WrTranCnt は、TransMode が 0,1,3,4,5,6 または 8 の場合にのみ有効です。 ● TransMode が 0 の場合、WrTranCnt = RdTranCnt である必要があります。	0x0
TokenValue	11	RW	Token バイトの値 ● 0x0 : 値=0x00 ● 0x1 : 値=0x69	0x0
DummyCnt	10:9	RW	Dummy データの数。 ● 実際の数値は(DummyCnt+1)です。 ● SPI インターフェース側の Dummy サイクル数は、$(\text{DummyCnt}+1) * ((\text{DataLen}+1)/\text{SPI})$	0x0

名称	ビット	タイプ	説明	デフォルト値
			IO width です。 ● ダミー期間中、データピンはハイインピーダンス状態です。 ● DummyCnt は、TransMode が 5,6,8,9 の場合にのみ有効です。 ● 通常の転送フォーマットの Dummy サイクルの設定を表 3-5 に示します。	
RdTranCnt	8:0	RW	読み出しデータ数。 ● RdTranCnt は、SPI バスからの、データレジスタに格納されたデータの数を示します。実際の数は (RdTranCnt+1) です。 ● RdTranCnt は、TransMode が 0,2,3,4,5,6 または 9 の場合にのみ有効です。 ● TransMode が 0 の場合、WrTranCnt = RdTranCnt である必要があります。	0x0

表 3-5 通常の転送フォーマットの Dummy サイクルの設定

転送フォーマット	DummyCnt+1	DataLen+1	DualQuad	#Dummy Cycles on the SPI Interface
Dummy サイクル	1	8	Single	8

3.3.3 SPI コマンドレジスタ (0x24)

表 3-6 SPI コマンドレジスタ

名称	ビット	タイプ	説明	デフォルト値
Reserved	31:8	-	-	0x0
CMD	7:0	RW	SPI コマンド	0x0

3.3.4 SPI アドレスレジスタ (0x28)

表 3-7 SPI アドレスレジスタ

名称	ビット	タイプ	説明	デフォルト値
ADDR	31:0	RW	SPI アドレス	0x0

3.3.5 SPI データレジスタ (0x2C)

表 3-8 SPI データレジスタ

名称	ビット	タイプ	説明	デフォルト値
DATA	31:0	RW	SPI 受信データまたは SPI 送信データ 書き込み操作の場合、データは TX レジスタに書き込まれます。下位バイトが最初に転送されます。TX レジスタにデータが書き込まれ、ステータスレジスタの SPIActive ビットが 1 の場合、hready 信号が Low になり、待機状態になります。 読み出し操作の場合、RX レジスタからデータが読み出されます。下位バイトが最初に転送されます。RX レジスタが空で、ステータスレジスタの SPIActive ビットが 1 の場合、hready 信号が Low になり、待機状態になります。	0x0

3.3.6 SPI ステータスレジスタ (0x34)

表 3-9 SPI ステータスレジスタ

名称	ビット	タイプ	説明	デフォルト値
Reserved	31:1	-	-	0x0
SPIActive	0	RO	SPI レジスタ動作中フラグ SPI コマンドレジスタが書き込まれると、SPIActive は 1 になり、転送が完了すると、SPIActive は 0 になります。	0x0

3.3.7 SPI 割り込みステータスレジスタ (0x3C)

表 3-10 SPI 割り込みステータスレジスタ

名称	ビット	タイプ	説明	デフォルト値
Reserved	31:5	-	-	0x0
EndInt	4	W1C	SPI 転送完了割り込み SPI 転送完了割り込みがトリガされると、このビットは 1 になります。	0x0
Reserved	3:0	-	-	0x0

3.4 ハードウェア構成の説明

3.4.1 読み出し/書き込みバッファの説明

Lite モードでは、バッファの深さは常に 1 であり、つまり最大 4 バイトをバッファリングできます。

転送制御レジスタの WrTranCnt と RdTranCnt は最大 3 に構成可能です。

3.4.2 ピンの説明

Lite モードは標準の SPI モードのみをサポートするため、IO_flash_hold_n と IO_flash_wp_n は High レベルを出力します。

3.5 読み出し/書き込み手順

ここでは、SPI Flash W25Q64DW を例に、SPI Flash Interface Lite (With External Flash) IP のデータ読み出しおよび書き込みの手順を説明します。この IP は標準 SPI モードのみをサポートします(Dual SPI と Quad SPI モードはサポートされていません)。SPI Flash の一部のコマンド(Dual SPI、Quad SPI モードのコマンドは含まれていない)は次のとおりです。

表 3-11 SPI Flash の一部のコマンド(Dual SPI、Quad SPI モードのコマンドは含まれていない)

Instruction Name	Byte1	Byte2	Byte3	Byte4	Byte5	Byte6
Standard SPI						
Write Enable	06H	-	-	-	-	-
Write Disable	04H	-	-	-	-	-
Read Status Register-1	05H	(S7-S0)	-	-	-	-
Read Status Register-2	35H	(S15-S8)	-	-	-	-
Write Status Register	01H	(S7-S0)	(S15-S8)	-	-	-
Page Program	02H	A23-A16	A15-A8	A7-A0	D7-D0	D7-D0
Sector Erase(4KB)	20H	A23-A16	A15-A8	A7-A0	-	-
Block Erase(32KB)	52H	A23-A16	A15-A8	A7-A0	-	-
Block Erase(64KB)	D8H	A23-A16	A15-A8	A7-A0	-	-
Chip Erase	C7/60H	-	-	-	-	-
Read Data	03H	A23-A16	A15-A8	A7-A0	(D7-D0)	-
Read Manufacturer/ Device ID	90H	dummy	dummy	00H	(MF7-MF0)	(ID7-ID0)
Read JEDEC ID	9FH	(MF7-MF0)	(ID15-ID8)	(ID7-ID0)	-	-

3.5.1 Write Enable (06H)の操作手順

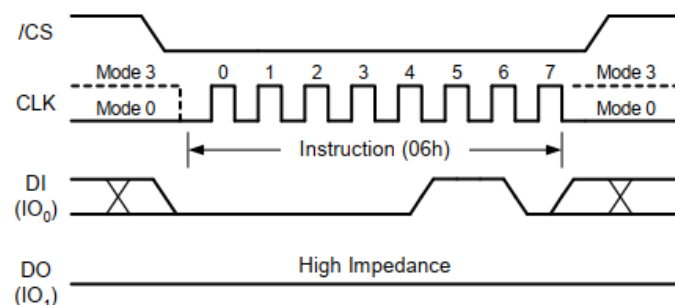
具体的には、

1. SPI 転送制御レジスタ(0x20)の値を 0x47000000 にします。
 - a) CmdEn = 1
 - b) TransMode = 0x7 (データなし)

2. SPI コマンドレジスタ(0x24)の値を 0x00000006 にします。

CMD = 0x06

図 3-3 Write Enable のタイミング図



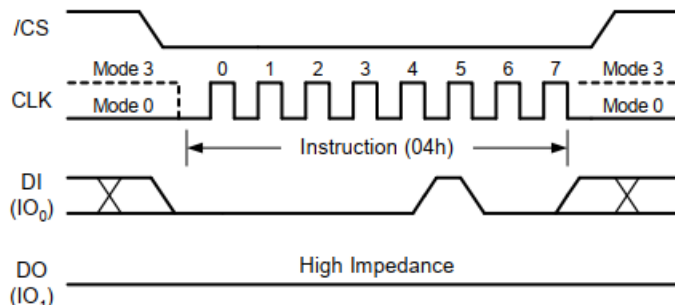
3.5.2 Write Disable (04H)の操作手順

具体的には、

1. SPI 転送制御レジスタ(0x20)の値を 0x47000000 にします。
 - a) CmdEn = 1
 - b) TransMode = 0x7 (データなし)
2. SPI コマンドレジスタ(0x24)の値を 0x00000004 にします。

CMD = 0x04

図 3-4 Write Disable のタイミング図

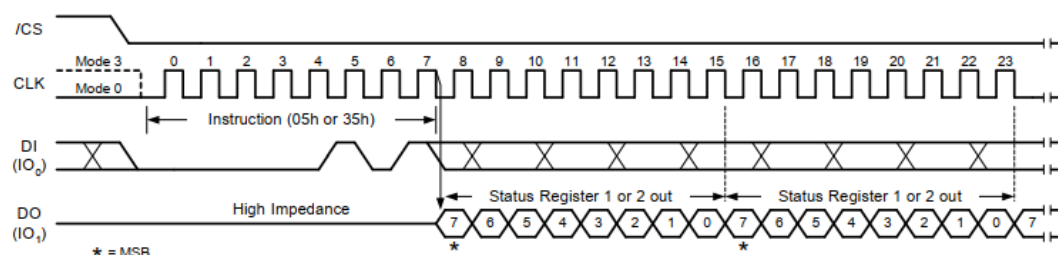


3.5.3 Read Status Register (05H/35H)の操作手順

具体的には、

1. SPI 転送制御レジスタ(0x20)の値を 0x42000000 にします。
 - a) CmdEn = 1
 - b) TransMode = 0x2 (読み出し専用)
2. SPI コマンドレジスタ(0x24)の値を 0x00000005 にします。
CMD = 0x05
3. SPI データレジスタ(0x2C)を読み出します。

図 3-5 Read Status Register のタイミング図

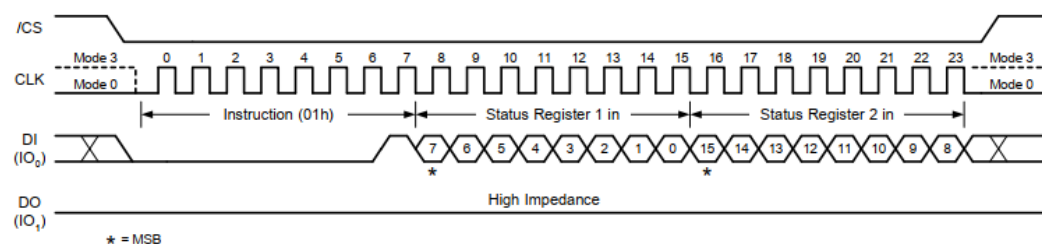


3.5.4 Write Status Register (01H)の操作手順

具体的には、

1. SPI 転送制御レジスタ(0x20)の値を 0x41000000 にします。
 - a) CmdEn = 1
 - b) TransMode = 0x1 (読み出し専用)
2. SPI データレジスタ(0x2C)の値を 0x00000200 にします。
DATA = 0x00000200 (Protect Bit はオフ、QE bit は 1 のまま)
3. SPI コマンドレジスタ(0x24)の値を 0x00000001 にします。
CMD = 0x01

図 3-6 Write Status Register のタイミング図

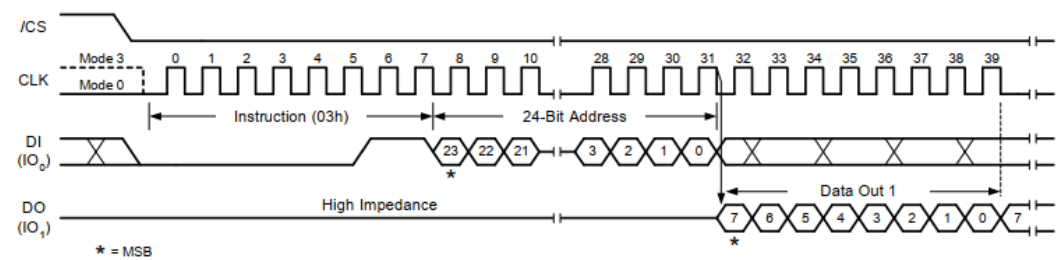


3.5.5 Read Data (03H)の操作手順

たとえば、4 バイトを連続して読み出す手順は以下のとおりです：

1. SPI 転送制御レジスタ(0x20)の値を 0x62000003 にします。
 - a) CmdEn = 1
 - b) AddrEn = 1
 - c) TransMode = 0x2 (読み出し専用)
 - d) RdTranCnt = 3 (転送データ数-1)
2. SPI アドレスレジスタ(0x28)の値を 0x00000000 にします。
ADDR = 0x00000000
3. SPI コマンドレジスタ(0x24)の値を 0x00000003 にします。
CMD = 0x03
4. SPI データレジスタ(0x2C)を読み出します。
一回に最大 4 バイトを読み出すことができます。

図 3-7 Read Data のタイミング図



3.5.6 Page Program (02H)の操作手順

たとえば、4 バイトを連続して書き込む手順は以下のとおりです：

1. データの消去
 - a) SPI 転送制御レジスタ(0x20)の値を 0x47000000 にします。
 - i. CmdEn = 1
 - ii. TransMode = 0x7 (データなし)
 - b) SPI コマンドレジスタ(0x24)の値を 0x00000006 にします。
CMD = 0x06
 - c) SPI 転送制御レジスタ(0x20)の値を 0x67000000 にします。
 - i. CmdEn = 1
 - ii. AddrEn = 1
 - iii. TransMode = 0x7 (データなし)
 - d) SPI アドレスレジスタ(0x28)の値を 0x00000000 にします。
ADDR = 0x00000000
 - e) SPI コマンドレジスタ(0x24)の値を 0x00000020 にします。
CMD = 0x20 (セクター消去)
2. 書き込みデータ
 - a) SPI 転送制御レジスタ(0x20)の値を 0x47000000 にします。
 - i. CmdEn = 1
 - ii. TransMode = 0x7 (データなし)
 - b) SPI コマンドレジスタ(0x24)の値を 0x00000006 にします。
CMD = 0x06
 - c) SPI 転送制御レジスタ(0x20)の値を 0x61003000 にします。
 - i. CmdEn = 1
 - ii. AddrEn = 1
 - iii. TransMode = 0x1 (読み出し専用)
 - iv. WrTranCnt = 3 (転送データ数-1)

d) SPI データレジスタ(0x2C)の値を 0x33221100 にします。

DATA = 0x33221100 (1~4 バイト)

e) SPI アドレスレジスタ(0x28)の値を 0x00000000 にします。

ADDR = 0x00000000

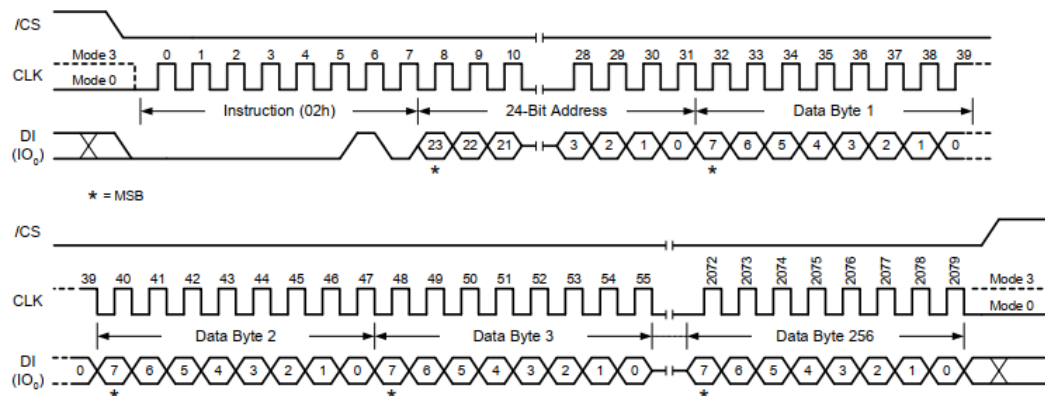
f) SPI コマンドレジスタ(0x24)の値を 0x00000002 にします。

CMD = 0x02

注記：

消去コマンドは、Flash のデータを 1 にするために使用されます。4KB セクター消去、32KB ブロック消去、64KB ブロック消去、およびチップ消去の 4 つの消去コマンドがあります。消去される領域に他の有効なデータがある場合、ライトバックするためにまず消去される領域の他のデータを読み出す必要があります。

図 3-8 Page Program のタイミング図



3.5.7 Sector Erase (20H)の操作手順

具体的には、

1. SPI 転送制御レジスタ(0x20)の値を 0x47000000 にします。

a) CmdEn = 1

b) TransMode = 0x7 (データなし)

2. SPI コマンドレジスタ(0x24)の値を 0x00000006 にします。

CMD = 0x06

3. SPI 転送制御レジスタ(0x20)の値を 0x67000000 にします。

a) CmdEn = 1

b) AddrEn = 1

c) TransMode = 0x7 (データなし)

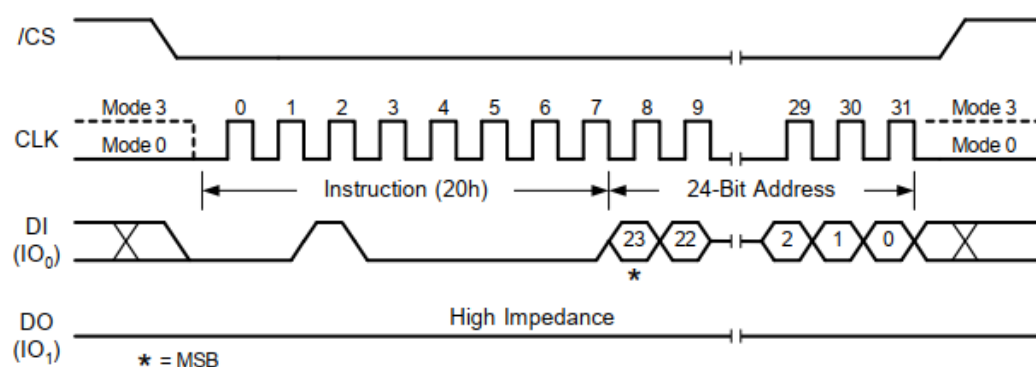
4. SPI アドレスレジスタ(0x28)の値を 0x00000000 にします。

ADDR = 0x00000000

5. SPI コマンドレジスタ(0x24)の値を 0x00000020 にします。

CMD = 0x20 (セクター消去)

図 3-9 Sector Erase のタイミング図

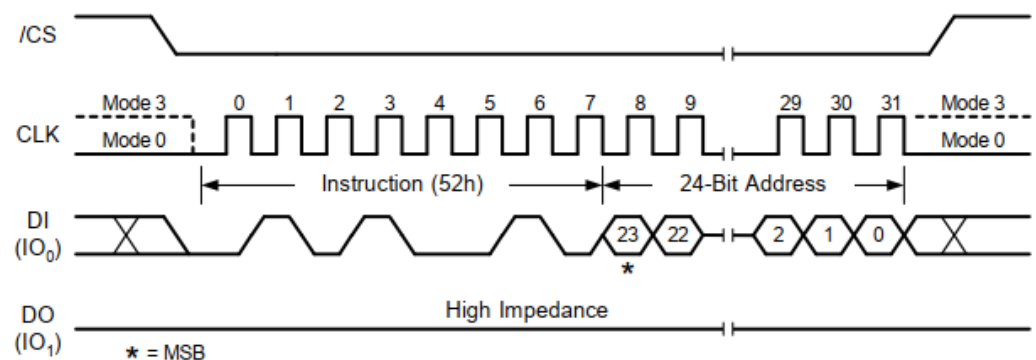


3.5.8 32 KB Block Erase (52H)の操作手順

具体的には、

1. SPI 転送制御レジスタ(0x20)の値を 0x47000000 にします。
 - a) CmdEn = 1
 - b) TransMode = 0x7 (データなし)
2. SPI コマンドレジスタ(0x24)の値を 0x00000006 にします。
CMD = 0x06
3. SPI 転送制御レジスタ(0x20)の値を 0x67000000 にします。
 - a) CmdEn = 1
 - b) AddrEn = 1
 - c) TransMode = 0x7 (データなし)
4. SPI アドレスレジスタ(0x28)の値を 0x00000000 にします。
ADDR = 0x00000000
5. SPI コマンドレジスタ(0x24)の値を 0x00000052 にします。
CMD = 0x52 (32KB ブロック消去)

図 3-10 32KB Block Erase のタイミング図

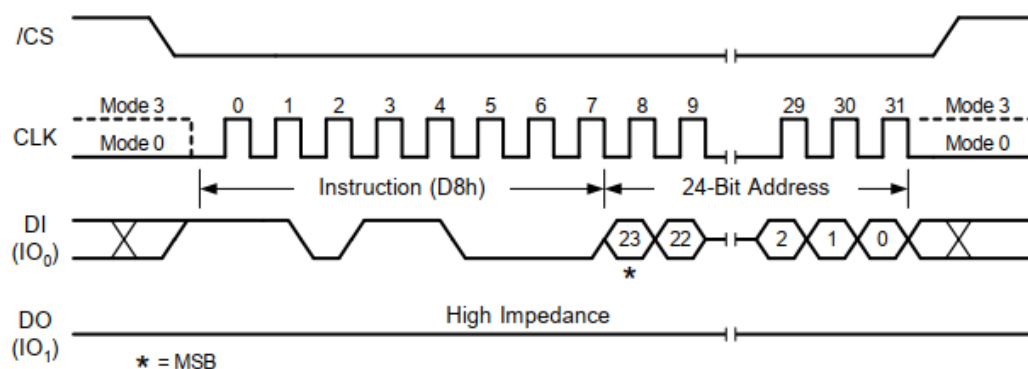


3.5.9 64 KB Block Erase (D8H)の操作手順

具体的には、

1. SPI 転送制御レジスタ(0x20)の値を 0x47000000 にします。
 - a) CmdEn = 1
 - b) TransMode = 0x7 (データなし)
2. SPI コマンドレジスタ(0x24)の値を 0x00000006 にします。
CMD = 0x06
3. SPI 転送制御レジスタ(0x20)の値を 0x67000000 にします。
 - a) CmdEn = 1
 - b) AddrEn = 1
 - c) TransMode = 0x7 (データなし)
4. SPI アドレスレジスタ(0x28)の値を 0x00000000 にします。
ADDR = 0x00000000
5. SPI コマンドレジスタ(0x24)の値を 0x000000D8 にします。
CMD = 0xD8 (64KB ブロック消去)

図 3-11 64KB Block Erase のタイミング図



3.5.10 Chip Erase (60/C7H)の操作手順

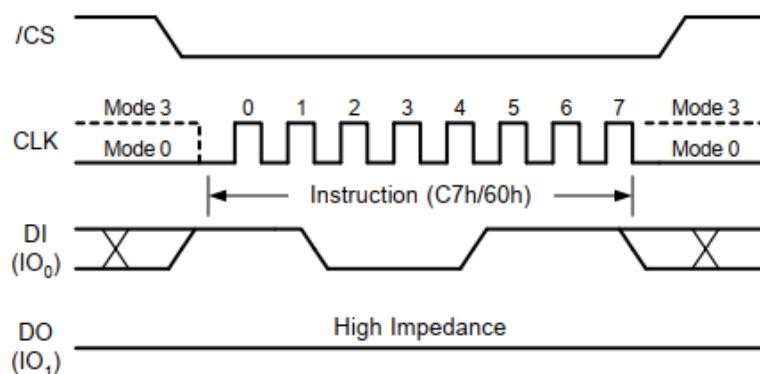
具体的には、

1. SPI 転送制御レジスタ(0x20)の値を 0x47000000 にします。
 - a) CmdEn = 1
 - b) TransMode = 0x7 (データなし)
2. SPI コマンドレジスタ(0x24)の値を 0x00000006 にします。
CMD = 0x06
3. SPI 転送制御レジスタ(0x20)の値を 0x47000000 にします。
 - a) CmdEn = 1
 - b) TransMode = 0x7 (データなし)

4. SPI コマンドレジスタ(0x24)の値を 0x00000060 にします。

CMD = 0x60 (チップ消去)

図 3-12 Chip Erase のタイミング図

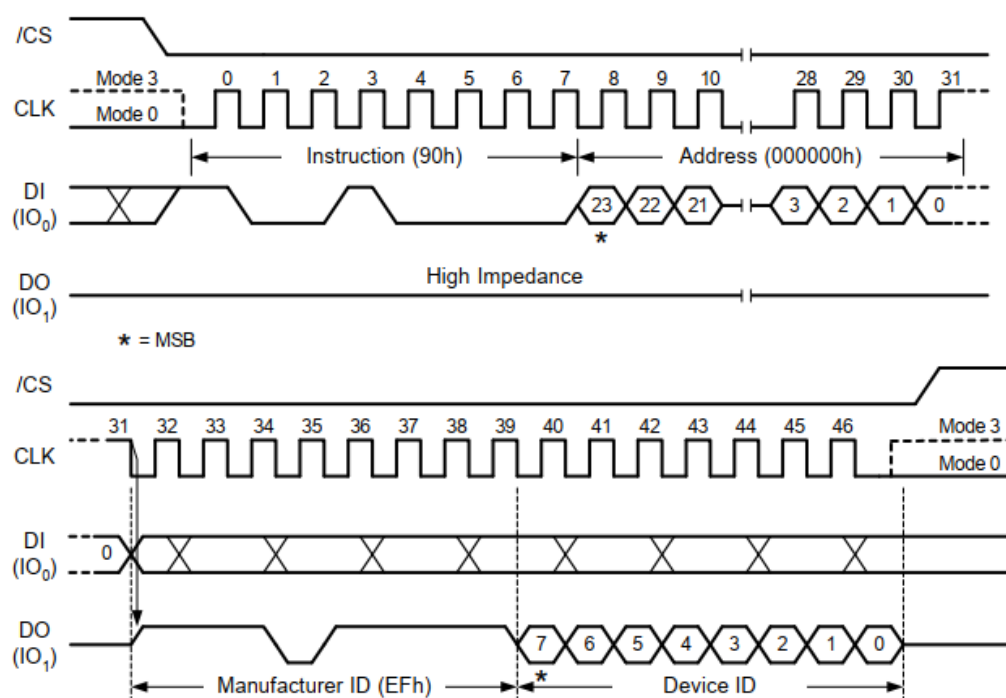


3.5.11 Read Manufacturer/Device ID (90H)の操作手順

具体的には、

1. SPI 転送制御レジスタ(0x20)の値を 0x62000001 にします。
 - a) CmdEn = 1
 - b) AddrEn = 1
 - c) TransMode = 0x2 (読み出し専用)
 - d) RdTranCnt = 1 (転送データ数-1)
2. SPI アドレスレジスタ(0x28)の値を 0x00000000 にします。
ADDR = 0x00000000
3. SPI コマンドレジスタ(0x24)の値を 0x00000090 にします。
CMD = 0x90
4. SPI データレジスタ(0x2C)を読み出します。

図 3-13 Read Manufacturer/Device ID のタイミング図

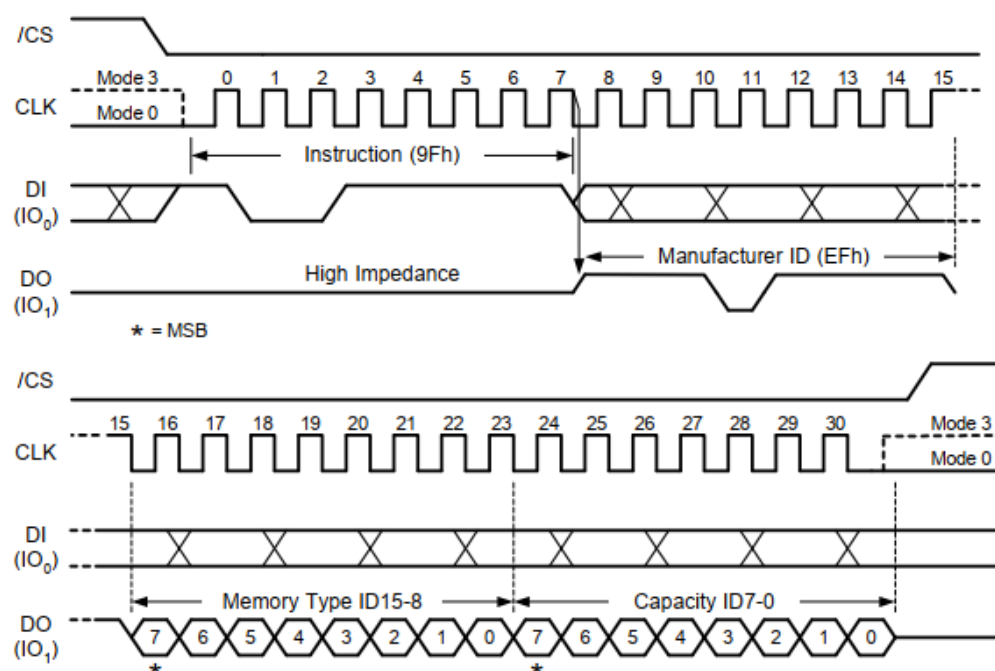


3.5.12 Read JEDEC ID (9FH)の操作手順

具体的には、

1. SPI 転送制御レジスタ(0x20)の値を 0x42000002 にします。
 - a) CmdEn = 1
 - b) TransMode = 0x2 (読み出し専用)
 - c) RdTranCnt = 2 (転送データ数-1)
2. SPI コマンドレジスタ(0x24)の値を 0x0000009F にします。
CMD = 0x9F
3. SPI データレジスタ(0x2C)を読み出します。

図 3-14 Read JEDEC ID のタイミング図



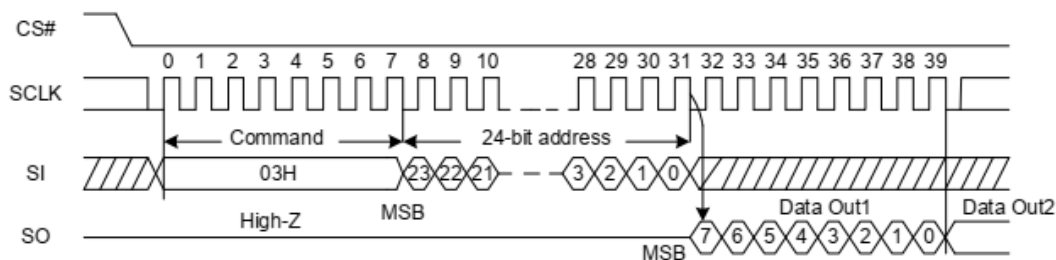
3.6 タイミングの説明

このセクションでは、Gowin SPI Flash Interface Lite (With External Flash) IP のタイミングについて説明します。

3.6.1 SPI インターフェースのタイミング

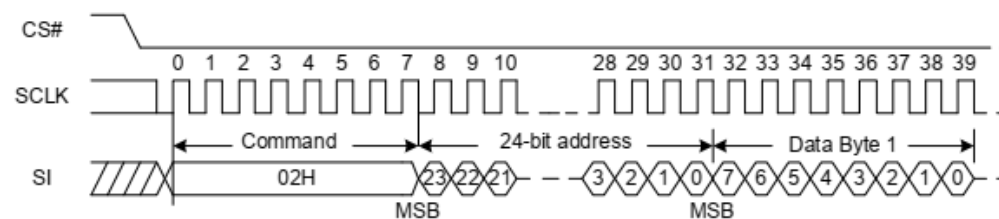
SPI Flash の読み出しタイミングを図 3-15 に示します。

図 3-15 SPI Flash の読み出しタイミング



SPI Flash の書き込みタイミングを図 3-16 に示します。

図 3-16 SPI Flash の書き込みタイミング



3.6.2 AHB インターフェースのタイミング

図 3-17 AHB インターフェースのタイミング(待機状態なし)

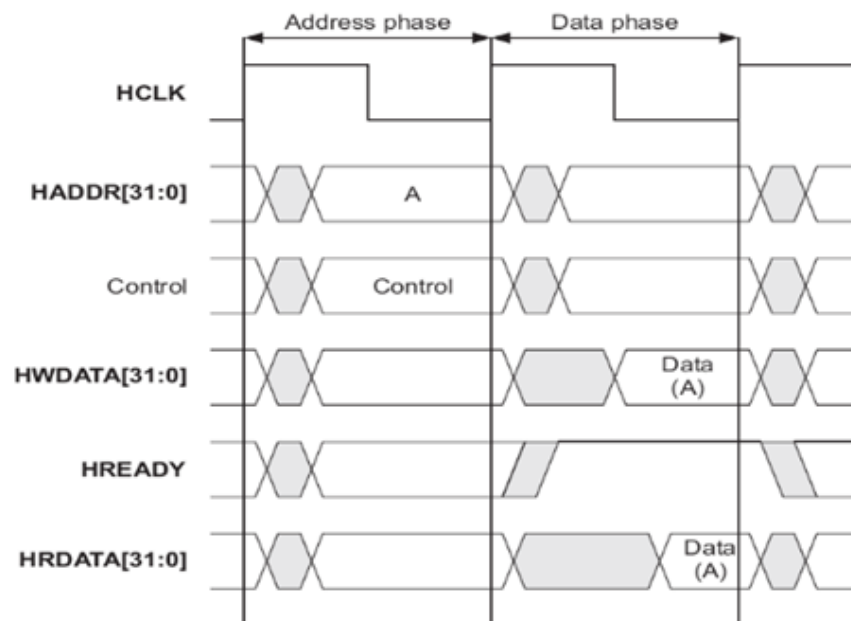
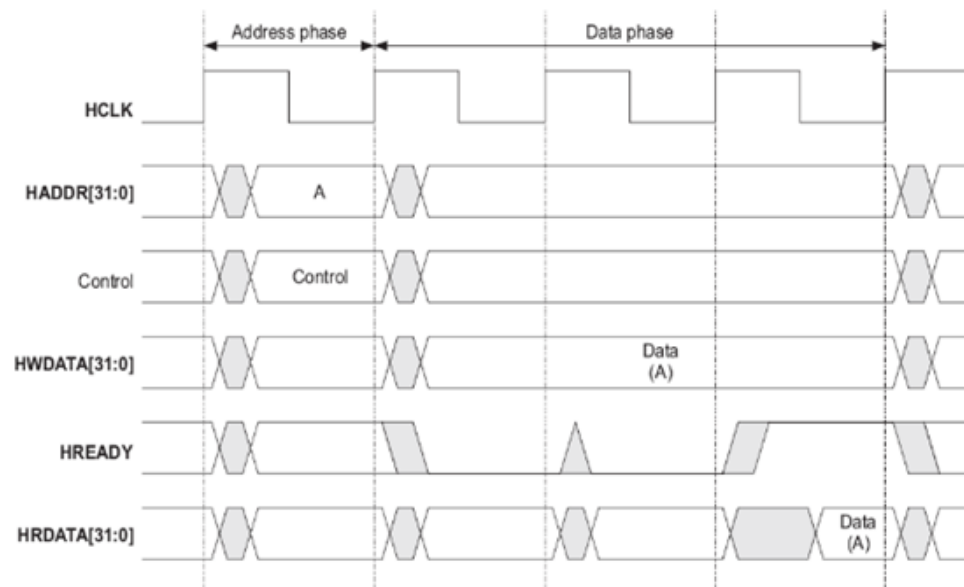


図 3-18 AHB インターフェースのタイミング(待機状態あり)



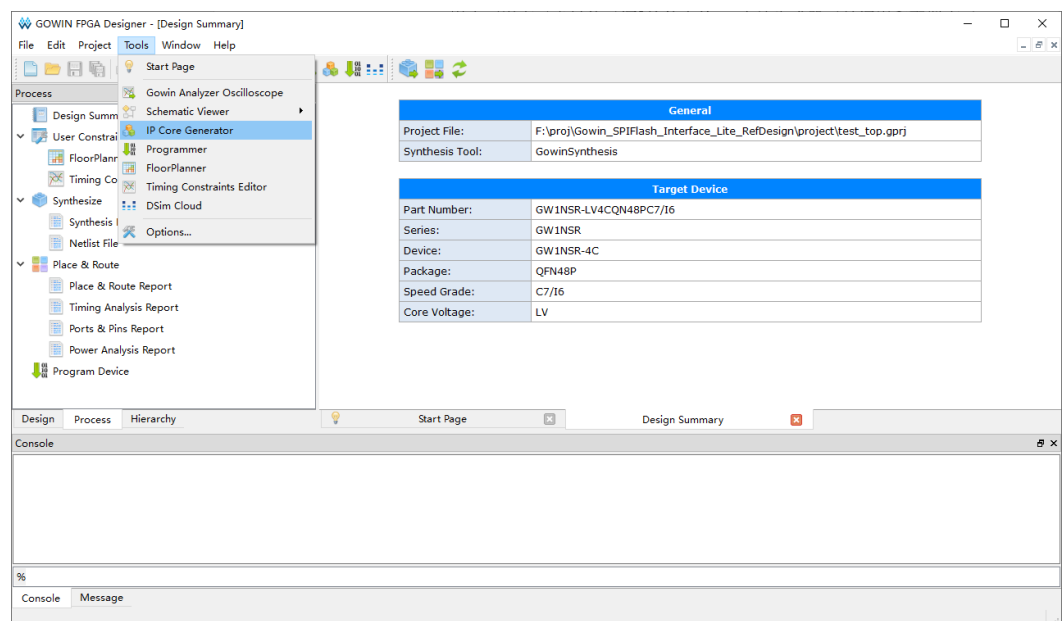
4 GUI での構成

Gowin ソフトウェアの IP Core Generator を使用して、Gowin SPI Flash Interface Lite (With External Flash) IP を呼び出して構成できます。

1. IP Core Generator を開く

プロジェクトが作成された後、Tools > IP Core Generator をクリックして、Gowin の IP コア生成ツールを開きます(図 4-1)。

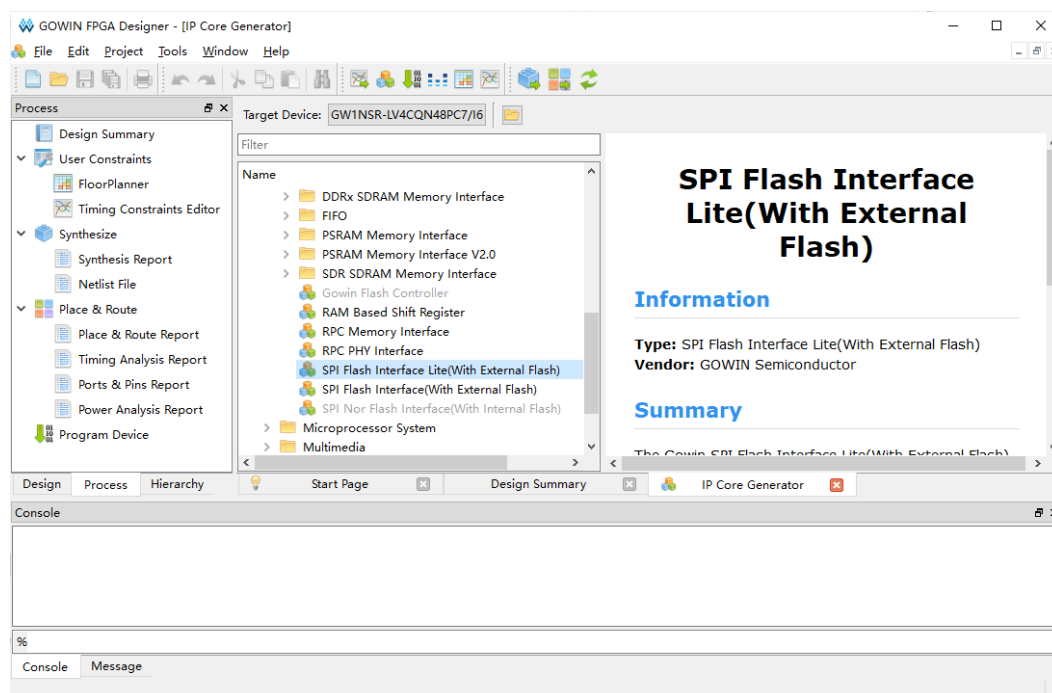
図 4-1 IP Core Generator を開く



2. SPI Flash Interface Lite (With External Flash) IP コアを開く

Memory Control > SPI Flash Interface Lite をダブルクリックして SPI Flash Interface Lite (With External Flash) IP コアの構成 GUI を開きます(図 4-2)。

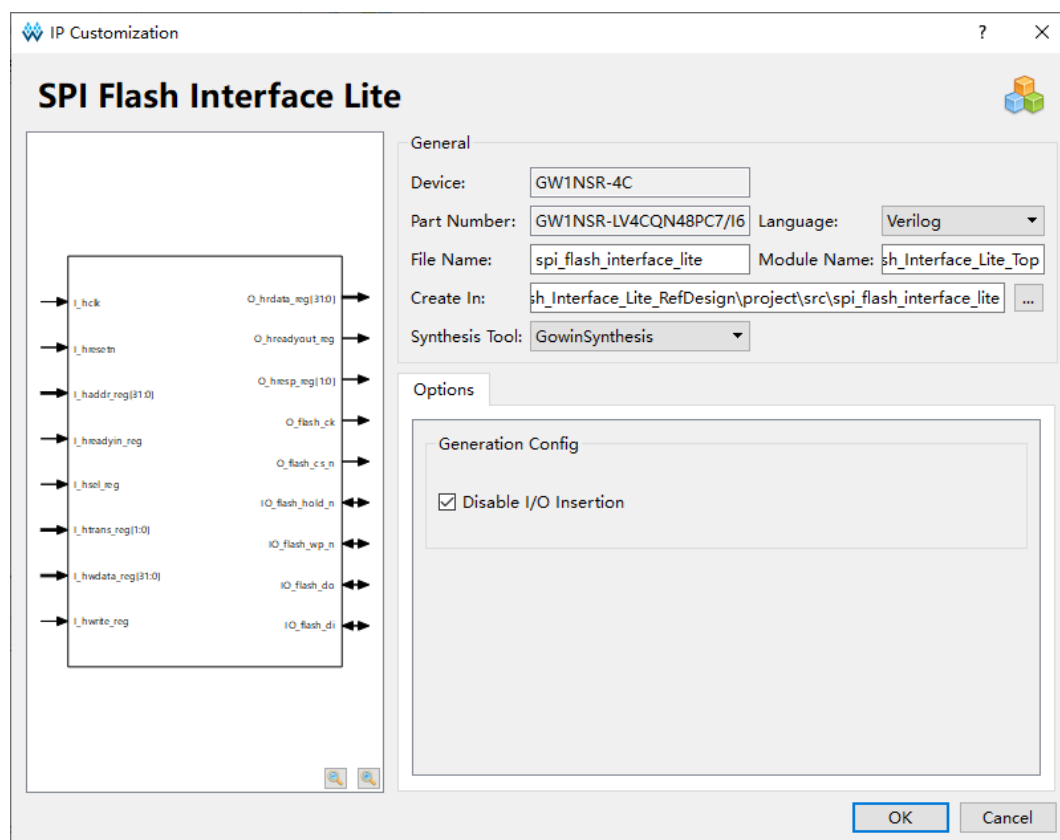
図 4-2 SPI Flash Interface Lite (With External Flash) IP を開く



3. SPI Flash Interface Lite (With External Flash) IP コアの構成 GUI

構成 GUI の左側は SPI Flash Interface Lite (With External Flash) IP コアのポート図です(図 4-3)。

図 4-3 SPI Flash Interface Lite (With External Flash) IP コアのポート図



4. 基本情報の構成

構成 GUI の上部は基本情報の構成エリアであり、本マニュアルでは、GW1NSR-4C デバイス QN48P パッケージを例に説明します。“Module Name” オプションには、プロジェクトが作成された後のトップレベルファイルの名前が表示されます。デフォルトは

“SPI_Flash_Interface_Lite_Top”であり、変更できます。“File Name”は、SPI Flash Interface Lite (With External Flash) IP コアに必要なファイルを保存するためのフォルダーです。デフォルトは“spi_flash_interface_lite”であり、ユーザーはこのパスを変更できます。“Create In” オプションでは IP コアのフォルダーのパスが入力されます。デフォルトは“(プロジェクトパス)\src\spi_flash_interface_lite”であり、ユーザーはパスを変更できます。

図 4-4 基本情報の構成 GUI

The screenshot shows the 'General' tab of a configuration window. The fields are as follows:

Device:	GW1NSR-4C		
Part Number:	GW1NSR-LV4CQN48PC7/I6	Language:	Verilog
File Name:	spi_flash_interface_lite	Module Name:	sh_Interface_Lite_Top
Create In:	sh_Interface_Lite_RefDesign\project\src\spi_flash_interface_lite ...		
Synthesis Tool:	GowinSynthesis		

5. Options タブ

“Options” タブでは、パラメータの構成は不要です。

図 4-5 Options タブ

The screenshot shows the 'Options' tab with a 'Generation Config' section. The checkbox 'Disable I/O Insertion' is checked.

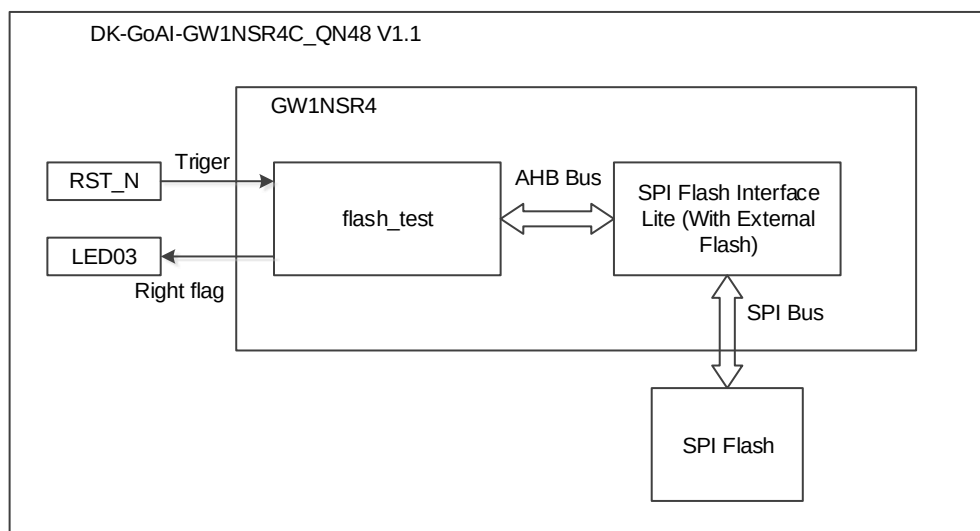
Generation Config	
☒	Disable I/O Insertion

5 リファレンスデザイン

このセクションでは、主に SPI Flash Interface Lite (With External Flash) IP のリファレンスデザイン例の使用方法について説明します。詳細については、GOWIN 公式 Web サイトの [SPI Flash Interface Lite \(With External Flash\) IP リファレンスデザイン](#) を参照してください。

本リファレンスデザインでは、DK-GoAI-GW1NSR4C_QN48_V1.1 開発ボードを例として使用しています。このリファレンスデザインの基本構造を図 5-1 に示します。DK-GoAI-GW1NSR4C_QN48_V1.1 開発ボードの詳細については、[ここ](#) をクリックしてください。

図 5-1 リファレンスデザインの基本構造



リファレンスデザインでは、flash_test モジュールは AHB バスのマスターとして動作します。ボタン RST_N が押されると、flash_test は書き込みおよび読み出しコマンドを送信し、SPI Flash Interface Lite (With External Flash) IP を介して SPI Flash に連続書き込みおよび連続読み出しを実行します。次に、読み出されたデータと書き込まれたデータを比較します。一致する場合、flash_test は Right flag 信号を LED03 に送信して LED03 をオンにします。

6 提供されるファイル

提供されるファイルには主に、ドキュメント、デザインのソースコード、およびリファレンスデザインが含まれています。

6.1 ドキュメント

フォルダにはユーザーガイド(PDF ファイル)があります。

表 6-1 ファイル一覧

名称	説明
Gowin SPI Flash Interface Lite (With External Flash) IP ユーザーガイド (IPUG1016)	即ち、本マニュアル

6.2 デザインのソースコード(暗号化)

暗号化コードのフォルダーには、GUI で使用される、Gowin SPI Flash Interface Lite (With External Flash) IP の RTL 暗号化コードが含まれています。

表 6-2 SPI Flash Interface Lite のソースコード一覧

名称	説明
spi_flash_interface_lite.v	暗号化されている、IP コアのトップレベルファイル。ユーザーにインターフェース情報を提供します。

6.3 リファレンスデザイン

Gowin SPI Flash Interface Lite RefDesign フォルダには、主に Gowin SPI Flash Interface Lite (With External Flash) IP のネットリストファイル、リファレンスデザイン、制約ファイル、トップレベルファイル、およびプロジェクトフォルダなどが含まれています。

表 6-3 Gowin SPI Flash Interface Lite RefDesign フォルダのコンテンツ一覧

名称	説明
flash_test_top.v	リファレンスデザインのトップモジュール
flash_test.v	テストステイミュラス生成モジュール
test_top.cst	物理制約ファイル
test_top.sdc	タイミング制約ファイル
spi_flash_interface_lite	SPI Flash Interface Lite (With External Flash) IP フォルダ

