



Gowin PID Controller 3p3z IP

ユーザーガイド

IPUG1014-1.0J, 2023/02/22

著作権について(2023)

著作権に関する全ての権利は、**Guangdong Gowin Semiconductor Corporation** に留保されています。

GOWIN高云、、Gowin、GowinSynthesis、及び GOWINSEMI は、当社により、中国、米国特許商標庁、及びその他の国において登録されています。商標又はサービスマークとして特定されたその他全ての文字やロゴは、それぞれの権利者に帰属しています。何れの団体及び個人も、当社の書面による許可を得ず、本文書の内容の一部もしくは全部を、いかなる視聴覚的、電子的、機械的、複写、録音等の手段によりもしくは形式により、伝搬又は複製をしてはなりません。

免責事項

当社は、GOWINSEMI Terms and Conditions of Sale (GOWINSEMI取引条件)に規定されている内容を除き、(明示的か又は黙示的に拘わらず)いかなる保証もせず、また、知的財産権や材料の使用によりあなたのハードウェア、ソフトウェア、データ、又は財産が被った損害についても責任を負いません。当社は、事前の通知なく、いつでも本文書の内容を変更することができます。本文書を参照する何れの団体及び個人も、最新の文書やエラッタ(不具合情報)については、当社に問い合わせる必要があります。

バージョン履歴

日付	バージョン	説明
2023/02/22	1.0J	初版。

目次

目次.....	i
図一覧.....	ii
表一覧.....	iii
1 本マニュアルについて	1
1.1 マニュアル内容	1
1.2 関連ドキュメント.....	1
1.3 用語、略語.....	2
1.4 テクニカル・サポートとフィードバック.....	2
2 概要.....	3
2.1 Gowin PID Controller 3p3z IP の紹介	3
2.2 特徴及び性能.....	3
2.2.1 主な特徴	3
2.2.2 最大周波数.....	3
2.2.3 レイテンシ.....	4
2.2.4 リソース使用率	4
3 PID Controller 3p3z アルゴリズムの概要	5
4 ポートの説明.....	6
5 タイミングの説明.....	8
6 IP の呼び出しと構成	10
7 リファレンスデザイン	12

図一覧

図 3-1 制御アルゴリズムの説明図	5
図 4-1 Gowin PID Controller 3p3z IP のポート	6
図 5-1 Gowin PID Controller 3p3z の 3 チャンネルデータ入力状態のタイミング図	8
図 5-2 パラメータデータ構成のタイミング図	9
図 5-3 Gowin PID Controller 3p3z IP の出力状態のタイミング図	9
図 6-1 IP Core Generator インターフェース	10
図 6-2 PID Controller 3p3z の構成 GUI	11
図 7-1 リファレンスデザインの構造	12

表一覧

表 1-1 用語、略語	2
表 2-1 Gowin PID Controller 3p3z IP	3
表 2-2 Gowin PID Controller 3p3z IP のリソース使用率	4
表 4-1 Gowin PID Controller 3p3z IP の IO ポート一覧	7

1 本マニュアルについて

1.1 マニュアル内容

本マニュアルは、ユーザーが Gowin PID Controller 3p3z IP を使いこなせるよう、その特徴、機能、ポート、タイミング、呼び出しと構成、およびリファレンスデザインなどについて説明します。

1.2 関連ドキュメント

GOWIN セミコンダクターの Web サイト www.gowinsemi.com/ja から、以下の関連ドキュメントがダウンロード、参考できます：

- GW1N シリーズ FPGA 製品データシート([DS100](#))
- GW1NR シリーズ FPGA 製品データシート([DS117](#))
- GW2A シリーズ FPGA 製品データシート([DS102](#))
- GW2AR シリーズ FPGA 製品データシート([DS226](#))
- GW2ANR シリーズ FPGA 製品データシート([DS961](#))
- GW2AN-55 FPGA 製品データシート([DS976](#))
- GW2AN-18X & 9X FPGA 製品データシート([DS971](#))
- Gowin ソフトウェア ユーザーガイド([SUG100](#))

1.3 用語、略語

表 1-1 用語、略語に、本マニュアルで使用される用語、略語、及びその意味を示します。

表 1-1 用語、略語

用語、略語	正式名称	意味
DSP	Digital Signal Processing	デジタル信号処理
IP	Intellectual Property	設計資産
LUT	Look-up Table	ルックアップテーブル
RAM	Random Access Memory	ランダム・アクセス・メモリ

1.4 テクニカル・サポートとフィードバック

GOWIN セミコンダクターは、包括的な技術サポートをご提供しています。使用に関するご質問、ご意見については、直接弊社までお問い合わせください。

Web サイト : www.gowinsemi.com/ja

E-mail : support@gowinsemi.com

2 概要

2.1 Gowin PID Controller 3p3z IP の紹介

Gowin PID Controller 3p3z IP は、主に 3 極 3 ゼロのフィードバックシステム制御を実現し、時分割多重化により多チャンネルのデータ処理を行います。

表 2-1 Gowin PID Controller 3p3z IP

Gowin PID Controller 3p3z IP	
IP コアの適用	
ロジックリソース	表 2-2 参照。
提供されるファイル	
設計ファイル	Verilog (暗号化)
リファレンスデザイン	Verilog
テストベンチ	Verilog
テストおよび設計フロー	
合成ソフトウェア	GowinSynthesis®
統合開発環境	Gowin ソフトウェア (V1.9.7Beta 以降)

注記：

デバイスのサポート情報は、Gowin セミコンダクターの公式 Web サイトで確認できます。

2.2 特徴及び性能

2.2.1 主な特徴

多チャンネルの処理をサポート

2.2.2 最大周波数

Gowin PID Controller_3p3z IP の最大周波数は、主に使用されるデバイスのスピードグレード(speed grade of the devices)によって異なります。最大 100MHz です。

2.2.3 レイテンシ

Gowin PID Controller 3p3z IP のレイテンシ(Latency)は、約 12 クロックサイクルです。

2.2.4 リソース使用率

Gowin PID Controller 3p3z は Verilog で実装されます。パフォーマンスとリソース使用率は、使用されているデバイスの密度、スピードグレード、および IP の構成などにより異なる場合があります。

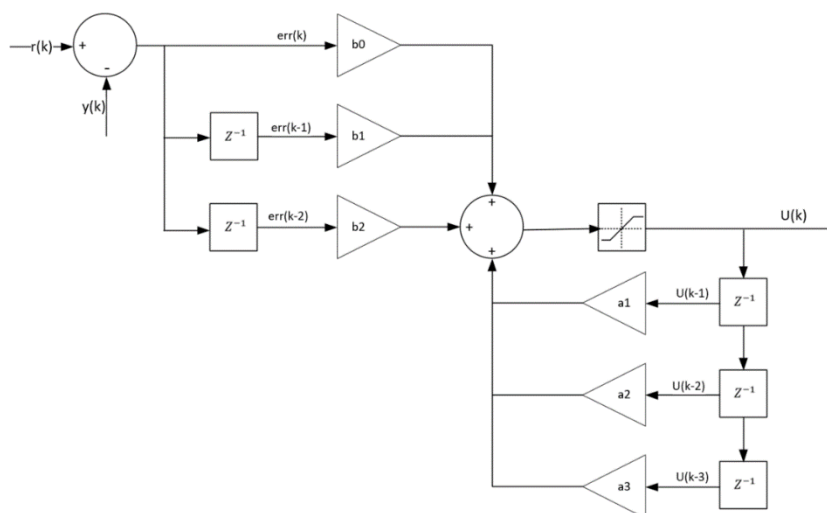
例えば、GOWIN の GW2A-55 FPGA の場合、Gowin PID Controller 3p3z IP のリソース使用率は表 2-2 のようになります。他の GOWIN FPGA でのアプリケーション検証については、これからの最新情報を参照してください。

表 2-2 Gowin PID Controller 3p3z IP のリソース使用率

シリーズ	スピード グレード	デバイス 名	リソース使 用率	備考
GW2A-55	-7	Registers	1183	Data Width=16, Parameter Fractional width= 8, Input Channel = 3。
		LUT	723	
		ALU	70	
		DSP	1	
		BSRAM	0	

3 PID Controller 3p3z アルゴリズムの概要

図 3-1 制御アルゴリズムの説明図



Gowin PID Controller 3p3z IP は、3 極 3 ゼロのフィードバックシステム制御を実現します。図 3-1 に示すように、実際の値 $r(k)$ には、参照値 $y(k)$ からのエラー $err(k)$ があります。コントローラは、比例パラメータ $b0$, $b1$, $b2$ と $a1$, $a2$, $a3$ を使用してエラーを制御します。

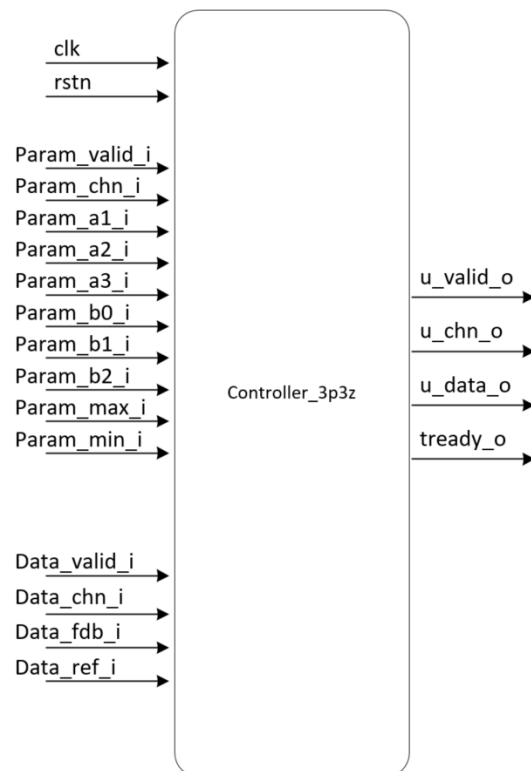
その計算式は：

$$U(k) = b0 \times err(k) + b1 \times err(k-1) + b2 \times err(k-2) + a1 \times U(k-1) + a2 \times U(k-2) + a3 \times U(k-3)$$

4ポートの説明

Gowin PID Controller 3p3z IP の I/O ポートは図 4-1 に示すとおりです。

図 4-1 Gowin PID Controller 3p3z IP のポート



Gowin PID Controller_3p3z の IO ポートの詳細を表 4-1 に示します。

表 4-1 Gowin PID Controller 3p3z IP の IO ポート一覧

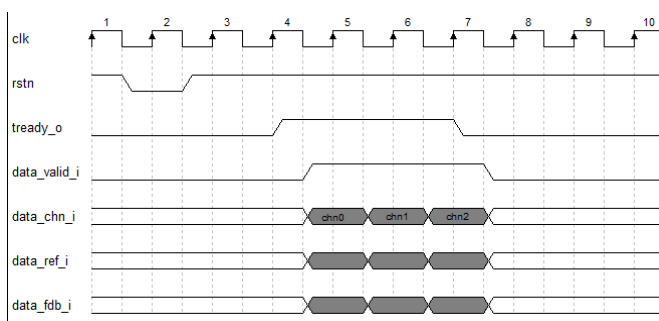
信号	方向	デフォルトのビット幅	説明
clk	入力	1	動作クロック
rstn	入力	1	非同期リセット信号、アクティブ Low 。同期リセット、非同期リリースをお勧めします。
パラメータ設定の入力信号			
Param_valid_i	入力	1	パラメータ入力有効信号
Param_chn_i	入力	2	パラメータ入力のチャンネル
Param_a1_i	入力	16	パラメータa1入力
Param_a2_i	入力	16	パラメータa2入力
Param_a3_i	入力	16	パラメータa3入力
Param_b0_i	入力	16	パラメータb0入力
Param_b1_i	入力	16	パラメータb1入力
Param_b2_i	入力	16	パラメータb2入力
Param_max_i	入力	16	パラメータ出力の最大値
Param_min_i	入力	16	パラメータ出力の最小値
データ入力信号			
Tready_o	出力	1	入力ready信号
Data_valid_i	入力	1	データ入力有効信号
Data_chn_i	入力	2	データ入力のチャンネル
Data_ref_i	入力	16	参考入力値
Data_fdb_i	入力	16	フィードバック入力値
データ出力信号			
U_valid_o	出力	1	出力有効信号
U_chn_o	出力	2	出力チャンネル
U_data_o	出力	16	出力データ

5 タイミングの説明

このセクションでは、Gowin PID Controller 3p3z IP のタイミングについて説明します。

図 5-1 は、Gowin PID Controller 3p3z の 3 チャンネルデータ入力状態のタイミング図です。

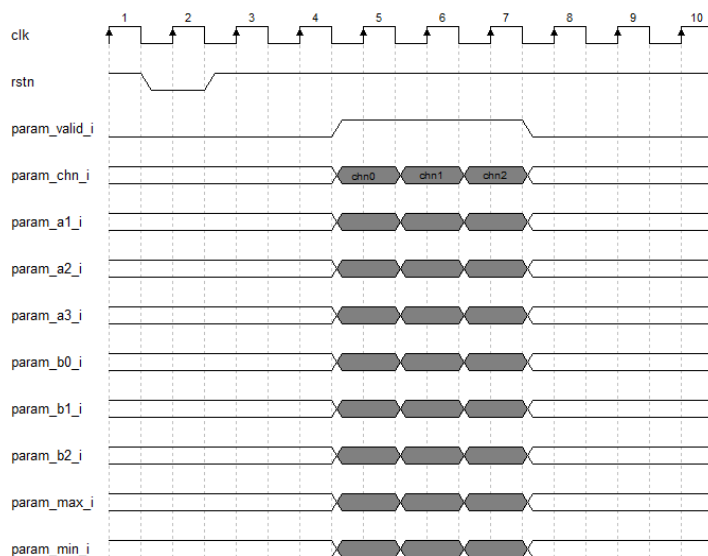
図 5-1 Gowin PID Controller 3p3z の 3 チャンネルデータ入力状態のタイミング図



1. `tready_o` が High になるまで、データを入力することはできません。
2. 有効信号 `data_valid_i` が High の時、そのデータ入力是有効です。
3. データ入力は、チャンネルに対応して連続的に順に行う必要があります。

図 5-2 は、パラメータデータ構成のタイミング図です。

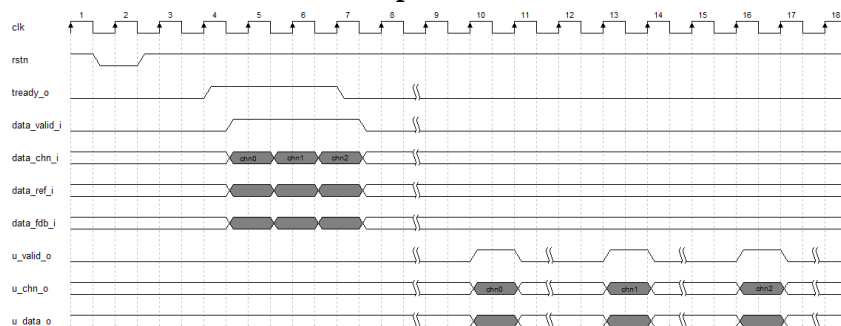
図 5-2 パラメータデータ構成のタイミング図



1. パラメータはデータ処理の前に入力する必要があります。
2. **param_valid_i** が **High** の時、入力データは有効であり、また、入力データは、そのチャンネルに対応する必要があります。
3. パラメータをリセットするには、信号 **rstn** を **low** にプルダウンしてリセットする必要があります。

図 5-3 は、Gowin PID Controller 3p3z IP の出力状態のタイミング図です。

図 5-3 Gowin PID Controller 3p3z IP の出力状態のタイミング図



1. 出力有効信号が **High** の時、出力データは有効です。
2. 各チャンネルのデータは、チャンネル順に出力されます。
3. データチャンネルの間の出力間隔は最低 **3** サイクルです。

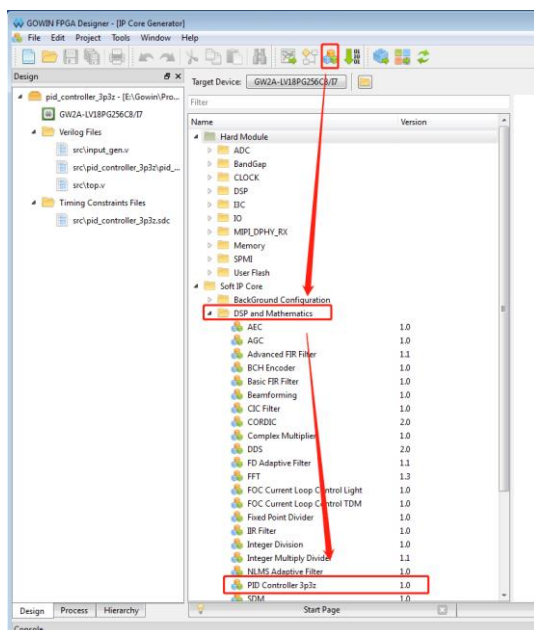
6 IP の呼び出しと構成

Gowin ソフトウェア GUI のメニューバー > Tools > IP Core Generator を使用して IP を呼び出し・構成できます。

1. IP Core Generator を開く

プロジェクトが作成された後、IP Core Generator オプションをクリックして、Gowin の IP コア生成ツールを開きます(図 6-1)。

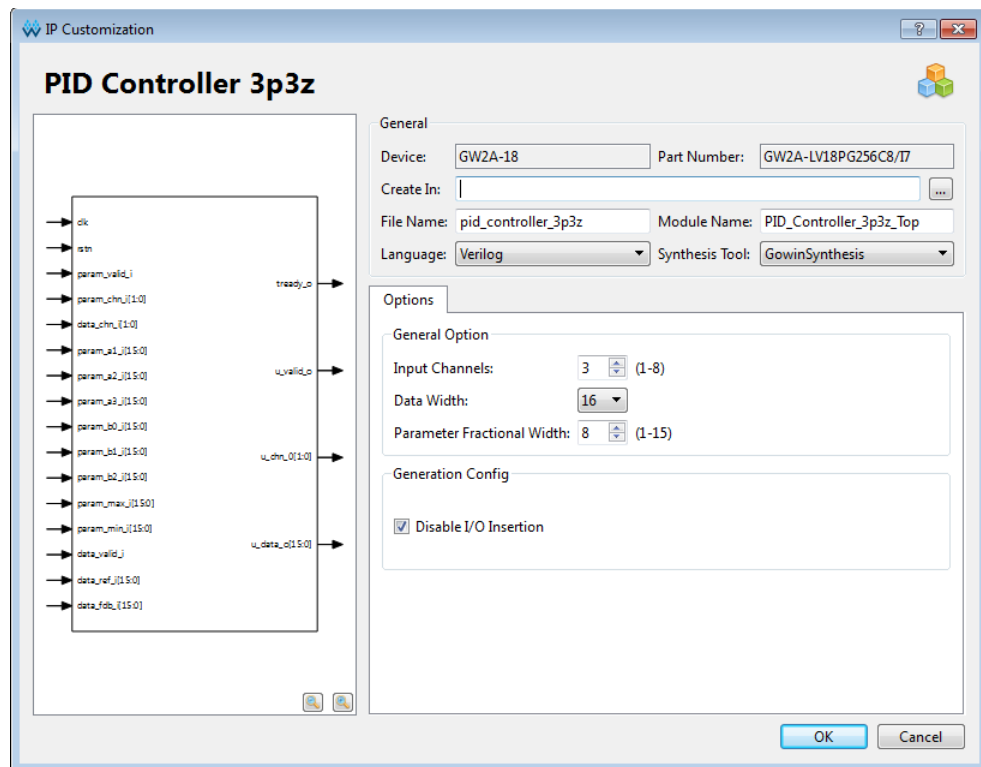
図 6-1 IP Core Generator インターフェース



2. PID Controller 3p3z IP コアを開く

“DSP and Mathematics” > “PID Controller 3p3z” をダブルクリックして PID Controller 3p3z IP コアの GUI を開きます(図 6-2)。

図 6-2 PID Controller 3p3z の構成 GUI



3. PID Controller 3p3z IP の構成

- 入力データのチャネル数の構成
- 入力データのビット幅の構成
- 入力パラメータの小数のビット幅の構成

7 リファレンスデザイン

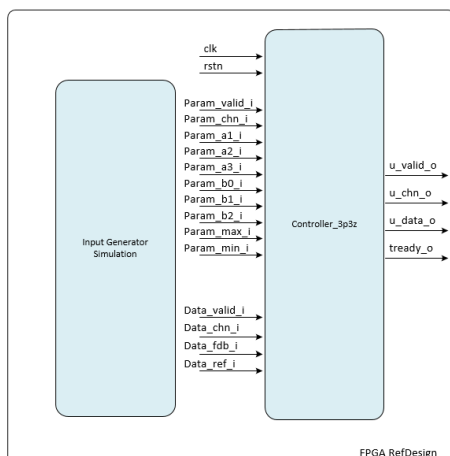
このセクションでは、Gowin PID Controller 3p3z のリファレンスデザイン例の構成とその使用方法について説明します。Gowin PID Controller 3p3z の設計例にはモジュールが 1 つしかありません。詳細については、Gowin PID Controller 3p3z IP の [リファレンスデザイン](#) を参照してください。

設計例のアプリケーション

リファレンスデザインの基本構造を図 7-1 に示します。設計例では、その実行手順は次のとおりです。

1. **Input Generator Simulation** モジュールでパラメータ設定のタイミングをシミュレートして、PID Controller_3p3z モジュールに入力します。
2. **Input Generator Simulation** モジュールでデータ生成のタイミングをシミュレートして、PID Controller_3p3z モジュールに入力します。
3. IP による処理後、データが出力されます。

図 7-1 リファレンスデザインの構造



この設計例を使用することで、PID Controller_3p3z の機能をすばやく検証することができます。リファレンスデザインをボードレベルのテストに

適用する場合、ユーザーはリファレンスデザインに適したステイミュラスを提供する必要があります。信号はロジック・アナライザーまたはオシロスコープで観測できます。

