



Gowin AHB to AXI Bridge IP

ユーザーガイド

IPUG1011-1.0J, 2022-09-15

著作権について(2022)

著作権に関する全ての権利は、**Guangdong Gowin Semiconductor Corporation** に留保されています。

GOWIN**高云**、、Gowin、及び GOWINSEMI は、当社により、中国、米国特許商標庁、及びその他の国において登録されています。商標又はサービスマークとして特定されたその他全ての文字やロゴは、それぞれの権利者に帰属しています。何れの団体及び個人も、当社の書面による許可を得ず、本文書の内容の一部もしくは全部を、いかなる視聴覚的、電子的、機械的、複写、録音等の手段によりもしくは形式により、伝搬又は複製をしてはなりません。

免責事項

当社は、**GOWINSEMI Terms and Conditions of Sale**(GOWINSEMI 取引条件)に規定されている内容を除き、(明示的か又は黙示的かに拘わらず)いかなる保証もせず、また、知的財産権や材料の使用によりあなたのハードウェア、ソフトウェア、データ、又は財産が被った損害についても責任を負いません。当社は、事前の通知なく、いつでも本文書の内容を変更することができます。本文書を参照する何れの団体及び個人も、最新の文書やエラッタ(不具合情報)については、当社に問い合わせる必要があります。

バージョン履歴

日付	バージョン	説明
2022/09/15	1.0J	初版。

目次

目次.....	i
図一覧.....	ii
表一覧.....	iii
1 本マニュアルについて	1
1.1 マニュアル内容	1
1.2 関連ドキュメント.....	1
1.3 用語、略語.....	2
1.4 テクニカル・サポートとフィードバック.....	2
2 概要.....	3
2.1 Gowin AHB to AXI Bridge IP の紹介.....	3
2.2 主な特徴	4
3 機能の説明	5
4 ポートの説明.....	6
5 呼び出しと構成	10
5.1 Gowin AHB to AXI Bridge IP の呼び出し	10
5.2 Gowin AHB to AXI Bridge IP の構成.....	11

図一覧

図 4-1 Gowin AHB to AXI Bridge IP の IO ポート	6
図 5-1 Gowin AHB to AXI Bridge IP の呼び出し	10
図 5-2 Gowin AHB to AXI Bridge IP の構成 GUI	11

表一覧

表 1-1 用語、略語	2
表 2-1 Gowin AHB to AXI Bridge IP の概要.....	3
表 4-1 Gowin AHB to AXI Bridge IP のポート一覧.....	7

1 本マニュアルについて

1.1 マニュアル内容

本マニュアルは、ユーザーが Gowin® AHB to AXI Bridge IP を使いこなせるよう、その概要、機能、ポート、および呼び出しと構成などについて説明します。

1.2 関連ドキュメント

GOWIN セミコンダクターの Web サイト www.gowinsemi.com/ja から、以下の関連ドキュメントがダウンロード、参考できます：

- GW1N シリーズ FPGA 製品データシート([DS100](#))
- GW1NR シリーズ FPGA 製品データシート([DS117](#))
- GW1NS シリーズ FPGA 製品データシート([DS821](#))
- GW1NSR シリーズ FPGA 製品データシート([DS861](#))
- GW1NSE シリーズ安全 FPGA 製品データシート([DS871](#))
- GW1NSER シリーズ安全 FPGA 製品データシート([DS881](#))
- GW1NRF シリーズ Bluetooth FPGA 製品データシート([DS891](#))
- GW1NZ シリーズ FPGA 製品データシート([DS841](#))
- GW2A シリーズ FPGA 製品データシート([DS102](#))
- GW2AR シリーズ FPGA 製品データシート([DS226](#))
- GW2ANR シリーズ FPGA 製品データシート([DS961](#))
- GW2AN-55 FPGA 製品データシート([DS976](#))
- GW2AN-18X & 9X FPGA 製品データシート([DS971](#))
- Gowin ソフトウェア ユーザーガイド([SUG100](#))

1.3 用語、略語

表 1-1 に、本マニュアルで使用される用語、略語、及びその意味を示します。

表 1-1 用語、略語

用語、略語	正式名称	意味
IP	Intellectual Property	設計資産
AMBA	Advanced Microcontroller Bus Architecture	高度なマイクロコントローラ・バス・アーキテクチャ
AHB	Advanced High Performance Bus	AHB バス
AHB-Lite	Advanced High Performance Bus-Lite	AHB バスの Lite 版
AXI4	Advanced eXtensible Interface 4	AXI4 バスプロトコル
AXI4-Lite	Advanced eXtensible Interface 4-Lite	AXI4 バスの Lite 版

1.4 テクニカル・サポートとフィードバック

GOWIN セミコンダクターは、包括的な技術サポートをご提供しています。使用に関するご質問、ご意見については、直接弊社までお問い合わせください。

Web サイト : www.gowinsemi.com/ja

E-mail : support@gowinsemi.com

2 概要

2.1 Gowin AHB to AXI Bridge IP の紹介

Gowin AHB to AXI Bridge IP は、主に AHB-Lite バスと AXI4/AXI4-Lite バス間のブリッジ機能を実現します。

表 2-1 Gowin AHB to AXI Bridge IP の概要

Gowin AHB to AXI Bridge IP	
IP コアの適用	
サポートされるデバイス	● GW1Nシリーズ ● GW1NRシリーズ ● GW1NSシリーズ ● GW1NSRシリーズ ● GW1NSEシリーズ ● GW1NSERシリーズ ● GW1NRFシリーズ ● GW1NZシリーズ ● GW2Aシリーズ。 ● GW2ARシリーズ。 ● GW2ANRシリーズ。 ● GW2ANシリーズ。
提供されるファイル	
設計ファイル	Verilog (暗号化)
テストおよび設計フロー	
合成ソフトウェア	GowinSynthesis®
統合開発環境	Gowin ソフトウェア(V1.9.8.07 以降)

2.2 主な特徴

- **AHB-Lite** バス側は標準の **32** ビットのデータ幅をサポートし、スレーブとしてのみ使用可能。
- **AXI4/AXI4-Lite** バス側は標準の **32** ビットのデータ幅をサポートし、マスターとしてのみ使用可能。
- **AHB-Lite to AXI4** のブリッジ変換で、シングル転送およびバースト転送をサポート。
- **AHB-Lite to AXI4-Lite** のブリッジ変換で、シングル転送のみをサポート。

3機能の説明

Gowin AHB to AXI Bridge IP は、主に AHB-Lite バスと AXI4/AXI4-Lite バス間のブリッジ機能を実現し、AHB-Lite バスを使用するマスターデバイスと AXI4/AXI4-Lite バスを使用するスレーブデバイスとの通信を可能にできます。IP の AHB-Lite ポートは AMBA 3 仕様に準拠し、AXI4/AXI4-Lite ポートは AMBA 4 仕様に準拠しています。

たとえば、Gowin EMPU M1 ソフトコア・システムを AHB-Lite バスを使用するマスターは、Gowin AHB to AXI Bridge IP を介して、標準の AXI4-Lite バスインターフェイスを使用するスレーブ周辺機器と通信できます。

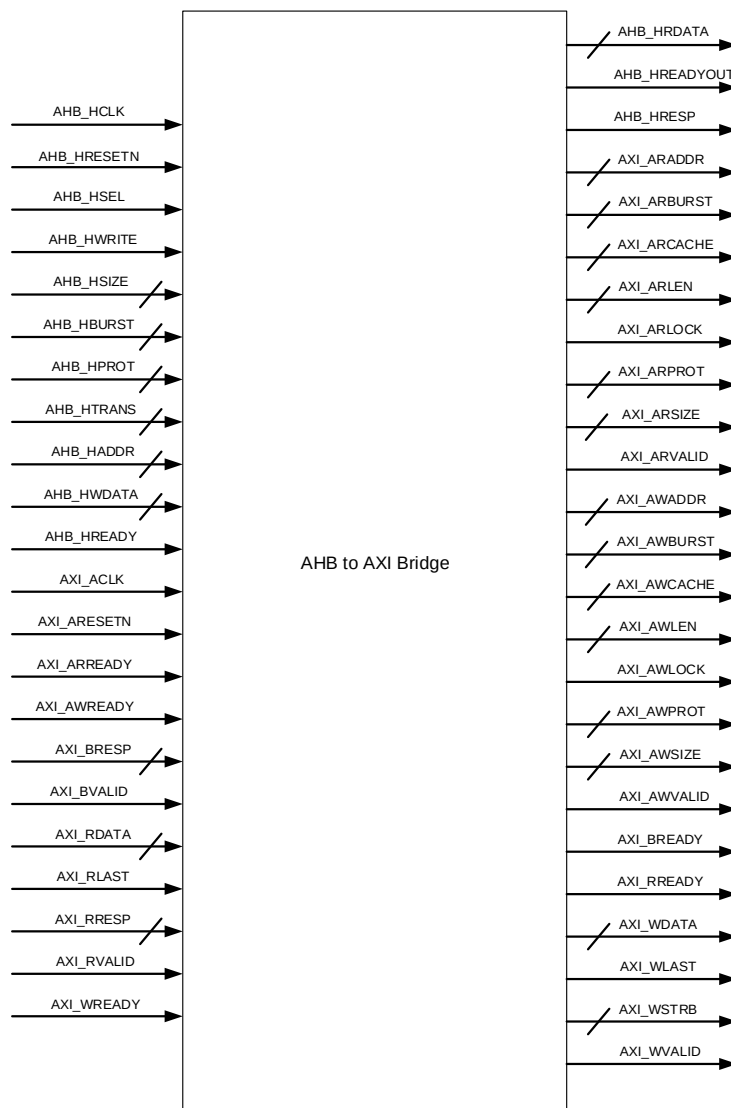
注記：

この IP のインターフェースのデータ幅は 32 ビットに固定されています。

4ポートの説明

Gowin AHB to AXI Bridge IP の IO ポートを図 4-1 に示します。

図 4-1 Gowin AHB to AXI Bridge IP の IO ポート



Gowin AHB to AXI Bridge IP の IO ポートの詳細を表 4-1 に示します。

表 4-1 Gowin AHB to AXI Bridge IP のポート一覧

名称	I/O	ビット幅	説明
AHB-Lite Slave Interface			
AHB_HCLK	入力	1	システムクロック
AHB_HRESETN	入力	1	リセット信号、アクティブ Low
AHB_HSEL	入力	1	スレーブセレクト信号。High レベルは、このスレーブが選択されたことを意味します。
AHB_HWRITE	入力	1	読み出し書き込み信号。High の場合は書き込み操作を示し、Low の場合は読み出し操作を示します。
AHB_HSIZE	入力	3	転送データのサイズ。典型的な単位はバイト(8bit)、ハーフワード(16bit)、ワード(32bit)です。
AHB_HBURST	入力	3	バースト転送タイプ。例えば、1/4/8/16 バースト転送など。
AHB_HPROT	入力	4	保護情報を提供します。
AHB_HTRANS	入力	2	連続、不連続、アイドル、ビジーなど、現在の転送のタイプを示します。
AHB_HADDR	入力	32	32 ビットのアドレスバス
AHB_HWDATA	入力	32	32 ビットの書き込みデータバス
AHB_HREADY	入力	1	High レベルは、バス上の転送が完了していることを示します。
AHB_HRDATA	出力	32	32 ビットの読み出しデータバス
AHB_HREADYOUT	出力	1	High レベルは、バス上の転送が完了していることを示します。
AHB_HRESP	出力	1	転送応答信号。High の場合は ERROR、Low の場合は OKAY です。
AXI4/AXI4 Lite Master Interface			
AXI_ACLK	入力	1	システムクロック
AXI_ARESETN	入力	1	リセット信号、アクティブ Low
AXI_ARREADY	入力	1	読み出しアドレス準備完了信号。スレーブからマスターへ。スレーブがアドレスと対応する制御信号を受信できることを示します。
AXI_AWREADY	入力	1	書き込みアドレス準備完了信号。スレーブからマスターへ。スレーブがアドレスと対応する制御信号を受信できることを示します。
AXI_BRESP	入力	2	書き込み応答。スレーブからマスターへ。書き込み転送のステータスを示します。

名称	I/O	ビット幅	説明
AXI_BVALID	入力	1	書き込み応答有効。スレーブからマスターへ。
AXI_RDATA	入力	32	32 ビットの読み出しデータバス。スレーブからマスターへ。
AXI_RLAST	入力	1	この転送がバースト読み出し操作の最後であることを示します。スレーブからマスターへ。
AXI_RRESP	入力	2	読み出し応答。スレーブからマスターへ。読み出し転送のステータスを示します。
AXI_RVALID	入力	1	読み出し有効。スレーブからマスターへ。
AXI_WREADY	入力	1	書き込み準備完了信号。スレーブからマスターへ、スレーブが書き込みデータを受信できることを示します。
AXI_ARADDR	出力	32	32 ビットの読み出しアドレスバス。マスターからスレーブへ。読み出しバースト転送の読み出し開始アドレスを提供します。
AXI_ARBURST	出力	2	読み出しバーストタイプ。マスターからスレーブへ。
AXI_ARCACHE	出力	4	読み出し操作のメモリタイプ
AXI_ARLEN	出力	8	読み出しバースト長。マスターからスレーブへ。
AXI_ARLOCK	出力	1	読み出し操作のバスアクセスタイプ。0 は通常アクセス、1 は排他アクセスを意味します。
AXI_ARPROT	出力	3	読み出し操作保護タイプ
AXI_ARSIZE	出力	3	読み出しバーストサイズ。マスターからスレーブへ。バースト転送ごとのバイト数を示します。
AXI_ARVALID	出力	1	読み出しアドレス有効信号。マスターからスレーブへ。このチャンネルの読み出しアドレスと制御信号が有効であることを示します。
AXI_AWADDR	出力	32	32 ビットの書き込みアドレスバス。マスターからスレーブへ。書き込みバースト転送の書き込み開始アドレスを提供します。
AXI_AWBURST	出力	2	書き込みバーストタイプ。マスターからスレーブへ。
AXI_AWCACHE	出力	4	書き込み操作のメモリタイプ
AXI_AWLEN	出力	8	書き込みバースト長。マスターからスレーブへ。
AXI_AWLOCK	出力	1	書き込み操作のバスアクセスタイプ。0 は通常アクセス、1 は排他アクセスを意味します。
AXI_AWPROT	出力	3	書き込み操作保護タイプ
AXI_AWSIZE	出力	3	書き込みバーストサイズ。マスターからスレーブへ。バースト転送ごとのバイト数を示します。
AXI_AWVALID	出力	1	書き込みアドレス有効信号。マスターからスレーブへ。このチャンネルの書き込みアドレスと制御信号が有効であることを

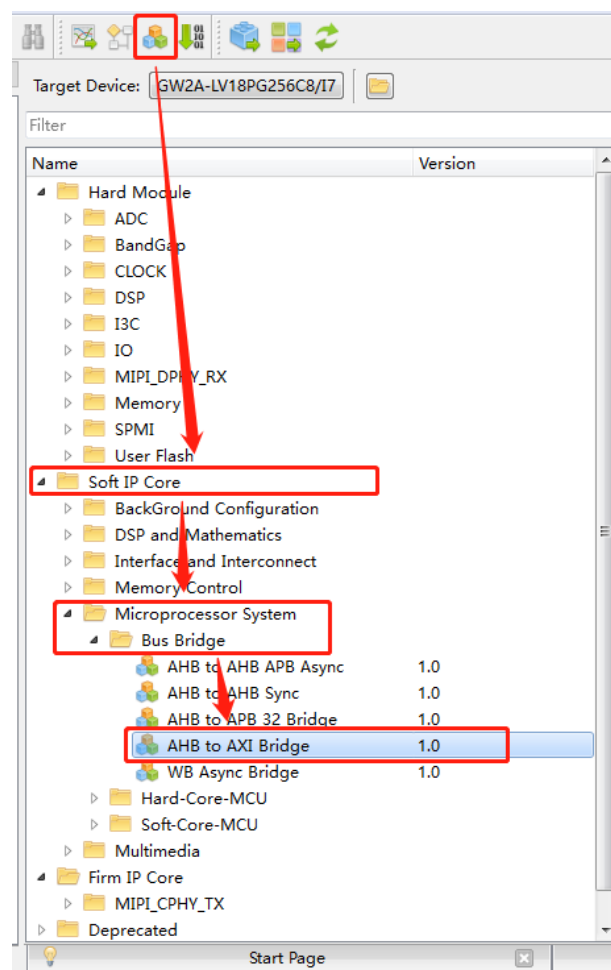
名称	I/O	ビット幅	説明
			示します。
AXI_BREADY	出力	1	書き込み応答準備完了信号。マスターからスレーブへ。マスターが書き込み応答を受信できることを示します。
AXI_RREADY	出力	1	読み出し準備完了信号。マスターからスレーブへ。マスターがスレーブからのデータを受信できることを示します。
AXI_WLAST	出力	1	この転送がバースト書き込み操作の最後であることを示します。マスターからスレーブへ。
AXI_WSTRB	出力	4	書き込みストロブ信号。マスターからスレーブへ。WVALID が Low の場合、WSTRB は任意の値になり、WVALID が High の場合、WSTRB は現在転送されている有効なデータセグメントを示し、単位は 8 ビットです。
AXI_WVALID	出力	1	書き込み有効。マスターからスレーブへ。今回の書き込みデータとストロブ信号が有効であることを示します。

5 呼び出しと構成

5.1 Gowin AHB to AXI Bridge IP の呼び出し

Gowin ソフトウェアで “Tools > IP Core Generator > Soft IP Core > Microprocessor System > Bus Bridge > AHB to AXI Bridge” をクリックして Gowin AHB to AXI Bridge IP を呼び出します(図 5-1)。

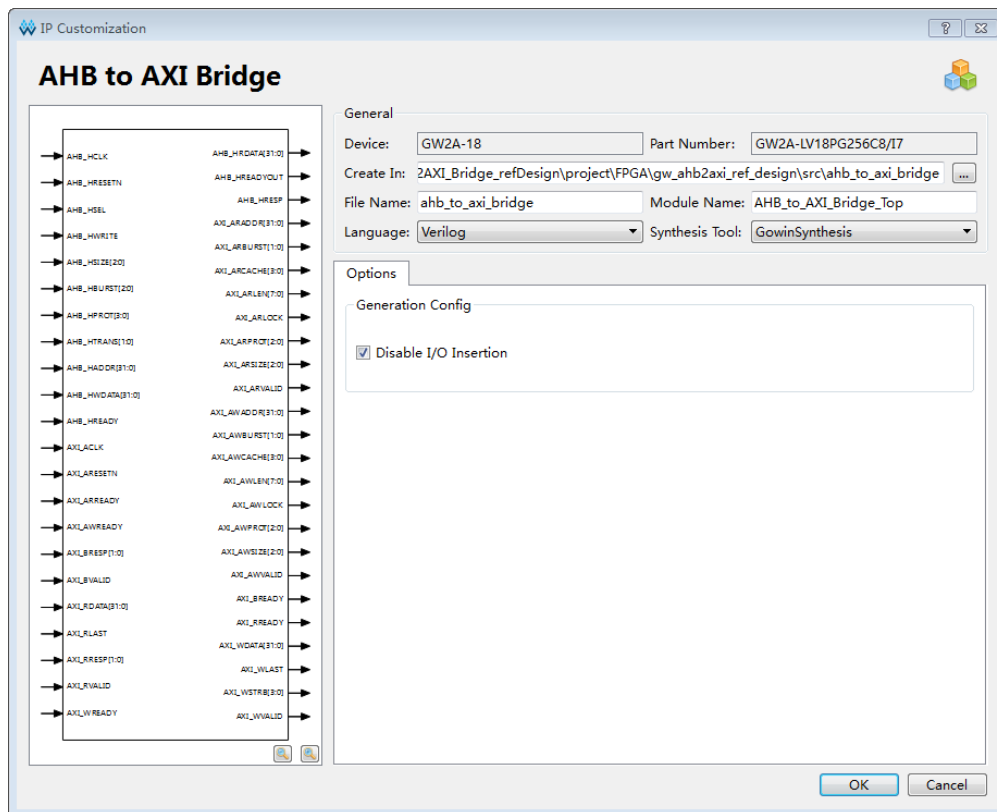
図 5-1 Gowin AHB to AXI Bridge IP の呼び出し



5.2 Gowin AHB to AXI Bridge IP の構成

Gowin AHB to AXI Bridge IP の構成 GUI を図 5-2 に示します。

図 5-2 Gowin AHB to AXI Bridge IP の構成 GUI



- Create In フィールドで Gowin AHB to AXI Bridge IP の生成ファイルフォルダのパスを変更できます。
- File Name フィールドで Gowin AHB to AXI Bridge IP に名前を付けることができます。
- Module Name フィールドで Gowin AHB to AXI Bridge IP のトップモジュールに名前を付けることができます。

