



Gowin XCORR IP ユーザーガイド

IPUG530-1.1J, 2025/07/04

著作権について(2025)

著作権に関する全ての権利は、**Guangdong Gowin Semiconductor Corporation** に留保されています。

GOWIN高云、**GOWIN**、、**GOWINSEMI**、**GOWIN**、Gowin、**高云**、晨熙、小蜜蜂、LittleBee、**Aroa-V**、GowinPnR、及びGoBridgeは、当社により、中国、米国特許商標庁、及びその他の国において登録されています。商標又はサービスマークとして特定されたその他全ての文字やロゴは、それぞれの権利者に帰属しています。何れの団体及び個人も、当社の書面による許可を得ず、本文書の内容の一部もしくは全部を、いかなる視聴覚的、電子的、機械的、複写、録音等の手段によりもしくは形式により、伝搬又は複製をしてはなりません。

免責事項

当社は、**GOWINSEMI Terms and Conditions of Sale**(**GOWINSEMI** 取引条件)に規定されている内容を除き、(明示的か又は黙示的かに拘わらず)いかなる保証もせず、また、知的財産権や材料の使用によりあなたのハードウェア、ソフトウェア、データ、又は財産が被った損害についても責任を負いません。当社は、事前の通知なく、いつでも本文書の内容を変更することができます。本文書を参照する何れの団体及び個人も、最新の文書やエラッタ(不具合情報)については、当社に問い合わせる必要があります。

バージョン履歴

日付	バージョン	説明
2019/02/08	1.0J	初版。
2025/07/04	1.1J	● 「1.2 関連ドキュメント」を更新。 ● 「3.3 レイテンシ」の説明を更新。 ● 「3.4 リソース使用量」を更新。 ● Gowin XCORR IP のポート図、タイミング図、およびスクリーンショットを更新。

目次

図一覧.....	ii
表一覧.....	iii
1 本マニュアルについて.....	1
1.1 マニュアルの内容.....	1
1.2 関連ドキュメント.....	1
1.3 用語、略語.....	2
1.4 テクニカル・サポートとフィードバック.....	2
2 概要.....	3
2.1 Gowin XCORR IP の紹介.....	3
2.2 XCORR の紹介.....	3
3 特徴及び性能.....	5
3.1 主な特徴.....	5
3.2 最大周波数.....	5
3.3 レイテンシ.....	5
3.4 リソース使用量.....	5
4 機能の説明.....	7
4.1 XCORR の構造と機能.....	7
4.2 データ幅の設定.....	8
4.3 シーケンスの長さの設定.....	8
4.4 遅延の設定.....	8
5 ポートの説明.....	9
6 タイミングの説明.....	10
7 呼び出しと構成.....	11
8 リファレンス・デザイン.....	13

図一覧

図 2-1 XCORR 構造の説明図.....	4
図 4-1 Gowin XCORR IP のインターフェース.....	7
図 6-1 XCORR 信号のタイミング.....	10
図 7-1 XCORR の呼び出し.....	11
図 7-2 XCORR の構成画面.....	12

表一覧

表 1-1 用語、略語.....	2
表 2-1 Gowin XCORR IP の概要.....	3
表 3-1 Gowin XCORR IP のリソース使用量.....	5
表 5-1 Gowin XCORR IPIO のポート一覧.....	9

1 本マニュアルについて

1.1 マニュアルの内容

本マニュアルは、ユーザーが **Gowin XCORR IP** を使いこなせるよう、その概要、機能、ポート、タイミング、呼び出しと構成、およびリファレンス・デザインなどについて説明します。本マニュアルに記載のソフトウェア **GUI** のスクリーンショットは、**Gowin** ソフトウェア **1.9.11.02** の場合のものです。ソフトウェアのアップデートにより、一部の内容が変更される場合があります。

1.2 関連ドキュメント

GOWIN セミコンダクターのホームページ www.gowinsemi.com/ja から、以下の関連ドキュメントがダウンロード、参考できます：

- [GW1N シリーズFPGA 製品データシート\(DS100\)](#)
- [GW1NR シリーズFPGA 製品データシート\(DS117\)](#)
- [GW1NS シリーズFPGA 製品データシート\(DS821\)](#)
- [GW1NSR シリーズFPGA 製品データシート\(DS861\)](#)
- [GW2A シリーズFPGA 製品データシート\(DS102\)](#)
- [GW2AR シリーズFPGA 製品データシート\(DS226\)](#)
- [GW2AN-55 FPGA 製品データシート\(DS976\)](#)
- [GW2AN-18X & 9X FPGA 製品データシート\(DS971\)](#)
- [GW2ANR シリーズFPGA 製品データシート\(DS961\)](#)
- [GW5AT シリーズFPGA 製品データシート\(DS981\)](#)
- [GW5A シリーズFPGA 製品データシート\(DS1103\)](#)
- [GW5AST シリーズFPGA 製品データシート\(DS1239\)](#)
- [GW5AS シリーズFPGA 製品データシート\(DS1105\)](#)
- [GW5AR シリーズFPGA 製品データシート\(DS1108\)](#)

- [GW5ART シリーズFPGA 製品データシート\(DS1118\)](#)
- [Gowin ソフトウェア ユーザーガイド\(SUG100\)](#)

1.3 用語、略語

本マニュアルで使用される用語、略語、及びその意味を[表 1-1](#)に示します。

表 1-1 用語、略語

用語、略語	正式名称	意味
ALU	Arithmetic Logic Unit	算術論理演算装置
BSRAM	Block Static Random Access Memory	ブロック SRAM
DSP Macros	DSP Macros	DSP マクロセル
I/O Logic	Input/Output Logic	入出力ロジック
LUT	Look-up Table	ルックアップテーブル
REG	Register	レジスタ

1.4 テクニカル・サポートとフィードバック

GOWIN セミコンダクターは、包括的な技術サポートをご提供しています。使用に関するご質問、ご意見については、直接弊社までお問い合わせください。

ホームページ : www.gowinsemi.com/ja

E-mail : support@gowinsemi.com

2 概要

2.1 Gowin XCORR IP の紹介

Gowin XCORR IP は、相互相関計算を実行するために使用されています。

表 2-1 Gowin XCORR IP の概要

Gowin XCORR IP	
ロジックリソース	表 3-1 参照。
提供されるファイル	
設計ファイル	Verilog
リファレンス・デザイン	Verilog
テストベンチ	Verilog
テストおよび設計フロー	
合成ソフトウェア	GowinSynthesis
統合開発環境	Gowin ソフトウェア

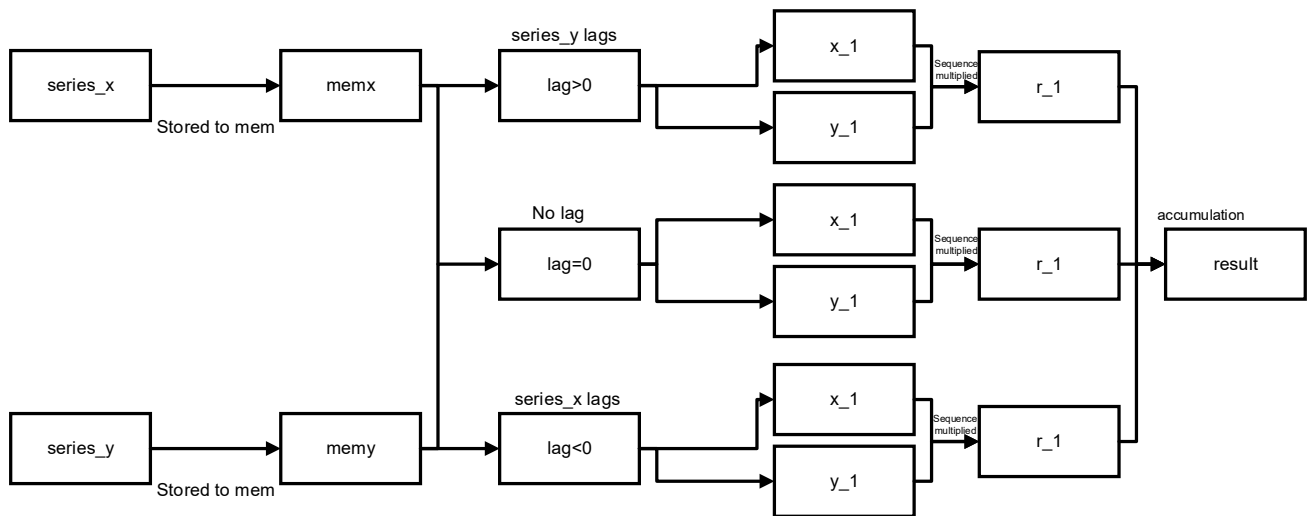
注記：

デバイスのサポート情報は、Gowin セミコンダクターの[ホームページ](#)で確認できます。

2.2 XCORR の紹介

XCORR は、2 つの入力されるランダムシーケンス間の相互相関の計算を行う IP です。Gowin XCORR IP は、フル機能の相互相関計算の IP です。その構造を図 2-1 に示します。

図 2-1 XCORR 構造の説明図



3 特徴及び性能

3.1 主な特徴

- 相互相関の計算を実行。
- 構成可能な入力シーケンスの長さ。
- 構成可能なデータ幅。
- 構成可能な遅延。

3.2 最大周波数

Gowin XCORR IP の最大周波数は、構成された入力シーケンスの長さとデータ遅延に依存します。

3.3 レイテンシ

Gowin XCORR IP の出力遅延(レイテンシ)は 1 つの delay の時間に相当します。

3.4 リソース使用量

Gowin XCORR IP は Verilog で実装されます。パフォーマンスとリソース使用量は、使用されているデバイスの密度、スピードグレードなどにより異なる場合があります。

例えば、GW5A-25 FPGA の場合、Gowin XCORR IP のリソース使用量は表 3-1 のようになります。他の GOWIN FPGA でのアプリケーション検証については、これからの最新情報を参照してください。

表 3-1 Gowin XCORR IP のリソース使用量

シリーズ	スピードグレード	デバイス名	リソース使用量	備考
GW5A-25	ES	Registers	80	Input Data Width = 17 Sequence Length = 1024 Data Delay = 3
		LUT	246	
		ALU	24	

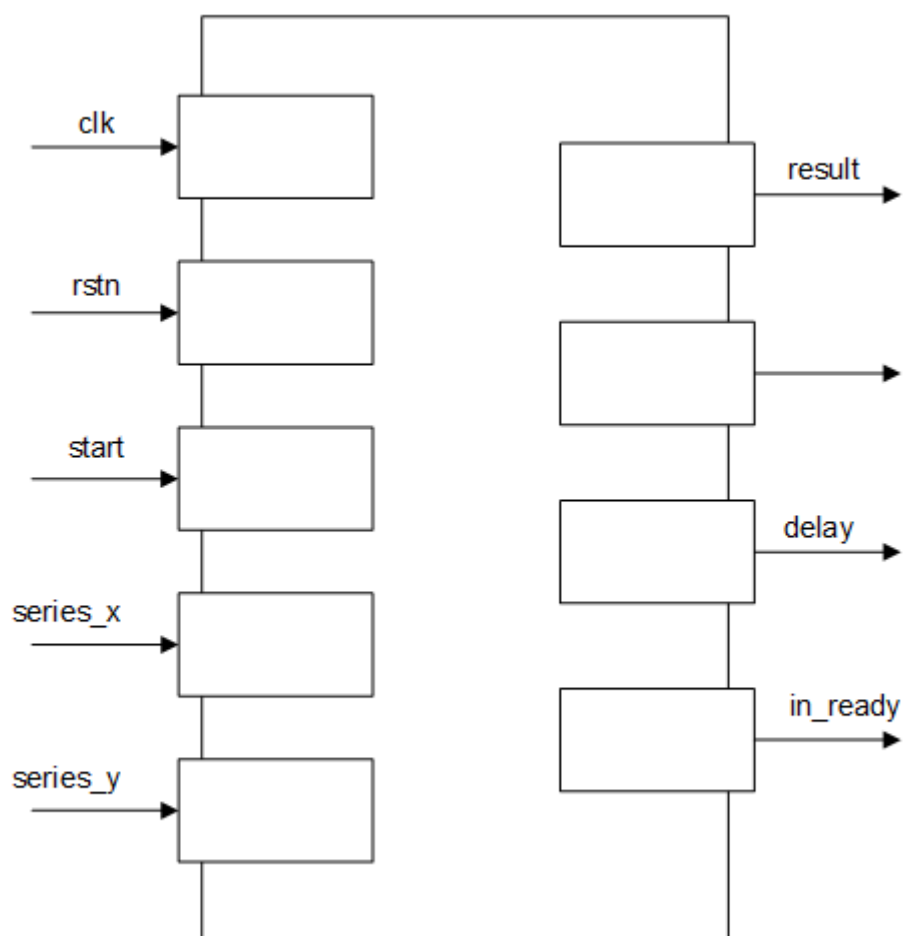
シリーズ	スピードグレード	デバイス名	リソース使用量	備考
GW5A-25	ES	BSRAM	2	Input Data Width = 17 Sequence Length = 1024 Data Delay = 3
		DSP	1	

4 機能の説明

4.1 XCORR の構造と機能

Gowin XCORR IP は、2 つのランダムシーケンス間の相互相関の計算を実装できます。なお、このモジュールを生成する際に、シーケンスの長さ、データ幅、および遅延を構成することができます。その構造を図 4-1 に示します。

図 4-1 Gowin XCORR IP のインターフェース



IP は、ユーザーが入力した **series_x**(シーケンス x)と **series_y**(シーケンス y)に対して計算して **result**(結果)を出力します。

4.2 データ幅の設定

データ幅は GUI で構成できます。Gowin XCORR IP は符号付き数をサポートしており、最上位ビットが符号ビット、最大データ幅は 18 ビット、最小データ幅は 16 ビットです。

4.3 シーケンスの長さの設定

入力シーケンスの長さは、256、512、1024、または 2048 に、GUI を介して構成できます。

4.4 遅延の設定

遅延は、1～16 に、GUI を介して構成できます。

5 ポートの説明

Gowin XCORR IP の IO ポートの詳細を表 5-1 に示します。

表 5-1 Gowin XCORR IPIO のポート一覧

信号	方向	説明
series_x	入力	ランダムシーケンス
series_y	入力	ランダムシーケンス
clk	入力	クロック信号
rstn	入力	リセット信号、アクティブ Low
start	入力	開始信号
result	出力	計算の結果
delay	出力	遅延信号(符号付き)
complete	出力	完了信号。High のとき、result は有効です
in_ready	出力	入力準備信号

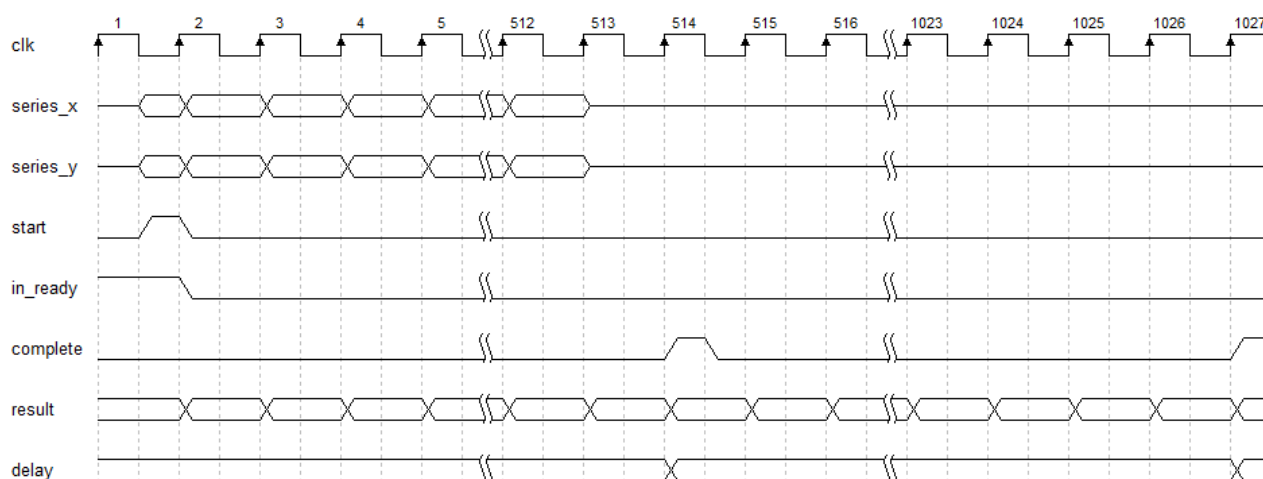
インターフェースを図 4-1 に示します。

6 タイミングの説明

このセクションでは、XCORR のタイミングについて説明します。

Gowin XCORR IP のタイミングを図 6-1 に示します。開始信号の立ち下がりエッジの後にシーケンス **series_x** および **series_y** を入力し、**complete** 信号が到着する時に結果を出力します。

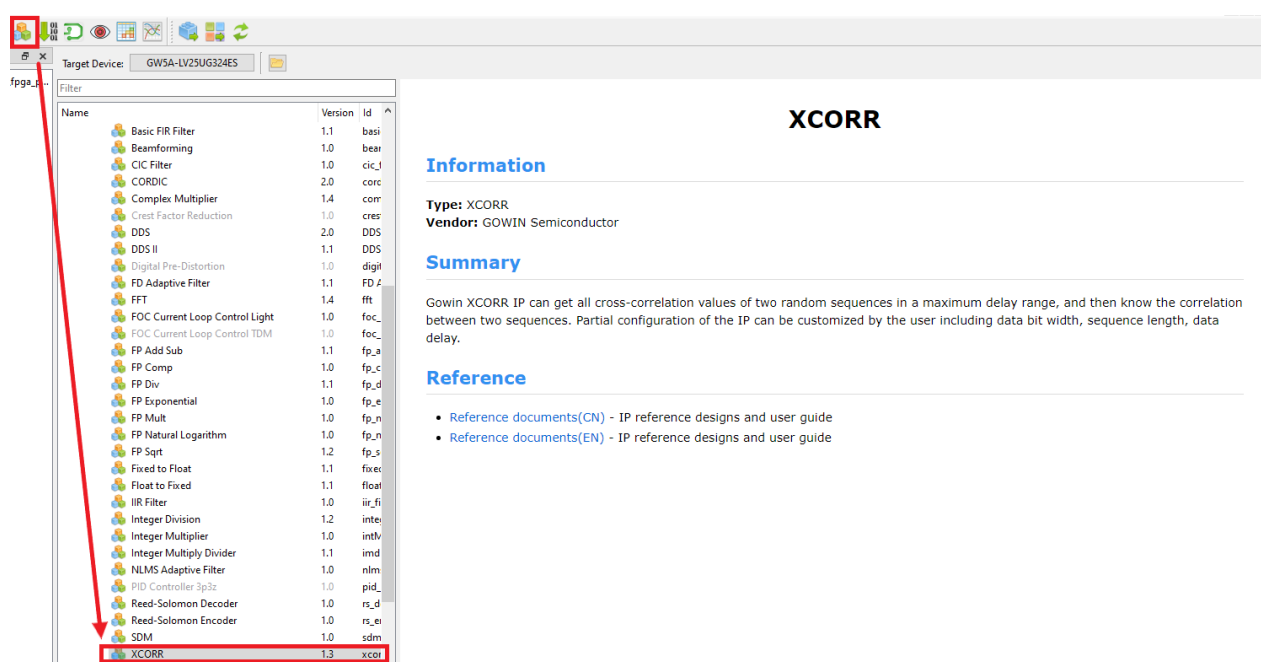
図 6-1 XCORR 信号のタイミング



7 呼び出しと構成

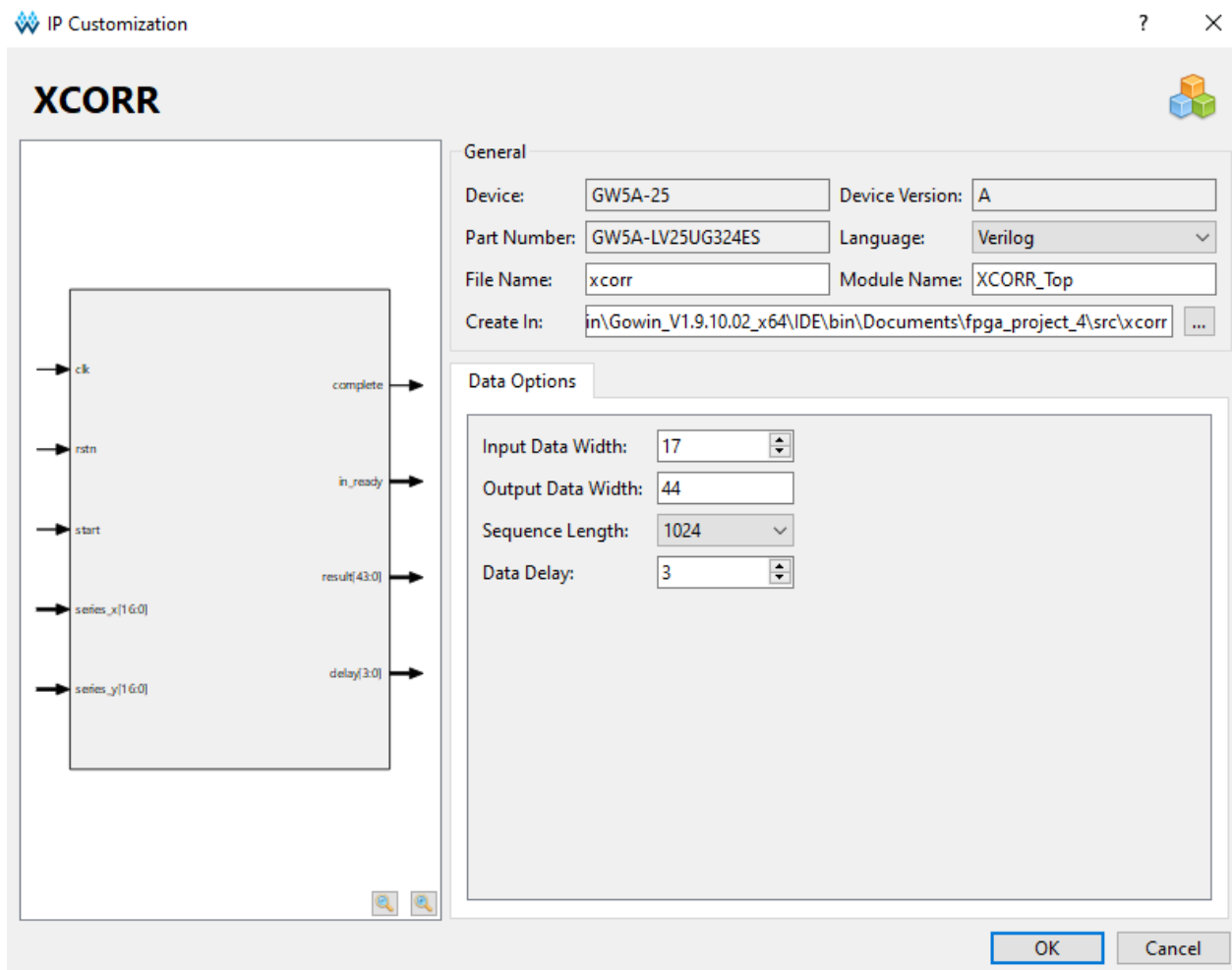
1. Gowin ソフトウェア GUI のメニューバー > Tools > IP Core Generator を通じて IP を呼び出し・構成することができます。プロジェクトが作成された後、「IP Core Generator > Soft IP Core > DSP and Mathematics > XCORR」をクリックして、XCORR IP を開きます(図 7-1)。

図 7-1 XCORR の呼び出し



2. Gowin XCORR IP の構成画面は図 7-2 に示すとおりです。構成画面で必要に応じてパラメータを構成して XCORR IP を生成できます。

図 7-2 XCORR の構成画面



各パラメータの説明は次のとおりです。

- Input Data Width : 入力データの幅(16~18)。
- Output Data Width : 出力データの幅(構成不可)。
- Sequence Length : 入力シーケンスの長さ(256/512/1024/2048)。
- Data Delay : データ遅延(1-16)。

8 リファレンス・デザイン

[ref_design](#) から、そのリファレンス・デザインがダウンロード、参考できます。

