



Gowin FFT IP ユーザーガイド

IPUG503-1.4J, 2022-05-13

著作権について（2022）

著作権に関する全ての権利は、**Guangdong Gowin Semiconductor Corporation** に留保されています。

GOWIN高云、、Gowin、及びGOWINSEMIは、当社により、中国、米国特許商標庁、及びその他の国において登録されています。商標又はサービスマークとして特定されたその他全ての文字やロゴは、それぞれの権利者に帰属しています。何れの団体及び個人も、当社の書面による許可を得ず、本文書の内容の一部もしくは全部を、いかなる視聴覚的、電子的、機械的、複写、録音等の手段によりもしくは形式により、伝搬又は複製をしてはなりません。

免責事項

当社は、GOWINSEMI Terms and Conditions of Sale（GOWINSEMI取引条件）に規定されている内容を除き、（明示的か又は黙示的に拘わらず）いかなる保証もせず、また、知的財産権や材料の使用によりあなたのハードウェア、ソフトウェア、データ、又は財産が被った損害についても責任を負いません。本文書における全ての情報は、予備的情報として取り扱われなければなりません。当社は、事前の通知なく、いつでも本文書の内容を変更することができます。本文書を参照する何れの団体及び個人も、最新の文書やエラッタ（不具合情報）については、当社に問い合わせる必要があります。

バージョン履歴

日付	バージョン	説明
2018/07/26	1.0J	初版。
2019/03/28	1.1J	サポートされるデバイスを更新。
2019/12/16	1.2J	● IP の説明図を更新。 ● IP の最大ポイント数を更新。 ● リソースの説明を追加。
2021/07/02	1.3J	● 動的構成の説明を追加。 ● セクション 5.3.3 の説明を更新。
2022/05/13	1.4J	IP の構成 GUI および一部の説明を更新。

目次

目次.....	i
図一覧.....	iii
表一覧.....	iv
1 本マニュアルについて	1
1.1 マニュアル内容	1
1.2 関連ドキュメント.....	1
1.3 用語、略語.....	1
1.4 テクニカル・サポートとフィードバック.....	2
2 機能の紹介	3
2.1 特徴.....	3
2.2 リソース	3
3 動作原理.....	4
3.1 IP の構造	4
3.2 静的構成	5
3.2.1 ポイント数の設定.....	5
3.2.2 FFT モード	5
3.2.3 出力シーケンス	5
3.2.4 データリダクション方法.....	5
3.2.5 データ幅	6
3.2.6 仮数処理方法.....	6
3.2.7 乗算器のタイプ	6
3.2.8 データおよび回転因子のメモリタイプ	6
3.3 動的構成	6
3.3.1 変換方向の動的構成	6
3.3.2 ポイント数の動的構成.....	7

3.3.3 データリダクション率の動的構成	7
3.4 ハンドシェイクプロトコル	7
3.4.1 動的パラメータの構成.....	7
3.4.2 データ入力の開始.....	7
3.4.3 FFT データの計算	7
3.4.4 出力データのアンロード	8
4 信号の定義	9
5 GUI パラメータ	11
6 タイミング	12
6.1 データプロトコル.....	12
6.2 ハンドシェイクプロトコル	12
7 適用例.....	14
7.1 プロジェクトを開く	14
7.2 Gowin FFT IP のコール.....	15
7.3 Gowin FFT IP のインスタンス化	16
7.4 bitstream ファイルの生成	17

図一覧

図 3-1 Gowin FFT IP の全体構造	5
図 6-1 ポイントデータプロトコルのタイミング図.....	12
図 6-2 ハンドシェイクプロトコルのタイミング図.....	13
図 7-1 プロジェクトを開く	14
図 7-2 IP Core Generator インターフェース	15
図 7-3 Gowin FFT IP インターフェース	16
図 7-4 Gowin FFT IP のインスタンス化	17

表一覧

表 1-1 用語、略語	2
表 2-1 デフォルト構成の Gowin FFT IP の場合のリソース使用率.....	3
表 4-1 FFT IP の信号の定義.....	9
表 5-1 Gowin FFT パラメータ	11

1 本マニュアルについて

1.1 マニュアル内容

このマニュアルは、ユーザーが Gowin FFT IP を使いこなせるよう、その機能、信号の定義、パラメータ、動作原理、GUI での呼び出しについて説明しています。

1.2 関連ドキュメント

GOWIN セミコンダクターの公式 Web サイト www.gowinsemi.com/ja から、以下の関連ドキュメントがダウンロード、参考できます：

- GW1N シリーズ FPGA 製品データシート([DS100](#))
- GW1NS シリーズ FPGA 製品データシート([DS821](#))
- GW1NR シリーズ FPGA 製品データシート([DS117](#))
- GW1NSR シリーズ FPGA 製品データシート([DS861](#))
- GW1NZ シリーズ FPGA 製品データシート([DS841](#))
- GW1NS シリーズ FPGA 製品データシート([DS821](#))
- GW1NSE シリーズ安全 FPGA 製品データシート([DS871](#))
- GW1NSER シリーズ安全 FPGA 製品データシート([DS881](#))
- GW1NRF シリーズ Bluetooth FPGA 製品データシート([DS891](#))
- GW2A シリーズ FPGA 製品データシート ([DS102](#))
- GW2AR シリーズ FPGA 製品データシート([DS226](#))
- Gowin ソフトウェア ユーザーガイド ([SUG100](#))

1.3 用語、略語

本マニュアルで使用される用語、略語、及びその意味を表 1-1 に示します。

表 1-1 用語、略語

用語、略語	正式名称	意味
FPGA	Field Programmable Gate Array	フィールド・プログラマブル・ゲート・アレイ
FFT	Fast Fourier Transformation	高速フーリエ変換
BSRAM	Block Static Random Access Memory	ブロックSRAM
REG	Register	レジスタ
DSP	Digital Signal Processing	デジタル信号処理

1.4 テクニカル・サポートとフィードバック

GOWIN セミコンダクターは、包括的な技術サポートをご提供しています。使用に関するご質問、ご意見については、直接弊社までお問い合わせください。

Web サイト : www.gowinsemi.com/ja

E-mail : support@gowinsemi.com

2機能の紹介

Gowin FFT IP は、低リソースの実装アーキテクチャを提供します。パラメータ構成が柔軟な Gowin FFT IP は、ユーザーのニーズを満たすために、正および逆変換、8～16384 ポイント、オプションの DSP アクセラレーション、シーケンシャル/リバーズ出力、スケーリングなどをサポートできます。

2.1 特徴

- 8～36 ビットのデータ幅をサポート。
- 8～36 ビットの回転係数のビット幅をサポート。
- 8～16384 ポイントをサポート。
- 正および逆 FFT。
- ベースあたりの指定ビット数の右シフト（RS111）、ポートを介した動的構成、シフトなしを含む、オプションのベース 2 次デジタルリダクションスキーム。
- シーケンシャル/リバーズ出力をサポート。

2.2 リソース

Verilog 言語による Gowin FFT IP の実装では、リソースの使用率はモードにより大きく異なります。デフォルトの構成（1024 ポイント）を例にとると、リソースの使用率は表 2-1 のとおりです。

注記：

BSRAM リソースは構成により異なります。

表 2-1 デフォルト構成の Gowin FFT IP の場合のリソース使用率

シリーズ	スピード グレード	IP	Logics	REGS	BSRAMs	DSP
GW2A-55	C8/I7	FFT	656	210	DP : 4	MULTADDALU18X18 : 2
					rROM : 2	

3 動作原理

3.1 IP の構造

Gowin FFT IP の基本構造を図 5-1 に示します。FFT は、直接フーリエ変換（DFT）の高速アルゴリズムです。DFT の式は次のとおりです。

$$X(k) = \sum_{n=0}^{N-1} x(n)W_N^{nk}$$

この W_N は次の式で決定されます。

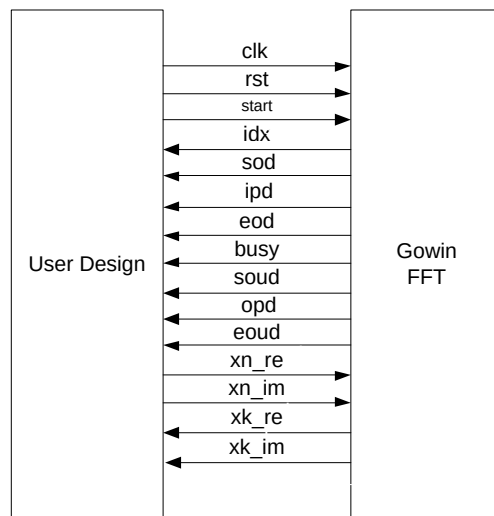
$$W_N = e^{-j\frac{2\pi}{N}}$$

逆フーリエ変換の式は次のとおりです。

$$x(n) = \frac{1}{N} \sum_{k=0}^{N-1} X(k)W_N^{-nk}$$

W_N の周期性が強いため、DFT の高速計算形式の FFT は、特定の数学的変換、つまりベース 2 やベース 4 などの高速フーリエアルゴリズムによって取得できます。

図 3-1 Gowin FFT IP の全体構造



3.2 静的構成

3.2.1 ポイント数の設定

FFT ポイント数は、GUI を介して固定ポイントとして構成してもよいし、実行時にポートを介して入力するように構成してもよいです。実際のアプリケーションでは、FFT ポイント数を決定できる場合、できるだけ FFT ポイント数のモードを固定ポイントとして構成します。これは、動的ポート入力は追加のロジックリソースを消費するためです。動的モードでは、FFT IP は最大ポイント数と同じ数のリソースを占有します。したがって、最大のポイント数を設定する時は、事前に正確に計算する必要があります。現在、固定ポイント数構成モードのみがサポートされています。

3.2.2 FFT モード

FFT IP は、正変換、逆変換、および実行時のポート信号によって決定される変換をサポートします。動的モードはより多くの論理リソースを占有し、タイミングパフォーマンスが低下する可能性があります。

3.2.3 出力シーケンス

出力シーケンスの順序は、自然な順次出力または逆出力として選択できます。

3.2.4 データリダクション方法

FFT IP は、各ベース 2 後の 1bit 右シフト、動的ポート決定、シフトなしをサポートします。低リソース構造は、データブロック浮動小数点モ

ードもサポートします。

3.2.5 データ幅

FFT コンバータの内部操作は 8～36 ビットのビット幅をサポートし、8～36 ビットの回転因子の幅をサポートします。データが縮小されない場合、0～6 ビットの小数のビット幅を選択できます。コンバータは、2つの合計が 8～36 ビットの範囲内にある限り、入力ビット幅と小数のビット幅を任意に設定できます。出力ビット幅はシステムによって自動的に決定されます。通常、出力ビット幅は、入力ビット幅と小数のビット幅の合計以上です。

3.2.6 仮数処理方法

FFT IP は、切り捨て法と丸め法の 2 つの仮数処理方法をサポートしています。そのうち、切り捨て法はより多くのチップリソースを節約し、丸め法はより正確な結果を得られます。

3.2.7 乗算器のタイプ

FFT IP は、ロジックデバイスで構成される乗算器回路も DSP 加速回路構造もサポートし、また、合成時にシンセサイザーを動的に決定するようにもできます。デバイスのタイプを動的に決定すると、合成時間が非常に長くなり、合成結果が望ましくない場合があります。

3.2.8 データおよび回転因子のメモリタイプ

FFT アルゴリズムは大量のデータをオンラインで処理するため、必然的に大量のメモリが必要になります。IP デザインは、BLOCK RAM、分散メモリ、および Logic、REG、LUT で構成されるメモリをサポートしており、また、合成時にシンセサイザーを動的に決定するようにもできます。デバイスのタイプを動的に決定すると、合成時間が非常に長くなり、合成結果が望ましくない場合があります。

3.3 動的構成

生成された FFT IP には、動的構成を有効にした場合にのみ動的構成機能があります。すべての動的構成アイテムのランタイムパラメータは、FFT 変換が開始される前に、指定された信号に従って適切な時間に設定しなければなりません。動的構成は、ポート信号を介して行われます。

3.3.1 変換方向の動的構成

この機能は、FFT MODE の Dynamic Through Port を有効にした場合に機能します。FFT MODE が設定可能な場合、iset は High になり、ifft のデータは次のクロックエッジで取得されます。Low レベルは正変換、High

レベルは、逆変換を示します。

3.3.2 ポイント数の動的構成

この機能は、**Variable Points** を有効にした場合に機能します。**FFT** ポイント数が設定可能な場合、**pset** は **High** になり、**point** のデータは次のクロックエッジで取得されます。**points** は値が **Log2N** の符号なし整数であり、かつ **N** は **Minimum Points** と **Maximum Points** 間の 2 の整数乗でなければなりません。この構成アイテムは現在サポートされていません。

3.3.3 データリダクション率の動的構成

この機能は、データリダクション率オプションが **Dynamic Through Port** として選択されている場合に機能します。データリダクション率が設定可能な場合、**sfset** は **High** になり、**scal** の設定値は次のクロックサイクルでサンプリングされます。**scal** は符号なしの数値です。**sfact** ポートの機能はサポートされていません。

3.4 ハンドシェイクプロトコル

プロトコルには 4 つのステップがあります。最初のステップは動的パラメータ（存在する場合）の構成、2 番目はデータの入力、3 番目はデータの計算、4 番目はデータの読み出しです。

3.4.1 動的パラメータの構成

動的構成のセクションの説明を参照しながら、タイミング要件に応じて動的パラメータを構成してください。動的パラメーター構成は、タイムドメイン上で他のステップと重複する可能性があることに注意してください。

3.4.2 データ入力の開始

すべての準備が整ったら、**start** をハイにして **FFT** 変換を開始できます。数サイクル後、**sod** は 1 サイクル間ハイになり、**ipd** はハイになり、かつデータ入力フェーズ全体でハイのままになり、データが入力されていることを示します。さらに、**idx** は現在のクロックサンプルのシーケンスラベルを出力します。データ入力終了すると、**eod** は 1 サイクル間ハイになり、**ipd** はローになります。この時点で、1 つのデータ入力が完了します。

3.4.3 FFT データの計算

データ入力の数サイクル後に **FFT** 計算プロセスが自動的に開始され、**busy** がハイになり、コアが **FFT** データを計算していることを示します。計算が完了した後に **busy** がローになります。

3.4.4 出力データのアンロード

FFT 計算の数サイクル後に、自動的にデータのアンロードステージに入ります。**soud** は、最初のデータアンロードサイクル中に 1 サイクル間ハイになります。**opd** もハイになり、データアンロードのプロセス全体にわたってハイのままです。データアンロードの最後のサイクルでは、**eoud** は 1 サイクル間ハイになり、**opd** も次のサイクルでローになります。

4 信号の定義

Gowin FFT IP の信号の定義は、表 4-1 に示す通りです。

表 4-1 FFT IP の信号の定義

番号	信号名	方向	ビット幅	説明
1	xn_re	入力	8-36	変換されるシーケンスの実数部
2	xn_im	入力	8-36	変換されるシーケンスの虚数部
3	xk_re	出力	8-36	変換されたシーケンスの実数部
4	xk_im	出力	8-36	変換されたシーケンスの虚数部
5	clk	入力	1	クロック入力
6	rst	入力	1	システムリセット
7	idx	出力	3-16	データをロードする時に次のトリガエッジでロードされるデータシーケンスの位置を示し、データをアンロードする時に現在の出力データシーケンスの位置を示します。
8	start	入力	1	同期開始信号、アクティブHigh。少なくとも1クロックサイクル。コアがアイドル状態の場合にのみサンプリングされ、変換を開始します。
9	sod	出力	1	タイムドメインシーケンス開始信号、アクティブHigh。次のトリガエッジでサンプルデータを入力することを示します。
10	ipd	出力	1	データが入力されており、アクティブHigh。入力データがサンプリングされていることを示しています。
11	eod	出力	1	タイムドメインシーケンス終了信号、アクティブHigh。データ入力が完了したことを示します。
12	busy	出力	1	FFTコアの変換の指示、アクティブ

番号	信号名	方向	ビット幅	説明
				High 。FFTコアが変換計算していることを示します。
13	soud	出力	1	周波数ドメインシーケンス開始信号、アクティブ High 。最初のデータがアンロードされていることを示します。
14	opd	出力	1	データが出力されており、アクティブ High 。出力されているデータが有効であることを示します。
15	eoud	出力	1	周波数ドメインシーケンス終了信号、アクティブ High 。データのアンロードの完了を示します。
FFT ModeとしてDynamic Through Portを選択します				
16	ifft	入力	1	ifft=1の場合、IPはIFFT機能を実現します。 ifft=0の場合、IPはFFT機能を実現します。
Scaling ModeとしてDynamic Through Portを選択します				
17	sfset	入力	1	データリダクション率設定イネーブル、アクティブ High 。
18	sfact	入力	4	現在のところサポートされていません。値は任意です。
19	scal	入力	2	リダクション率の値。符号なしの数値です。

5 GUI パラメータ

表 5-1 に示すように、Gowin FFT は、実際のニーズに応じて構成する関連パラメータをユーザーに提供しています。

表 5-1 Gowin FFT パラメータ

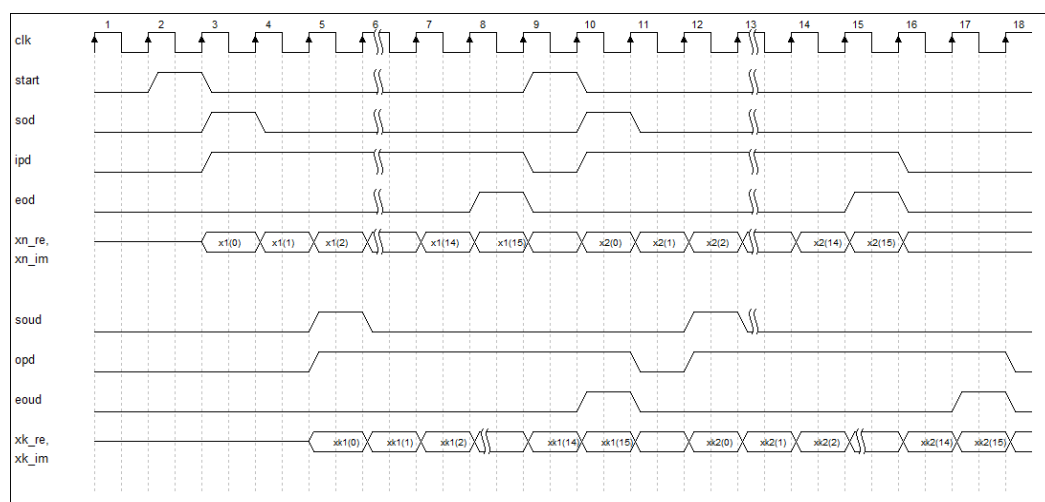
番号	パラメータ名	説明	オプション
1	Number of Points	サポートされているポイント数	8,16,32,64,128,256,512,1024,2048,4096,8192,16384。
2	Architecture	FFTアーキテクチャ	現在、Low Resourceのみをサポート
3	FFT Mode	FFTモード	Forward, Inverse, Dynamic Through Port。
4	Output Order	出力シーケンス	Natural, Bit-Reverse。
5	Scaling Mode	スケーリングモード	RS111, Dynamic Through Port, None。
6	Input Data Width	入力データ幅	8-36
7	Twiddle Factor Width	回転因子幅	8-36
8	Output Data Width	出力データ幅	8-36
9	Precision Reduction Method	仮数処理モード	Truncation, Rounding。
10	Multiplier Type	乗算器のタイプ	DSP Block Based, LUT Based, Automatic。
11	Data Memory Type	データメモリのタイプ	EBR Memory, Distributed, REG&LUT, Automatic。
12	Twiddle Memory Type	回転因子メモリのタイプ	EBR Memory, Distributed, Logic, Automatic。

6 タイミング

6.1 データプロトコル

連続データモード（16 ポイント）のタイミング図を図 6-1 に示します。

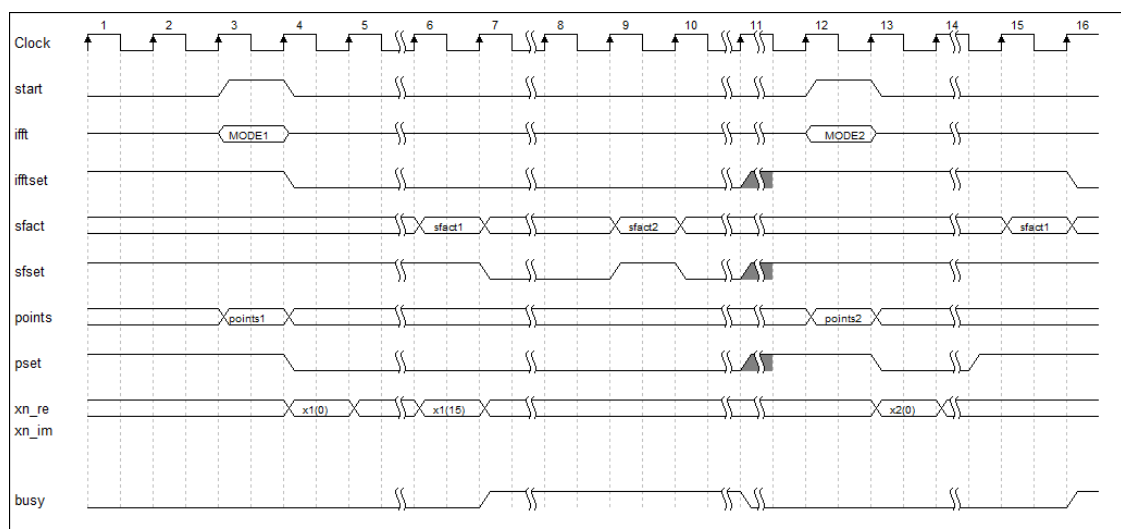
図 6-1 ポイントデータプロトコルのタイミング図



6.2 ハンドシェイクプロトコル

低リソース制御信号のハンドシェイクプロトコルのタイミングを図 6-2 に示します。

図 6-2 ハンドシェイクプロトコルのタイミング図



7 適用例

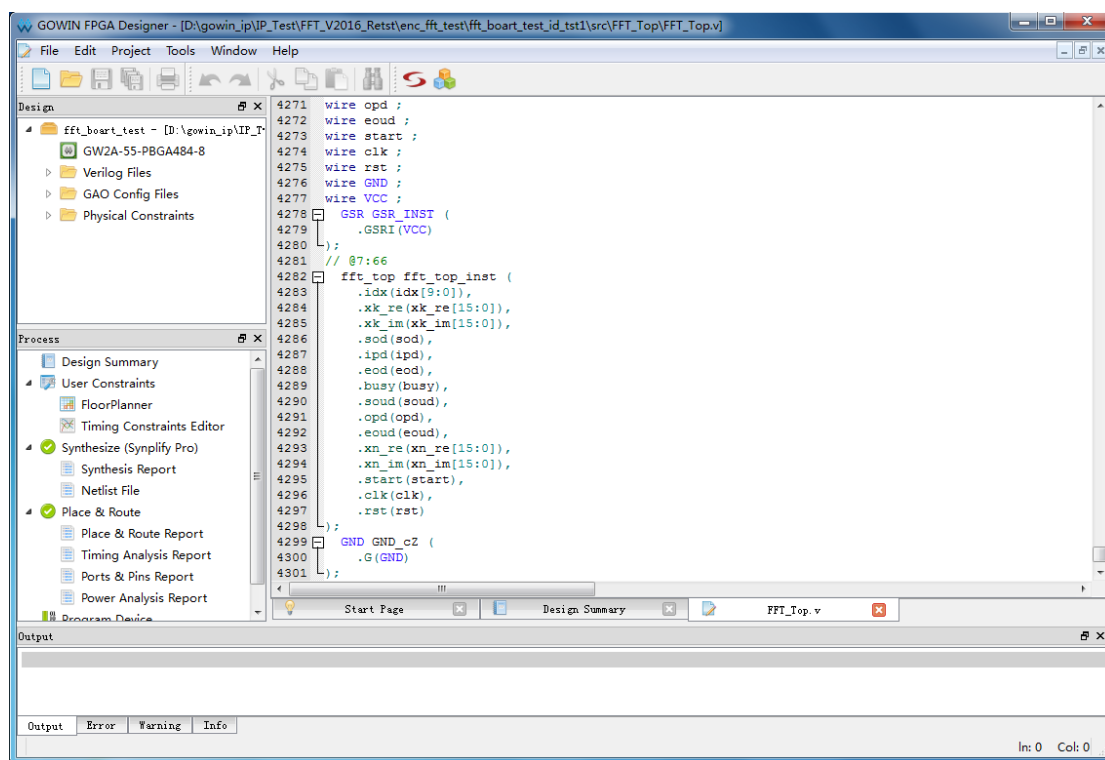
7.1 プロジェクトを開く

Gowin ソフトウェアを起動した後、“File> Open …” をクリックして、“Open File” ダイアログボックスを開きます。必要なプロジェクトファイル (*.gprj) を選択して、プロジェクトを開きます(図 7-1)。

注記：

プロジェクトを開くには 3 つの方法があります。他のプロジェクトを開く方法については、『Gowin ソフトウェア ユーザーガイド (SUG100)』を参照してください。 _

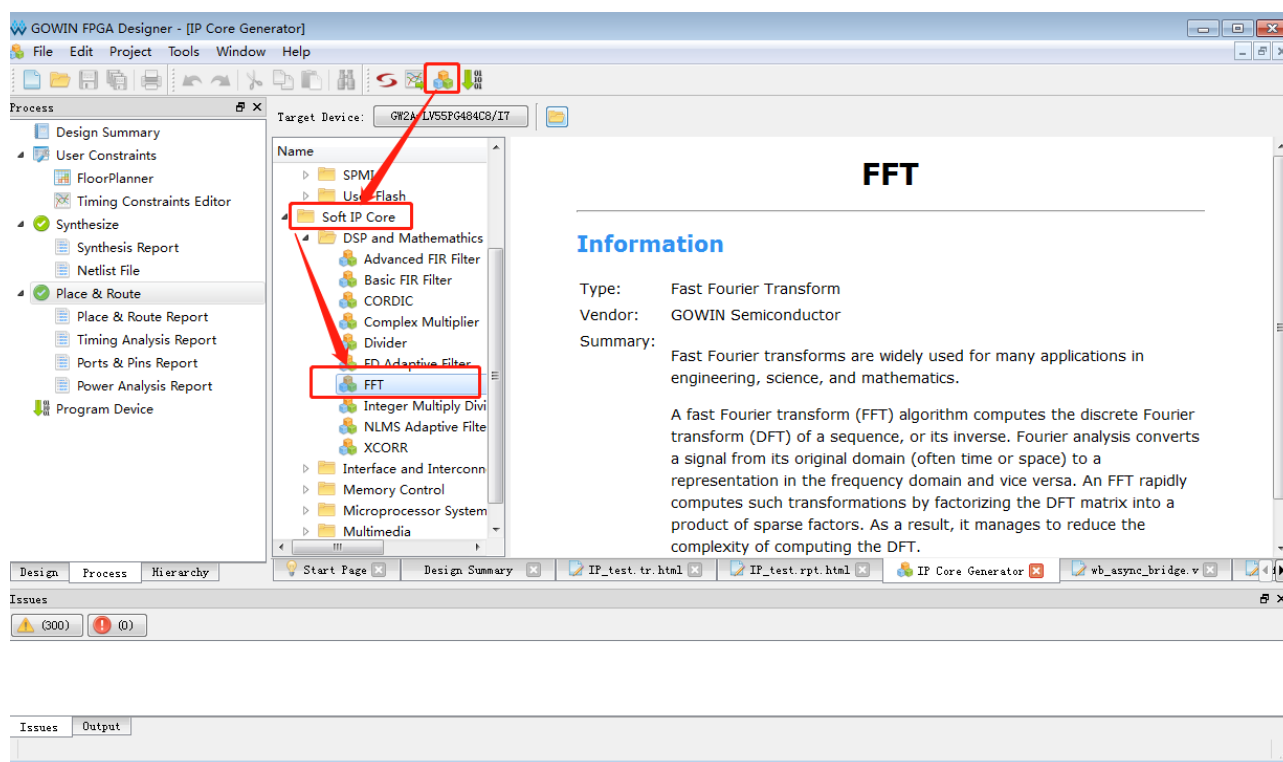
図 7-1 プロジェクトを開く



7.2 Gowin FFT IP のコール

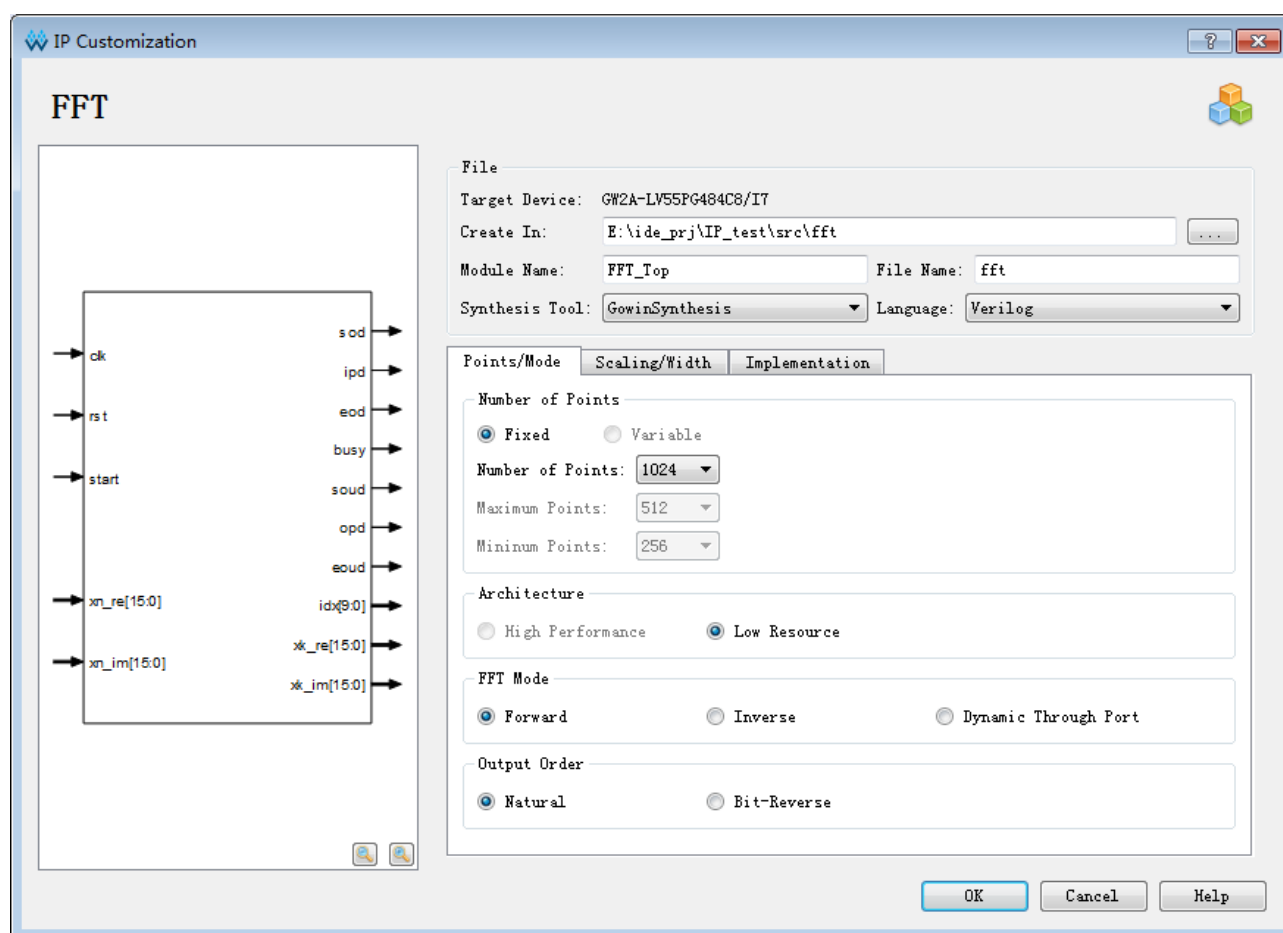
Gowin ソフトウェアのメニューから、“Tool > IP Core Generator>Soft IP Core>DSP and Mathematics” をクリックするか、図 7-2 に示すようにクリックして FFT インターフェースが表示されます。

図 7-2 IP Core Generator インターフェース



GW2A-55-PBGA484 など、必要なデバイスを選択します。インターフェース左側の“Name”ウィンドウで“FFT”をダブルクリックすると、図 7-3 に示すインターフェースが表示されます。デフォルトオプションで、“OK”をクリックすると、FFT_Top Module を生成します。

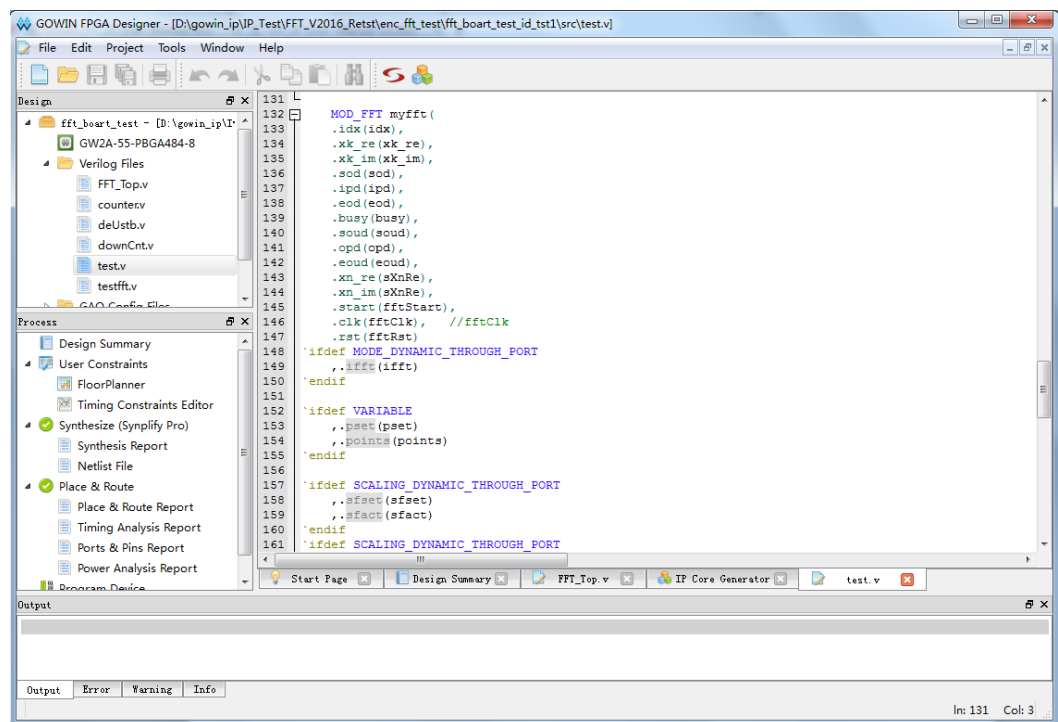
図 7-3 Gowin FFT IP インターフェース



7.3 Gowin FFT IP のインスタンス化

プロジェクトにおいて FFT_Top をインスタンス化します (図 7-4)。

図 7-4 Gowin FFT IP のインスタンス化



7.4 bitstream ファイルの生成

必要な制約の後、合成、配置配線を通じて、**bitstream** ファイルを生成します。**Gowin** ダウンロードケーブルを介して **bitstream** ファイルを開発ボードまたはテストボードにダウンロードすると、テストインターフェースによって **FFT** の変換結果が観測できます。

