



Gowin FD Adaptive Filter

ユーザーガイド

IPUG540-1.0J,2019-02-22

著作権について（2019）

著作権に関する全ての権利は、**Guangdong Gowin Semiconductor Corporation** に留保されています。

何れの団体及び個人も、当社の書面による許可を得ず、本文書の内容の一部もしくは全部を、いかなる視聴覚的、電子的、機械的、複写、録音等の手段によりもしくは形式により、伝搬又は複製をしてはなりません。

免責事項

「GOWINSEMI®」、「LittleBee®」、「Arora®」、及びGOWINSEMIのロゴは、当社により、中国、米国特許商標庁、及びその他の国において登録されています。商標又はサービスマークとして特定されたその他全ての文字やロゴは、www.gowinsemi.com.cnにおいて記載されているそれぞれの権利者に帰属しています。当社は、**GOWINSEMI Terms and Conditions of Sale**（GOWINSEMI取引条件）に規定されている内容を除き、（明示的か又は黙示的に拘わらず）いかなる保証もせず、また、知的財産権や材料の使用によりあなたのハードウェア、ソフトウェア、データ、又は財産が被った損害についても責任を負いません。本文書における全ての情報は、予備的情報として取り扱われなければなりません。当社は、事前の通知なく、いつでも本文書の内容を変更することができます。本文書を参照する何れの団体及び個人も、最新の文書やエラッタ（不具合情報）については、当社に問い合わせる必要があります。

バージョン履歴

日付	バージョン	説明
2019/02/22	1.0J	初版。

目次

目次.....	i
図一覧.....	iii
表一覧.....	iv
1 本マニュアルについて	1
1.1 マニュアル内容	1
1.2 サポートされるデバイス	1
1.3 関連ドキュメント	1
1.4 用語、略語.....	2
1.5 テクニカル・サポートとフィードバック	2
2 概要.....	3
2.1 Gowin FD Adaptive Filter IP の紹介	3
2.2 Gowin FD Adaptive Filter IP の紹介	4
3 特徴及びパフォーマンス	5
3.1 主な特徴	5
3.2 最大周波数.....	5
3.3 レイテンシ.....	5
3.4 リソース使用率	5
4 機能の説明	7
4.1 FD Adaptive Filter の機能	7
5 ポートの説明.....	8
5.1 Gowin FD Adaptive Filter IP のポート.....	8
6 タイミングの説明.....	10
6.1 状態のタイミング	10
6.2 データ入力のタイミング	10

6.3 データ出力のタイミング	11
7 構成および呼び出し	12
7.1 FD Adaptive Filter の構成	12
7.1.1 FD Adaptive Filter の構成インターフェース	12
7.1.2 FD Adaptive Filter Options の構成.....	14

図一覧

図 2-1 アルゴリズムの原理図	4
図 5-1 Gowin FD Adaptive Filter IP のポート	8
図 6-1 FD Adaptive Filter 状態のタイミング	10
図 6-2 Gowin FD Adaptive Filter IP のデータ入力のタイミング	11
図 6-3 Gowin FD Adaptive Filter IP のデータ出力のタイミング	11
図 7-1 ツールバーアイコンから IP 構成インターフェースを開く	12
図 7-2 FD Adaptive Filter の構成インターフェース	13

表一覧

表 1-1 用語、略語	2
表 2-1 Gowin FD Adaptive Filter IP	3
表 3-1 FD Adaptive Filter リソースの使用率.....	6
表 5-1 Gowin FD Adaptive Filter IP の IO ポート一覧	9
表 7-1 FD Adaptive Filter Options の構成	14

1 本マニュアルについて

1.1 マニュアル内容

Gowin FD Adaptive Filter ユーザーガイドには、主に特徴、ポートの説明、タイミングの説明、構成と呼び出しなどが含まれています。ユーザーが Gowin FD Adaptive Filter IP の特徴及び使用方法を迅速に理解できるように作成されています。

1.2 サポートされるデバイス

本ユーザーガイドに記載される情報は、以下の製品に適用されます。

1. GW1N-6、GW1N-9
2. GW1NR-9
3. GW2A シリーズ
4. GW2AR シリーズ

1.3 関連ドキュメント

GOWIN セミコンダクターウェブサイト www.gowinsemi.com/ja から、以下の関連ドキュメントがダウンロード、参考できます：

1. GW1N シリーズ FPGA 製品データシート (DS100)
2. GW1NR シリーズ FPGA 製品データシート (DS117)
3. GW2A シリーズ FPGA 製品データシート (DS102)
4. GW2AR シリーズ FPGA 製品データシート (DS226)
5. Gowin YunYuan ソフトウェア ユーザーガイド (SUG100)

1.4 用語、略語

本マニュアルに使用されている関連用語、略語及び関連解釈を表 1-1 に示します。

表 1-1 用語、略語

用語、略語	正式名称	意味
LMS	Least Mean Square	最小 2 乗平均
FIR	Finite Impulse Response	有限インパルス応答
RAM	Random Access Memory	ランダムアクセスメモリ
FD Adaptive Filter	Frequency Domain Adaptive Filter	周波数領域適応フィルター
FFT	Fast Fourier Transform	高速フーリエ変換
DSP	Digital Signal Processing	デジタル信号処理
ALU	Arithmetic Logic Unit	演算ロジックユニット
LUT	Look-up Table	ルックアップテーブル
REG	Register	レジスタ
BSRAM	Block Static Random Access Memory	ブロック SRAM
SSRAM	Shadow Static Random Access Memory	分散式 SRAM
GSR	Global Set/Reset	グローバルセット/リセット

1.5 テクニカル・サポートとフィードバック

GOWIN セミコンダクターは、包括的な技術サポートをご提供しています。使用に関するご質問、ご意見については、直接弊社までお問い合わせください。

Web サイト : www.gowinsemi.com

E-mail : support@gowinsemi.com

2概要

2.1 Gowin FD Adaptive Filter IP の紹介

Gowin FD Adaptive Filter IP は、高速ブロック最小 2 乗平均 (FBLMS) アルゴリズムを使用して、周波数領域に FIR フィルターを実装します。Gowin FD Adaptive Filter IP の概要を表 2-1 に示します。

表 2-1 Gowin FD Adaptive Filter IP

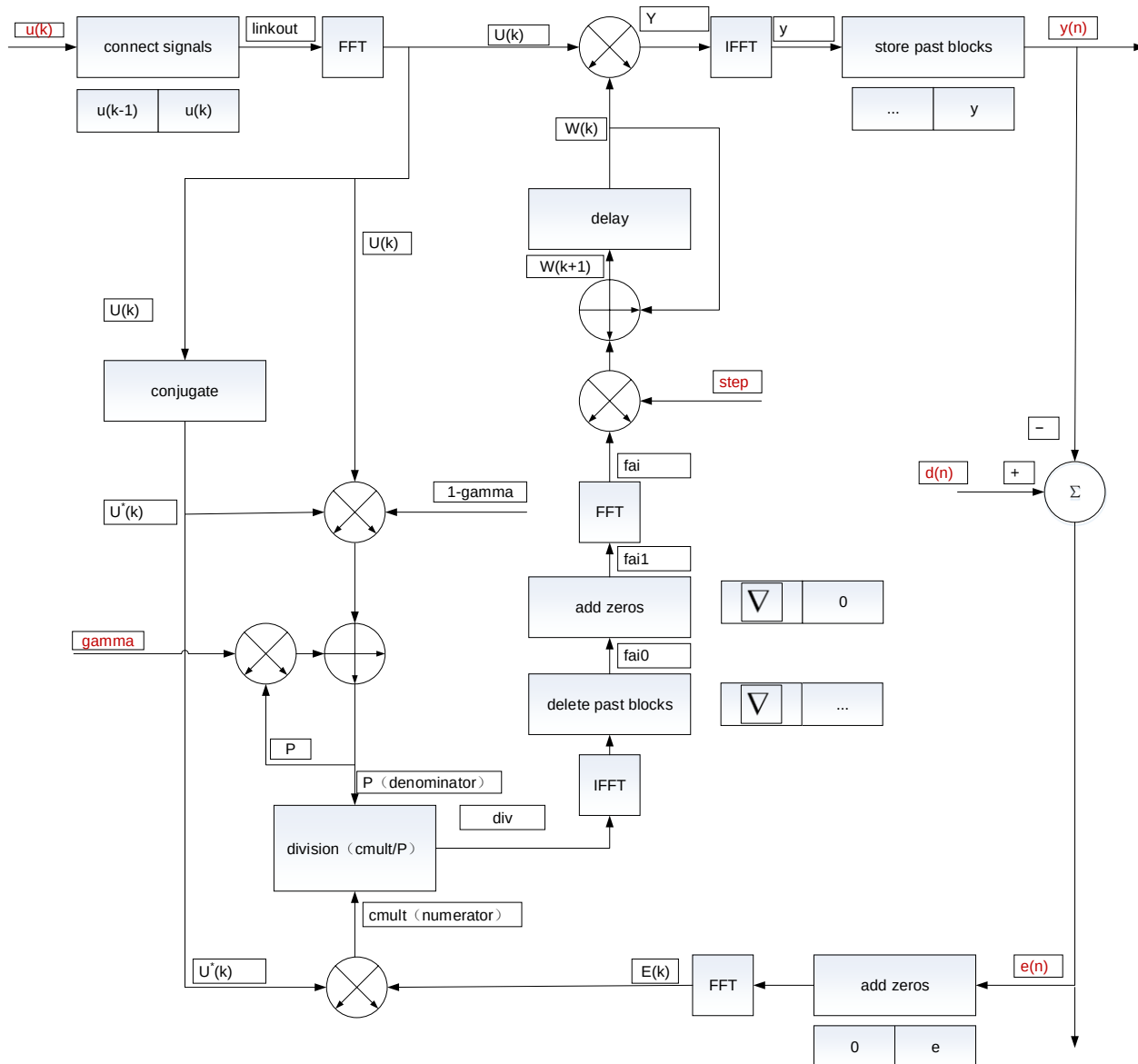
Gowin FD Adaptive Filter	
IP コアアプリケーション	
サポートされるデバイス	GW1N-6、GW1N-9 GW1NR-9 GW2A シリーズ GW2AR シリーズ
ロジックリソース	表 3-1 参照
提供されるファイル	
設計ファイル	Verilog (暗号化)
リファレンスデザイン	Verilog
テストベンチ	Verilog
テストおよび設計フロー	
合成ソフトウェア	Synplify_Pro
アプリケーションソフトウェア	GowinYunYuan

2.2 Gowin FD Adaptive Filter IP の紹介

Gowin FD Adaptive Filter IP は、高速ブロック最小 2 乗平均 (FBLMS) アルゴリズムを使用して、周波数領域に FIR フィルターを実装します。入力プロセスの統計特性が不明または変化する場合、最適な基準関数の要件を満たすようにパラメータを自動的に調整することができます。FFT 変換により線形畳み込みと線形相関を迅速に達成し、時間領域信号の演算を周波数領域信号の演算に変換し、畳み込み演算を乗算に変換します。

その原理図を図 2-1 に示します。 $u(k)$ と $d(n)$ は 1 つの計算の入力で、 $y(n)$ と $e(n)$ は出力です。step (0.1) は適応計算のステップサイズ、gamma (0.9) は忘却係数です。

図 2-1 アルゴリズムの原理図



3 特徴及びパフォーマンス

3.1 主な特徴

入力されるシーケンスの長さ（512/1024/2048/4096）は構成可能です。

3.2 最大周波数

Gowin FD Adaptive Filter IP の最大周波数は、主に占有されるリソースと、使用されるデバイスのスピードグレード（speed grade of the devices）によって決まります。例えば、GW2A-55 と入力シーケンス長 1024 の場合、最大周波数は 80MHz になります。

3.3 レイテンシ

Gowin FD Adaptive Filter IP のレイテンシは入力から出力までの時間遅延です。

遅延は入力されるシーケンスの長さにより異なります。

3.4 リソース使用率

FD Adaptive Filter を Verilog で実装します。現在、Gowin の FPGA は共通の構造を採用しているため、各 FPGA シリーズは、このプロジェクトを実装するために、ほぼ同じ数のリソースを使用します。ただし、リソースの使用量は IP の構成により異なる場合があります。

例えば、GW2A-55 と入力シーケンス長 1024 の場合、リソースの使用率を表 3-1 に示します。

表 3-1 FD Adaptive Filter リソースの使用率

シリーズ	デバイス名	リソース使用率	備考
GW2A-LV55PG484C8/I7	LUT	4280	-
	ALU	725	
	REG	3713	
	BSRAM	21	
	SSRAM	104	
	DSP Macros	9	

4機能の説明

4.1 FD Adaptive Filter の機能

ユーザーは、入力シーケンスの長さ（512/1024/2048/4096）を構成することで、異なる長さのシーケンスの **FD Adaptive Filter** アルゴリズムを実装できます。アルゴリズムは、巡回ブロック演算を実行して結果を取得します。巡回計算に一定の回数が必要であり、入力シーケンスの長さが **512** の場合、初期収束結果が得られ、入力シーケンスの長さが **1024** 以上の場合、収束効果が向上します。

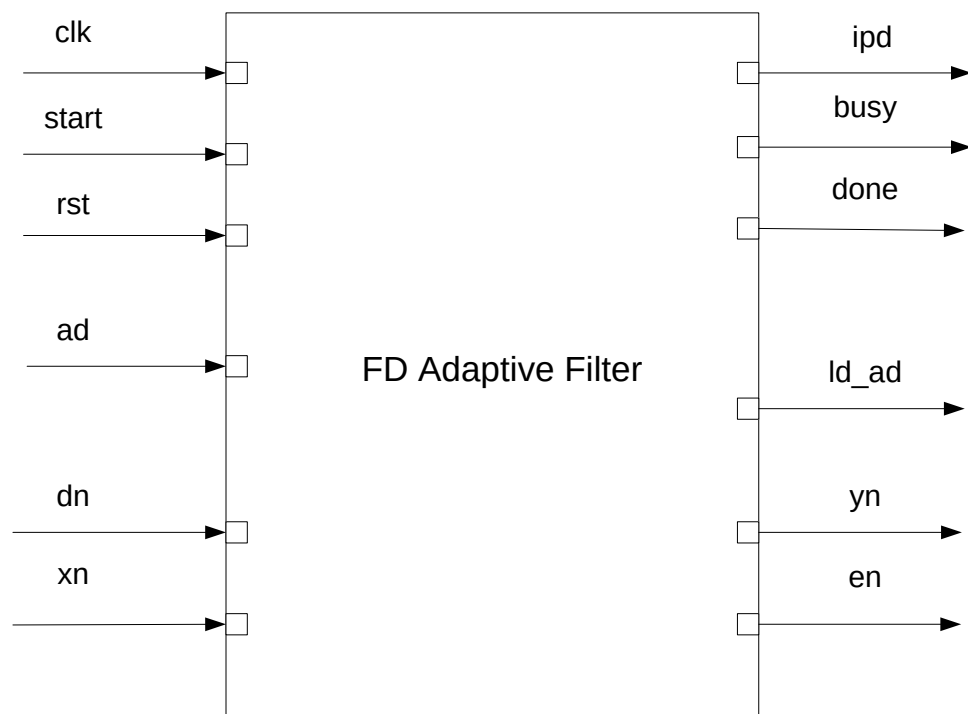
一般的には、シーケンスの長さは **1024** です。より長いシーケンスを使用する場合は、タイミングを **1024** 単位で適切に構成および拡張することにより、リソースの使用量を削減できます。同様に、他の長さも拡張できます。

5 ポートの説明

5.1 Gowin FD Adaptive Filter IP のポート

Gowin FD Adaptive Filter IP の IO ポートは図 5-1 に示すとおりです。

図 5-1 Gowin FD Adaptive Filter IP のポート



Gowin FD Adaptive Filter IP の IO ポートの詳細は、表 5-1 に示すとおりです。

表 5-1 Gowin FD Adaptive Filter IP の IO ポート一覧

名称	I/O	ビット幅	説明
clk	入力	1	クロック
rst	入力	1	リセット信号、アクティブ High
start	入力	1	開始信号、アクティブ High
ad	入力	可変	データがアンロードされる時、次の出力データのシーケンス位置 ビット幅は入力シーケンスの長さに依存します。
dn	入力	[17:0]	期待される信号
xn	入力	[17:0]	実際の信号
ipd	出力	1	データが入力されていることを示します。アクティブ High。
busy	出力	1	アルゴリズムが進行中であることを示します。アクティブ High
done	出力	1	アルゴリズムが完了し、データをアンロードできることを示します。アクティブ High
ld_ad	出力	可変	データをロードする時に次のトリガエッジでロードされるデータのシーケンスでの位置を示します ビット幅は入力シーケンスの長さに依存します。
en	出力	[17:0]	エラー信号
yn	出力	[17:0]	推定信号

6 タイミングの説明

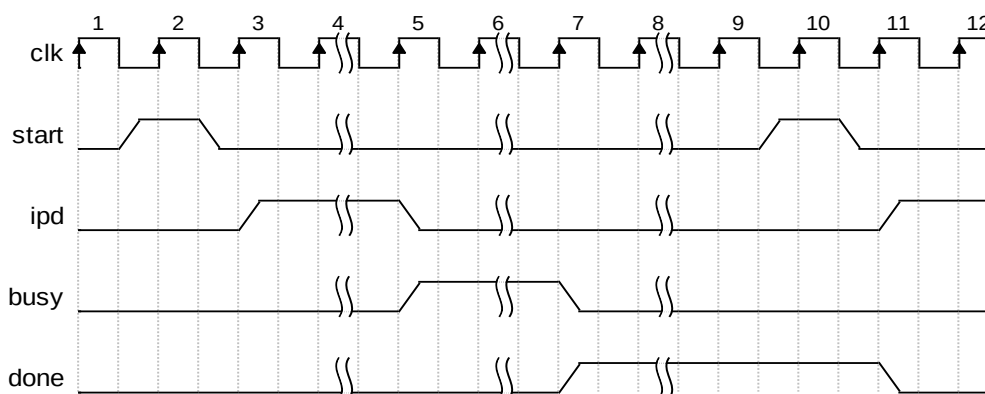
このセクションでは、Gowin FD Adaptive Filter IP のタイミングについて説明します。

6.1 状態のタイミング

Gowin FD Adaptive Filter IP の状態のタイミングを図 6-1 に示します。

ipd は、clk が **start=1** をキャッチしたあとの 1 サイクルで **High** にプルアップされ保持されます。これは、データが入力されていることを示します。データ入力が完了した後、ipd が **Low** にプルダウンされると同時に、**busy** が **High** になります。これは、演算が進行中であることを示します。演算が完了した後、**busy** が **Low** になると同時に **done** が **High** になります。これは、演算が完了してデータをアンロードできるようになりましたことを示します。

図 6-1 FD Adaptive Filter 状態のタイミング

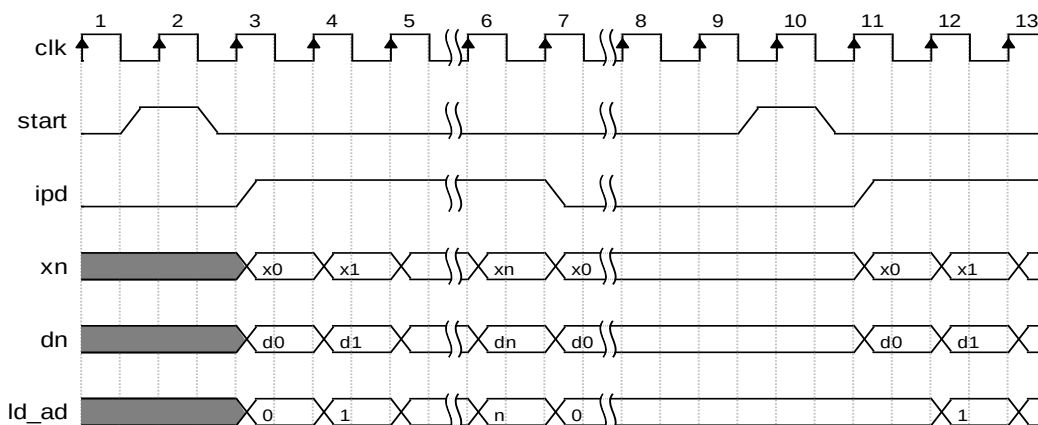


6.2 データ入力のタイミング

Gowin FD Adaptive Filter IP のデータ入力のタイミングを図 6-2 に示します。

ipd = 1 は、データが入力されていることを示します。ld_ad は次のトリガエッジでロードされるデータのシーケンスでの位置を示します。

図 6-2 Gowin FD Adaptive Filter IP のデータ入力のタイミング

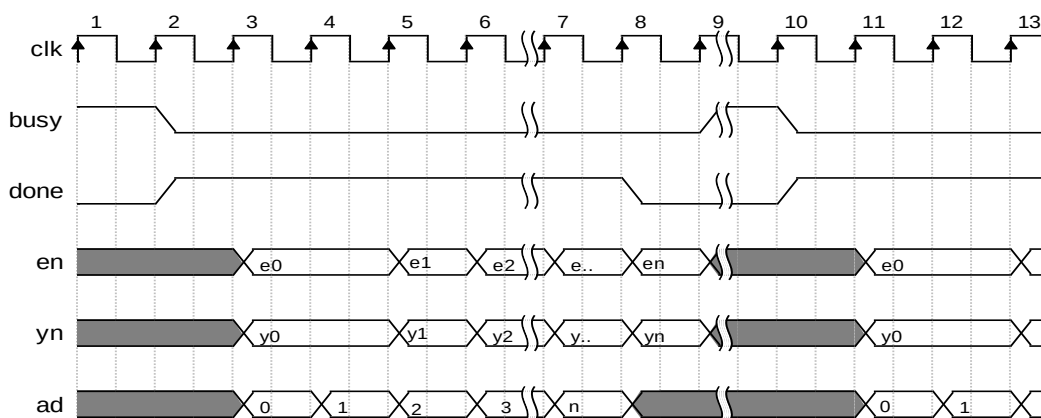


6.3 データ出力のタイミング

Gowin FD Adaptive Filter IP のデータ出力のタイミングを図 6-3 に示します。

done=1 は、データを出力できることを意味します。ユーザーが ad を入力すると、その位置のデータが次のサイクルで出力されます。

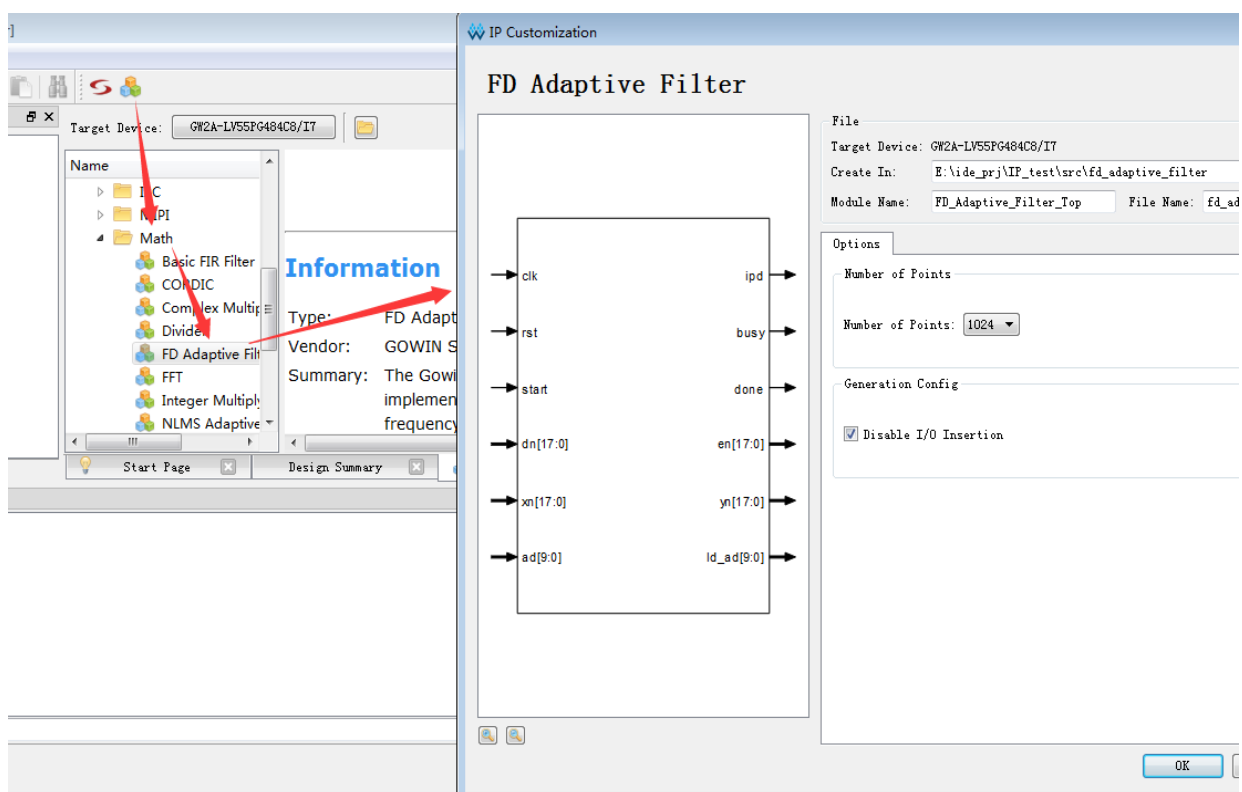
図 6-3 Gowin FD Adaptive Filter IP のデータ出力のタイミング



7 構成および呼び出し

Gowin YunYuan ソフトウェアの「Tools」で、IP Core Generator を使用して FD Adaptive Filter IP を構成・呼び出しできます。または、ツールバーのアイコンから IP 構成インターフェースを開きます（図 7-1）。

図 7-1 ツールバーアイコンから IP 構成インターフェースを開く

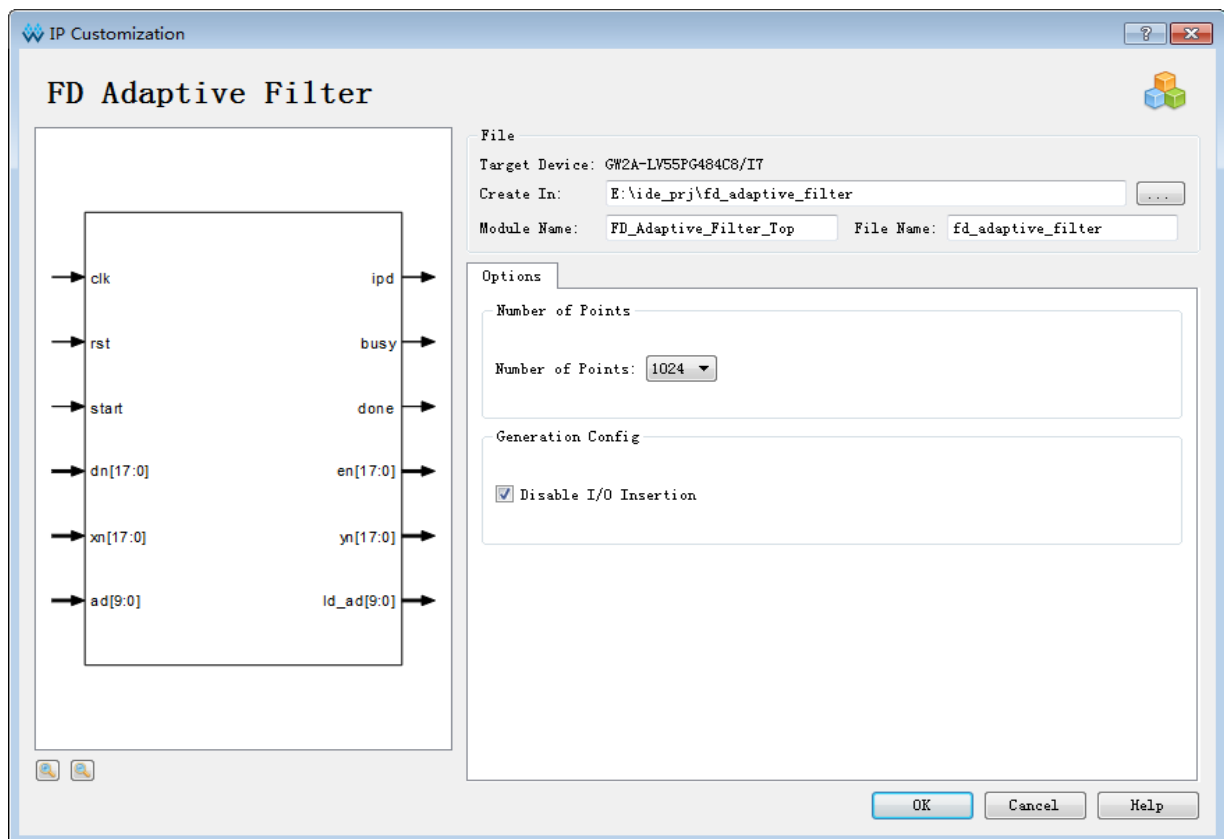


7.1 FD Adaptive Filter の構成

7.1.1 FD Adaptive Filter の構成インターフェース

Complex Multiplier の構成インターフェースを図 7-2 に示します。

図 7-2 FD Adaptive Filter の構成インターフェース



1. File Name フィールドで IP に名前を付けることができます。
2. Module Name フィールドで FD Adaptive Filter IP のトップモジュールに名前を付けることができます。
3. Number of Points : ここで入力シーケンスの長さを構成できます。

7.1.2 FD Adaptive Filter Options の構成

FD Adaptive Filter Options の構成を表 7-1 に示します。

表 7-1 FD Adaptive Filter Options の構成

オプション	説明
Number of Points	入力シーケンスの長さ

