



Gowin PDM2PCM ユーザーガイド

IPUG906-1.4.1J, 2025-10-30

著作権について(2025)

著作権に関する全ての権利は、**Guangdong Gowin Semiconductor Corporation** に留保されています。

GOWIN高云、**GOWIN**、、**GOWINSEMI**、**GOWIN**、Gowin、**高云**、晨熙、小蜜蜂、LittleBee、**Aroa-V**、GowinPnR、及びGoBridgeは、当社により、中国、米国特許商標庁、及びその他の国において登録されています。商標又はサービスマークとして特定されたその他全ての文字やロゴは、それぞれの権利者に帰属しています。何れの団体及び個人も、当社の書面による許可を得ず、本文書の内容の一部もしくは全部を、いかなる視聴覚的、電子的、機械的、複写、録音等の手段によりもしくは形式により、伝搬又は複製をしてはなりません。

免責事項

当社は、**GOWINSEMI Terms and Conditions of Sale**(**GOWINSEMI** 取引条件)に規定されている内容を除き、(明示的か又は黙示的かに拘わらず)いかなる保証もせず、また、知的財産権や材料の使用によりあなたのハードウェア、ソフトウェア、データ、又は財産が被った損害についても責任を負いません。当社は、事前の通知なく、いつでも本文書の内容を変更することができます。本文書を参照する何れの団体及び個人も、最新の文書やエラッタ(不具合情報)については、当社に問い合わせる必要があります。

バージョン履歴

日付	バージョン	説明
2019/12/06	1.0J	初版。
2020/01/03	1.1J	PLL を IP 外に移動。
2020/09/30	1.2J	IP の機能を更新。
2021/01/05	1.3J	IP の機能を更新。
2021/04/28	1.3.1J	Gowin ソフトウェアのバージョン情報を追加。
2025/10/17	1.4J	● 「1.2 関連ドキュメント」を更新。 ● 「2.2 PDM2PCM アルゴリズムの概要」の説明を更新。 ● 「3.4 リソース使用量」の説明を更新。 ● 最大周波数を 150MHz に更新。 ● タイミング図を更新。 ● 構成オプションの説明を追加。
2025/10/30	1.4.1J	CIC Compensation Filter 係数生成の例を追加。

目次

図一覧.....	ii
表一覧.....	iii
1 本マニュアルについて.....	1
1.1 マニュアルの内容.....	1
1.2 関連ドキュメント.....	1
1.3 用語、略語.....	2
1.4 テクニカル・サポートとフィードバック.....	2
2 概要.....	3
2.1 Gowin PDM2PCM IP の紹介.....	3
2.2 PDM2PCM アルゴリズムの概要.....	3
3 特徴及び性能.....	6
3.1 主な特徴.....	6
3.2 最大周波数.....	6
3.3 レイテンシ.....	6
3.4 リソース使用量.....	6
4 機能の説明.....	8
5 ポートの説明.....	9
6 タイミングの説明.....	11
6.1 PDM2PCM シングルエッジのタイミング.....	11
6.2 PDM2PCM ダブルエッジのタイミング.....	12
7 PDM2PCM の呼び出しと構成.....	13
8 リファレンス・デザイン.....	16

図一覧

図 2-1 CIC Filter.....	4
図 2-2 Integrator Filter.....	4
図 2-3 Comb Filter.....	5
図 2-4 CIC Compensation Filter.....	5
図 4-1 PDM2PCM のブロック図.....	8
図 5-1 Gowin PDM2PCM IP のポート図.....	9
図 6-1 PDM2PCM(4 チャンネル) Positive/Negative Edge Mode のタイミング.....	11
図 6-2 PDM2PCM(4 チャンネル) Double Edge Mode のタイミング.....	12
図 7-1 IP Core Generator の画面.....	13
図 7-2 PDM2PCM IP の構成画面.....	14
図 8-1 リファレンス・デザインの構造.....	16

表一覧

表 1-1 用語、略語.....	2
表 2-1 Gowin PDM2PCM IP の概要.....	3
表 3-1 Gowin PDM2PCM IP のリソース使用量.....	6
表 5-1 Gowin PDM2PCM IP のポート一覧.....	9
表 7-1 PDM2PCM の構成オプション.....	14

1 本マニュアルについて

1.1 マニュアルの内容

本マニュアルは、ユーザーが Gowin PDM2PCM IP を使いこなせるよう、その概要、機能、ポート、タイミング、呼び出しと構成、およびリファレンス・デザインなどについて説明します。

1.2 関連ドキュメント

GOWIN セミコンダクターのホームページ www.gowinsemi.com/ja から、以下の関連ドキュメントがダウンロード、参考できます：

- GW1N シリーズ FPGA 製品データシート([DS100](#))
- GW1NR シリーズ FPGA 製品データシート([DS117](#))
- GW2A シリーズ FPGA 製品データシート([DS102](#))
- GW2AR シリーズ FPGA 製品データシート([DS226](#))
- GW2AN-55 FPGA 製品データシート([DS976](#))
- GW2ANR シリーズ FPGA 製品データシート([DS961](#))
- GW2AR シリーズ FPGA 製品データシート([DS226](#))
- GW5AT シリーズ FPGA 製品データシート([DS981](#))
- GW5A シリーズ FPGA 製品データシート([DS1103](#))
- GW5AST シリーズ FPGA 製品データシート([DS1239](#))
- GW5AS シリーズ FPGA 製品データシート([DS1105](#))
- GW5AR シリーズ FPGA 製品データシート([DS1108](#))
- GW5ART シリーズ FPGA 製品データシート([DS1118](#))
- Gowin ソフトウェア ユーザーガイド([SUG100](#))

1.3 用語、略語

本マニュアルで使用される用語、略語、及びその意味を表 1-1 に示します。

表 1-1 用語、略語

用語、略語	正式名称	意味
CIC Filter	Cascaded integrator comb Filter	カスケード接続積分器櫛形フィルタ
DSP	Digital Signal Processing	デジタル信号処理
IP	Intellectual Property	設計資産
LUT	Look-up Table	ルックアップテーブル
PCM	Pulse-code Modulation	パルス符号変調
PDM	Pulse-density Modulation	パルス密度変調
RAM	Random Access Memory	ランダム・アクセス・メモリ

1.4 テクニカル・サポートとフィードバック

GOWIN セミコンダクターは、包括的な技術サポートをご提供しています。使用に関するご質問、ご意見については、直接弊社までお問い合わせください。

ホームページ : www.gowinsemi.com/ja

E-mail : support@gowinsemi.com

2 概要

2.1 Gowin PDM2PCM IP の紹介

Gowin PDM2PCM IP は、主に PDM データを PCM データに変換するために使用されます。

表 2-1 Gowin PDM2PCM IP の概要

Gowin PDM2PCM IP	
ロジックリソース	表 3-1 参照。
提供されるファイル	
設計ファイル	Verilog (暗号化)
リファレンス・デザイン	Verilog
テストベンチ	Verilog
テストおよび設計フロー	
合成ソフトウェア	Gowin Synthesis
統合開発環境	Gowin ソフトウェア(V1.9.7.03 以降)

注記：

デバイスのサポート情報は、Gowin セミコンダクターの[ホームページ](#)で確認できます。

2.2 PDM2PCM アルゴリズムの概要

PDM2PCM は、CIC Filter と CIC Compensation Filter によって実装されています。PDM がオーバーサンプリングのデータであるため、CIC フィルタはまずそれを PCM の 2 倍のサンプリングレートにダウンサンプリングし、次に CIC Compensation Filter によってハーフバンド・フィルタリングを行い、同時に CIC Filter の逆補償も行います。

CIC フィルタは、移動平均フィルタを効果的に実装したフィルタです。

図 2-1 CIC Filter

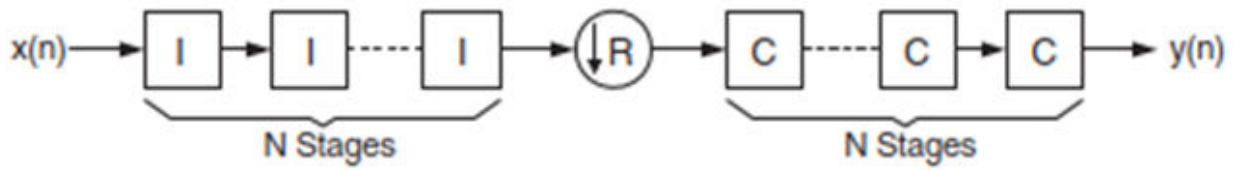


図 2-1 に示すように、CIC フィルタは、多次積分フィルタと櫛形フィルタをカスケード接続して形成されたフィルタです。PDM2PCM ではデシメーション構造の CIC フィルタが使用されています。入力信号は、積分器、ダウンサンプリング、および櫛形フィルタによって処理されます。

伝達関数は、

$$H(z) = H_I^N(z^R)H_C^N = \frac{(1 - z^{-RM})^N}{(1 - z^{-1})^N}$$

図 2-2 Integrator Filter

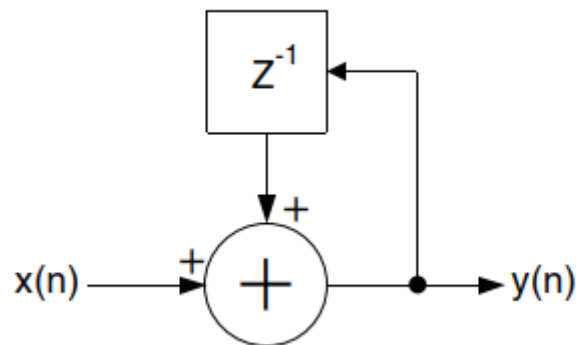


図 2-2 に積分器を示します。積分器は単極 IIR フィルタです。状態方程式は

$$y[n] = y[n-1] + x[n]$$

ここで： $y[n]$ は現在の状態出力、 $y[n-1]$ は前回の出力、 $x[n]$ 現在の入力です。伝達関数は、

$$H_I(z) = \frac{1}{(1 - z^{-1})}$$

図 2-3 Comb Filter

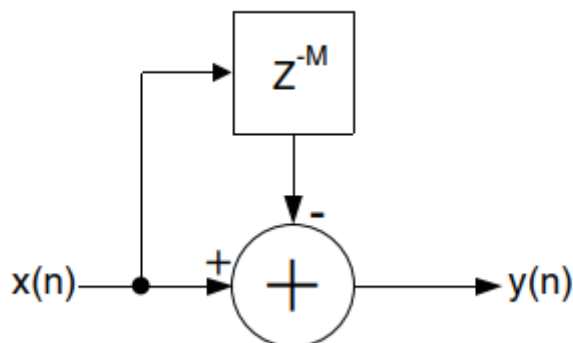


図 2-3 に櫛形フィルタを示します。櫛形フィルタは対称 FIR フィルタです。状態方程式は、

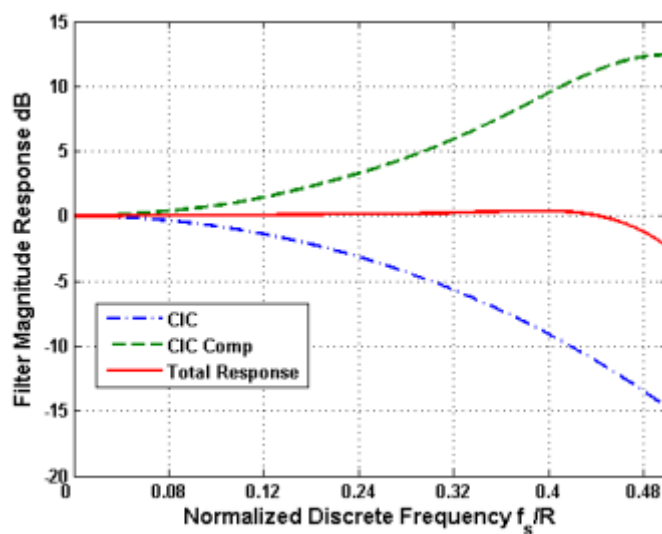
$$y[n] = x[n] - x[n - M]$$

ここで： $y[n]$ は現在の状態出力、 $x[n]$ は現在の入力、 $x[n - M]$ は $n-M$ 時点の x 入力です。

伝達関数は、

$$H_C(z) = 1 - z^{-M}$$

図 2-4 CIC Compensation Filter



CIC Filter は通過帯域が十分に平坦でなく、阻止帯域の減衰も不十分であるという問題があります。これらの要求を満たすためには、CIC フィルタを多段にカスケード接続する方法もありますが、一般的には FIR Filter で実装された CIC Compensation Filter を用いて CIC Filter を逆方向に補償し、より広い通過帯域幅と十分な阻止帯域特性を実現します。

3 特徴及び性能

3.1 主な特徴

- 構成可能な PDM 入力チャンネルの数：1～8 チャンネル
- 構成可能な PDM のエッジ認識方法(立ち上がりエッジ認識、立ち下がりエッジ認識、ダブルエッジ認識)
- カスタマイズ可能な CIC Compensation Filter の係数

3.2 最大周波数

Gowin PDM2PCM IP の最大周波数は、主に使用されるデバイスのスピードグレードによって異なります。最大 150MHz です。

3.3 レイテンシ

Gowin PDM2PCM IP のレイテンシは、パラメータの構成によって異なります。

3.4 リソース使用量

PDM2PCM を Verilog で実装します。パフォーマンスとリソース使用量は、使用されているデバイスの密度、スピードグレード、および IP の構成などにより異なる場合があります。

例えば、GW2A-55 FPGA の場合、Gowin PDM2PCM IP のリソース使用量は表 3-1 のようになります。他の GOWIN FPGA でのアプリケーション検証については、これからの最新情報を参照してください。

表 3-1 Gowin PDM2PCM IP のリソース使用量

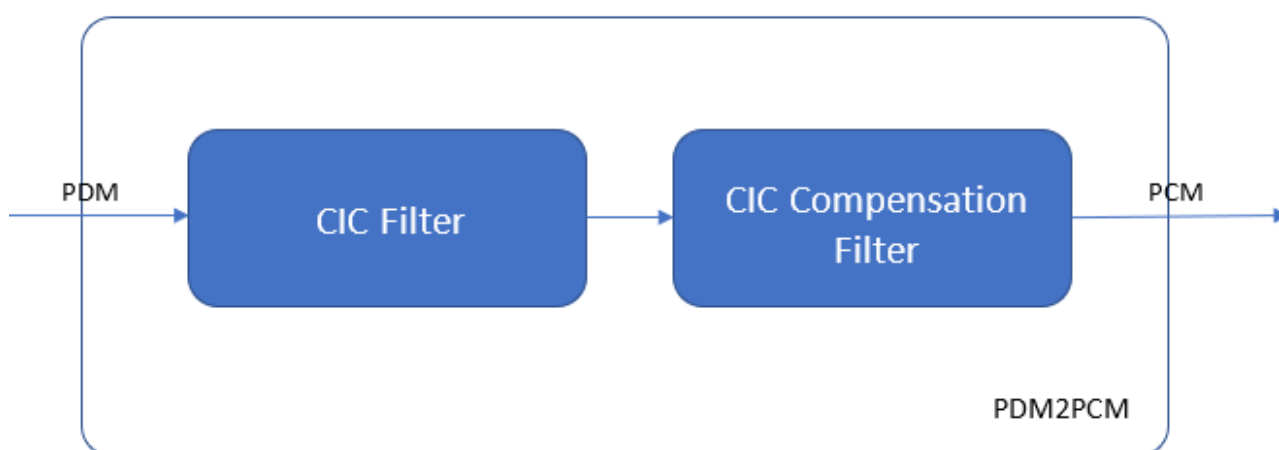
シリーズ	スピードグレード	デバイス名	リソース使用量	備考
GW2A-55	-8	LUT	2690	● データ幅は 16 ビット ● チャンネル数は 8
		REG	5384	

シリーズ	スピードグレード	デバイス名	リソース使用量	備考
GW2A-55	-8	ALU	1586	• ダブルエッジ認識 • CIC カスケードステージ数は 4 • CIC Compensation Filter のタップ数は 64。
		BSRAM	4	
		SSRAM	34	
		DSP	2	

4 機能の説明

PDM2PCM は、FPGA で CIC Filter および CIC compensation Filter によりに実現されます。図 4-1 はそのブロック図です。

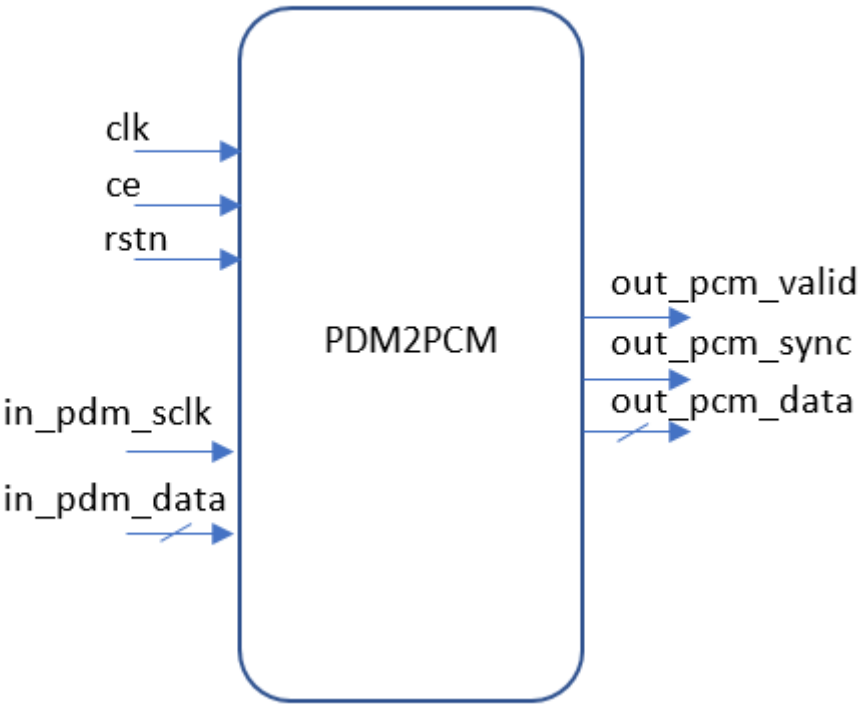
図 4-1 PDM2PCM のブロック図



5 ポートの説明

Gowin PDM2PCM IP の IO ポートを図 5-1 に示します。

図 5-1 Gowin PDM2PCM IP のポート図



Gowin PDM2PCM IP の IO ポートの詳細を表 5-1 に示します。

表 5-1 Gowin PDM2PCM IP のポート一覧

信号	方向	説明
clk	入力	クロック入力信号
ce	入力	イネーブル信号
rstn	入力	リセット信号、アクティブ Low
in_pdm_data	入力	PDM データ入力信号(チャンネル数はデータビット数)

信号	方向	説明
in_pdm_sclk	入力	PDM クロック信号
out_pcm_valid	出力	PCM データ出力有効信号
out_pcm_sync	出力	PCM データ同期信号
out_pcm_data	出力	OVIDEO データ出力信号

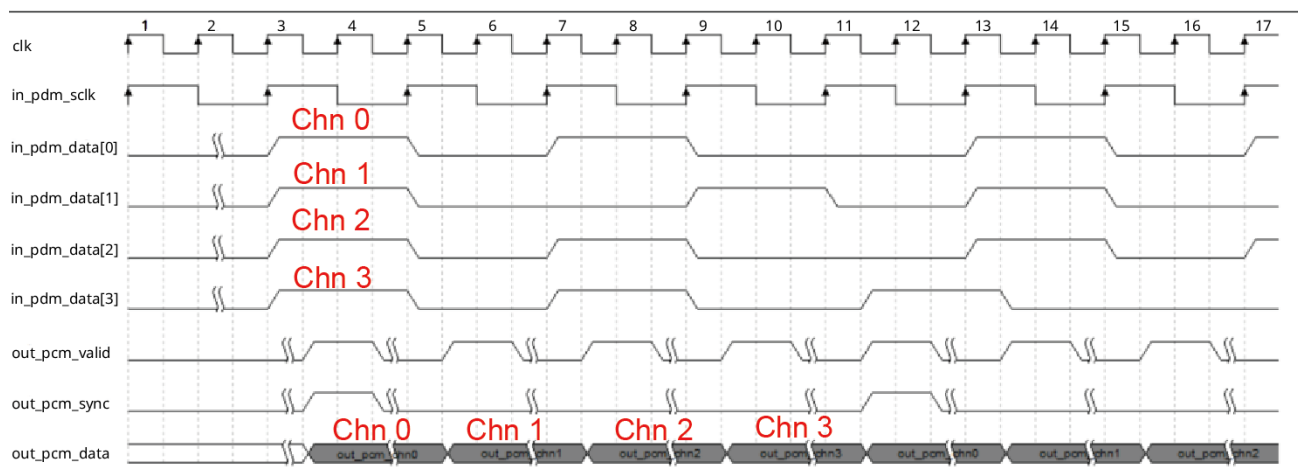
6 タイミングの説明

このセクションでは、Gowin PDM2PCM IP のタイミングについて説明します。

6.1 PDM2PCM シングルエッジのタイミング

PDM2PCM (4 チャンネル) Positive/Negative Edge Mode のタイミングを図 6-1 に示します。

図 6-1 PDM2PCM(4 チャンネル) Positive/Negative Edge Mode のタイミング



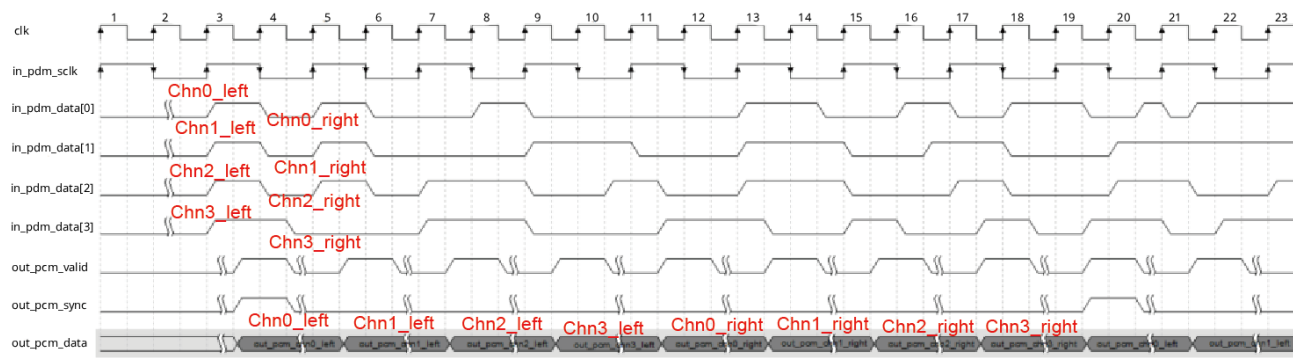
Gowin PDM2PCM IP は、ユーザーのニーズに応じて PDM クロック信号 (out_pdm_sclk) を出力します。

複数グループのチャンネルの PDM 入力有効データ (in_pdm_data [0-N]) を立ち上がりエッジ/立ち下がりエッジでサンプリングし、複数グループのチャンネルの有効データを出力します。各グループのチャンネル 0 は、同期信号 (out_pcm_sync) によって区別されます。

6.2 PDM2PCM ダブルエッジのタイミング

PDM2PCM (4 チャンネル) Double Edge Mode のタイミングを図 6-2 に示します。

図 6-2 PDM2PCM(4 チャンネル) Double Edge Mode のタイミング



Gowin PDM2PCM IP は、ユーザーのニーズに応じて PDM クロック信号 (out_pdm_sclk) を出力します。

複数グループのチャンネルの PDM 入力有効データ (in_pdm_data [0-N]) を立ち上がりエッジおよび立ち下がりエッジでサンプリングし、複数グループのチャンネルの有効データを出力します。各グループのチャンネル 0 は、同期信号 (out_pcm_sync) によって区別されます。

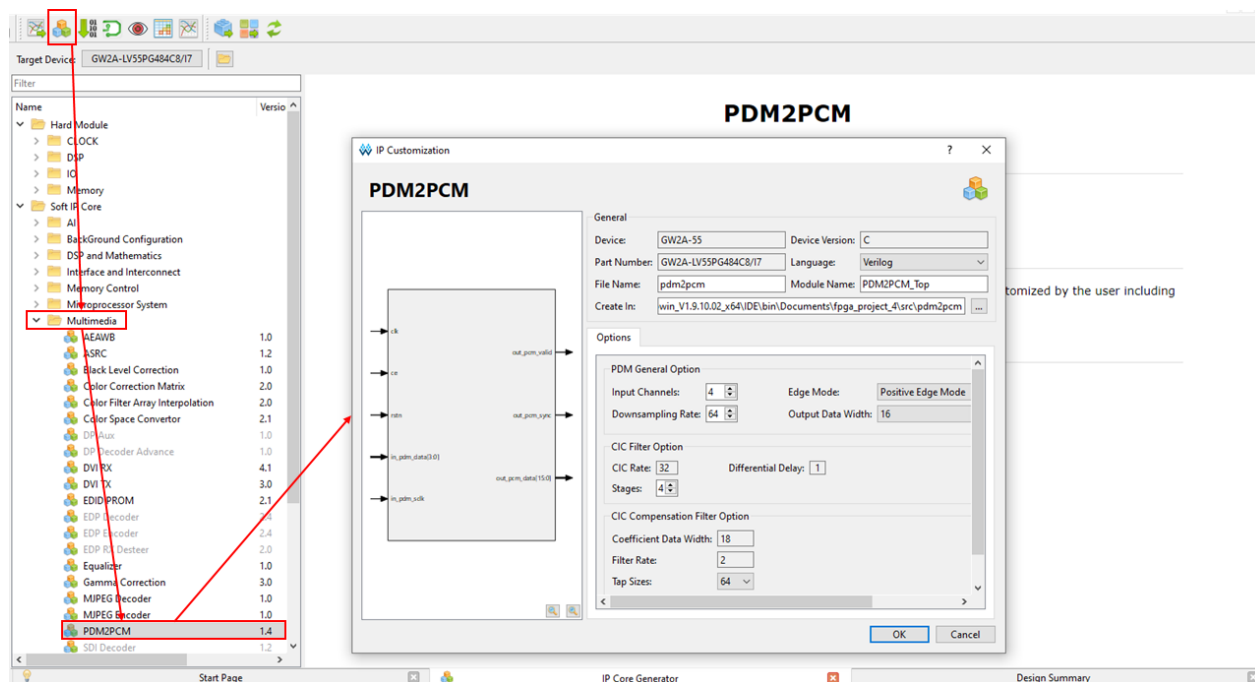
7 PDM2PCM の呼び出しと構成

Gowin ソフトウェア GUI のメニューバー > Tools > IP Core Generator を通じて IP を呼び出し・構成することができます。

1. IP Core Generator を開く

プロジェクトが作成された後、「IP Core Generator」アイコンをクリックして、Gowin の IP コア生成ツールを開きます(図 7-1)。

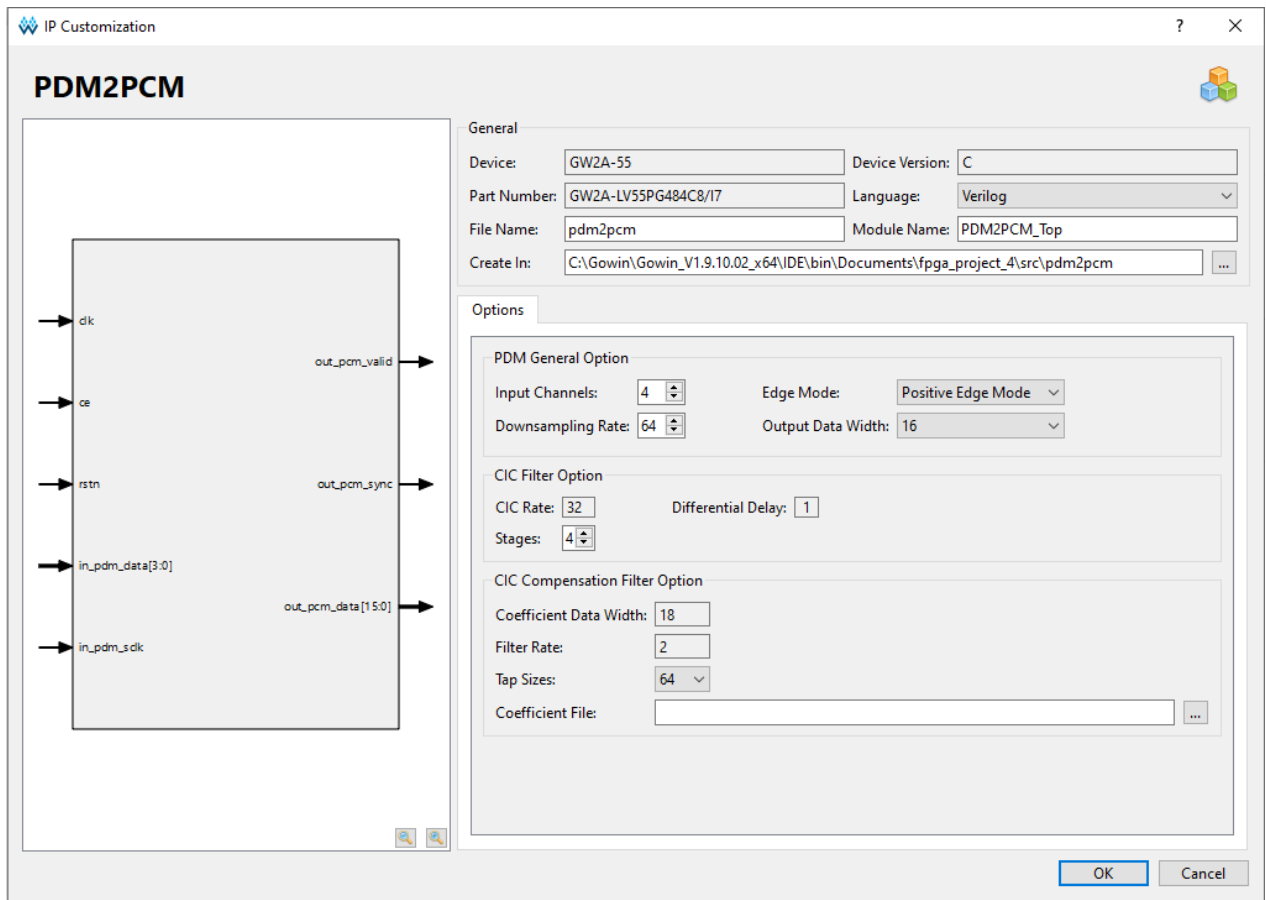
図 7-1 IP Core Generator の画面



2. PDM2PCM IP コアを開く

図 7-2 に示すように、PDM2PCM をダブルクリックして PDM2PCM IP コアの構成画面を開きます。

図 7-2 PDM2PCM IP の構成画面



3. PDM2PCM IP の構成

図 7-2 に示すように、「Module Name」は、生成される IP モジュールのモジュール名です。この名前は変更できます。「File Name」は、生成される IP ファイルのファイル名です。この名前は変更できます。「Create In」は、IP コアのフォルダのパスです。このパスは変更できます。構成画面には、「PDM General Option」、「CIC Filter Option」、及び「CIC Compensation Filter Option」の 3 つの IP 構成オプションがあります。ユーザーは必要に応じて構成できます。

表 7-1 PDM2PCM の構成オプション

オプション	説明
PDM General Option	入力チャンネル数
	PDM クロックエッジモード
	ダウンサンプリングレート
	出力幅
CIC Filter Option	CIC Filter カスケードステージ数
CIC Compensation Filter Option	CIC Compensation Filter の長さ
	CIC Compensation Filter 係数ファイル

注記：

CIC Compensation Filter Option を使用して係数ファイルを読み込む場合、係数は 10 進数です。係数の初期化範囲は $-2^{17} \sim 2^{17}-1$ で、1 行に 1 つの数値があります。係数の数は **Taps Size** と一致している必要があります。

係数ファイルで、データを次の位置に配置する必要があります。

h_0

h_1

h_2

...

h_{N-1}

ここで、データは 10 進数の平文データです。

CIC Compensation Filter 係数は、次の MATLAB の例を参照して生成できます。

```
R = 32;
N = 4;
T = 64;

M = 1;
order = T-1;
fsPCM = 48000;
fpass = fsPCM*0.4536; % Pass band frequency
cic = dsp.CICDecimator(R,M,N); % CIC
cic_gain = 1/(cic.DecimationFactor*cic.DifferentialDelay)^cic.NumSections;
cic_comp = dsp.CICCompensationDecimator(cic,'DecimationFactor',2, ...
    'PassbandFrequency',fpass, 'DesignForMinimumOrder',false, ...
    'FilterOrder',order,'SampleRate',fsPCM*2); % Compensation
coeff = round(coeffs(cic_comp).Numerator*2^17);
dlmwrite(['cic_comp_coeff.txt'],coeff,'delimiter','\n')
```

そのうち R、N、T は、それぞれ IP 構成画面の **CIC Rate**、**Stages**、および **Tap Sizes** に対応します。

リファレンス・デザインでは、異なる構成の係数ファイルのサンプルも提供されています。

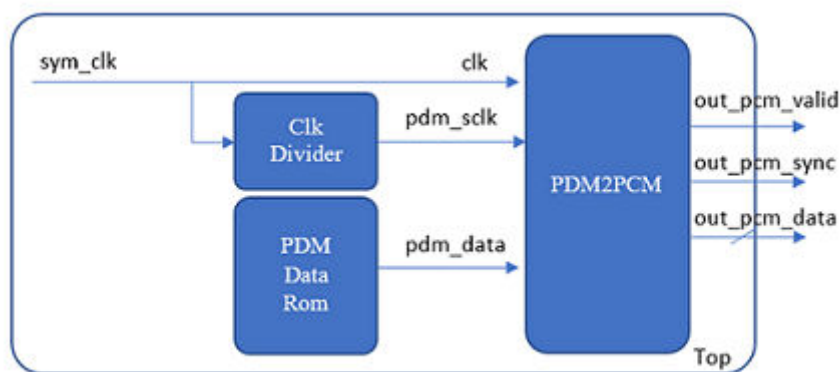
8 リファレンス・デザイン

このセクションでは、主に PDM2PCM のリファレンス・デザイン例の構成とその使用方法について紹介・説明します。PDM2PCM の設計例にはモジュールが 1 つしかありません。詳細については、PDM2PCM の [リファレンス・デザイン](#) を参照してください。

リファレンス・デザインの基本構造を [図 8-1](#) に示します。設計例では、その実行手順は次のとおりです。

1. PDM データを PDM Data ROM に保存します。
2. クロック分周モジュールを使用して `pdm_sclk` を生成します。
3. PDM2PCM IP により計算された出力結果を取得します。

図 8-1 リファレンス・デザインの構造



この設計例を使用することで、PDM2PCM の機能をすばやく検証することができます。リファレンス・デザインをボードレベルのテストに適用する場合、ユーザーはリファレンス・デザインに適したスティミュラスを提供する必要があります。信号はオンライン・ロジック・アナライザまたはオシロスコープで観測できます。

さらに、リファレンス・デザインの `docs\Compensation Filter Examples` フォルダには、異なる構成の CIC Compensation Filter 係数ファイルが含まれています。例えば、`N4T64R32.txt` は、CIC Filter のカスケード数 (Stages) が 4、CIC Compensation Filter の長さ (Taps Size) が 64、CIC ダウンサンプリングレート (CIC Rate) が 32 の場合の係数フ

ファイルです。**CIC Rate** は、ダウンサンプリングレートの半分であることに注意してください。

