



# Gowin SPDIF Transmitter IP ユーザーガイド

IPUG547-1.0.1J, 2021-04-21

## 著作権について（2021）

著作権に関する全ての権利は、**Guangdong Gowin Semiconductor Corporation** に留保されています。

**GOWIN**高云、Gowin、及びGOWINSEMIは、当社により、中国、米国特許商標庁、及びその他の国において登録されています。商標又はサービスマークとして特定されたその他全ての文字やロゴは、それぞれの権利者に帰属しています。何れの団体及び個人も、当社の書面による許可を得ず、本文書の内容の一部もしくは全部を、いかなる視聴覚的、電子的、機械的、複写、録音等の手段によりもしくは形式により、伝搬又は複製をしてはなりません。

## 免責事項

当社は、GOWINSEMI Terms and Conditions of Sale（GOWINSEMI取引条件）に規定されている内容を除き、（明示的か又は黙示的に拘わらず）いかなる保証もせず、また、知的財産権や材料の使用によりあなたのハードウェア、ソフトウェア、データ、又は財産が被った損害についても責任を負いません。本文書における全ての情報は、予備的情報として取り扱われなければなりません。当社は、事前の通知なく、いつでも本文書の内容を変更することができます。本文書を参照する何れの団体及び個人も、最新の文書やエラッタ（不具合情報）については、当社に問い合わせる必要があります。

## バージョン履歴

| 日付         | バージョン  | 説明               |
|------------|--------|------------------|
| 2019/05/10 | 1.0J   | 初版。              |
| 2021/04/21 | 1.0.1J | 7.3 IP の呼び出しを更新。 |

# 目次

|                              |           |
|------------------------------|-----------|
| 目次 .....                     | i         |
| 図一覧 .....                    | ii        |
| 表一覧 .....                    | iii       |
| <b>1 本マニュアルについて .....</b>    | <b>1</b>  |
| 1.1 マニュアル内容 .....            | 1         |
| 1.2 関連ドキュメント .....           | 1         |
| 1.3 用語、略語 .....              | 1         |
| 1.4 テクニカル・サポートとフィードバック ..... | 1         |
| <b>2 機能の紹介 .....</b>         | <b>3</b>  |
| 2.1 概要 .....                 | 3         |
| 2.2 機能 .....                 | 3         |
| 2.3 性能 .....                 | 3         |
| <b>3 動作原理 .....</b>          | <b>4</b>  |
| 3.1 ブロック図 .....              | 4         |
| 3.2 原理図 .....                | 5         |
| 3.3 SPDIF フレームの構造 .....      | 5         |
| 3.4 BMC エンコード .....          | 7         |
| 3.5 コントローラの動作フロー .....       | 7         |
| <b>4 信号の定義 .....</b>         | <b>8</b>  |
| 4.1 User Logic 側の信号 .....    | 8         |
| 4.2 送信側の信号 .....             | 8         |
| <b>5 パラメータの説明 .....</b>      | <b>9</b>  |
| <b>6 タイミング .....</b>         | <b>10</b> |
| <b>7 適用例 .....</b>           | <b>11</b> |
| 7.1 概要 .....                 | 11        |
| 7.2 ブロック図 .....              | 11        |
| 7.3 IP の呼び出し .....           | 11        |

## 図一覧

|                                   |    |
|-----------------------------------|----|
| 図 3-1 ブロック図.....                  | 4  |
| 図 3-2 原理図.....                    | 5  |
| 図 3-3 フレームの構造 .....               | 5  |
| 図 3-4 サブフレームの構造 .....             | 6  |
| 図 6-1 ユーザーインターフェースでの操作.....       | 10 |
| 図 7-1 ブロック図.....                  | 11 |
| 図 7-2 Gowin Software の GUI .....  | 12 |
| 図 7-3 IP の構成 GUI .....            | 13 |
| 図 7-4 SPDIF_TX_Top のインスタンス化 ..... | 13 |

## 表一覧

|                             |   |
|-----------------------------|---|
| 表 1-1 用語、略語.....            | 1 |
| 表 2-1 性能 .....              | 3 |
| 表 4-1 User Logic 側の信号 ..... | 8 |
| 表 4-2 送信側の信号 .....          | 8 |
| 表 5-1 GUI パラメーター一覧 .....    | 9 |

# 1 本マニュアルについて

## 1.1 マニュアル内容

本マニュアルは、ユーザーが SPDIF Transmitter IP を使いこなせるよう、その機能、全体的ブロック図、動作原理、信号の定義、パラメータの説明、呼び出し、タイミングなどについて説明します。

## 1.2 関連ドキュメント

GOWIN セミコンダクターの公式 Web サイト [www.gowinsemi.com/ja](http://www.gowinsemi.com/ja) から、以下の関連ドキュメントがダウンロード、参考できます：

- GW1N シリーズ FPGA 製品データシート([DS100](#))
- GW1NS シリーズ FPGA 製品データシート([DS821](#))
- GW1NR シリーズ FPGA 製品データシート([DS117](#))
- GW1NSR シリーズ FPGA 製品データシート([DS861](#))
- GW1NZ シリーズ FPGA 製品データシート([DS841](#))
- GW2A シリーズ FPGA 製品データシート ([DS102](#))
- GW2AR シリーズ FPGA 製品データシート([DS226](#))
- Gowin ソフトウェア ユーザーガイド ([SUG100](#))

## 1.3 用語、略語

表 1-1 に、本マニュアルで使用される用語、略語、及びその意味を示します。

表 1-1 用語、略語

| 用語、略語 | 正式名称                                  | 意味                       |
|-------|---------------------------------------|--------------------------|
| FPGA  | Field Programmable Gate Array         | フィールド・プログラマブル・ゲート・アレイ    |
| SPDIF | Sony/Philips Digital Interface Format | ソニー・フィリップス・デジタル・インターフェース |

## 1.4 テクニカル・サポートとフィードバック

GOWIN セミコンダクターは、包括的な技術サポートをご提供しています。使用に関するご質問、ご意見については、直接弊社までお問い合わせ

してください。

Web サイト : [www.gowinsemi.com/ja](http://www.gowinsemi.com/ja)

E-mail : [support@gowinsemi.com](mailto:support@gowinsemi.com)

# 2 機能の紹介

## 2.1 概要

SPDIF は、デジタルオーディオ伝送インターフェースであり、通常光ファイバーと同軸出力を使用してオーディオ信号をデコーダーに出力します。これにより、高品質の出力を提供でき、DTS（Digital Theatre System、デジタル・シアター・システムズ）で広く使用されます。

この低消費電力の汎用 SPDIF Transmitter IP は、SPDIF プロトコルと BMC エンコーディングを実現できます。

SPDIF Transmitter は、Gowin ソフトウェアの UI を介して呼び出された後、合成、配置配線に使用できます。

## 2.2 機能

- Transmitter の入力クロックレートは、SPDIF の送信レート（つまり、オーディオサンプリングレート\* 64）と同様
- 8KHz～192KHz サンプリングレートをサポート
- 16 ビット～24 ビットのビット幅をサポート
- IEC60958（SPDIF）および AES3 規格の PCM データ伝送をサポート
- 低消費電力
- 完全に合成可能

## 2.3 性能

SPDIF Transmitter はプログラミング言語として Verilog を使用します。各デバイスのパフォーマンス指標を以下に示しています。

表 2-1 性能

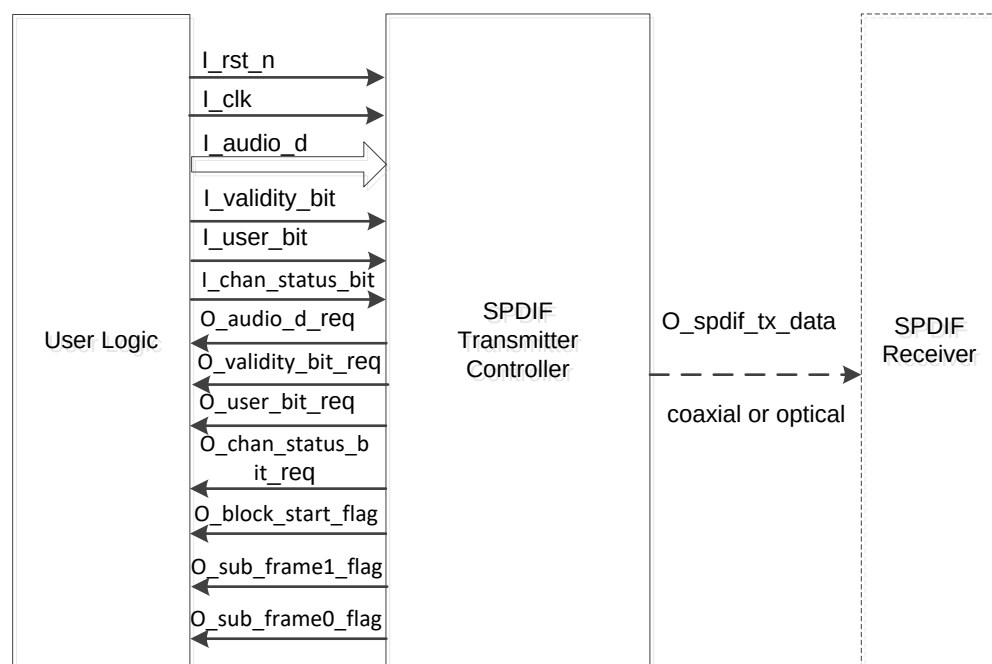
| デバイス                | プログラミング言語 | LUT4 リソース | 最大動作周波数 |
|---------------------|-----------|-----------|---------|
| GW1N-LV4LQ144C6/I5  | Verilog   | 100       | ≥90MHz  |
| GW2A-LV18LQ144C8/I7 | Verilog   | 103       | ≥150MHz |

# 3 動作原理

## 3.1 ブロック図

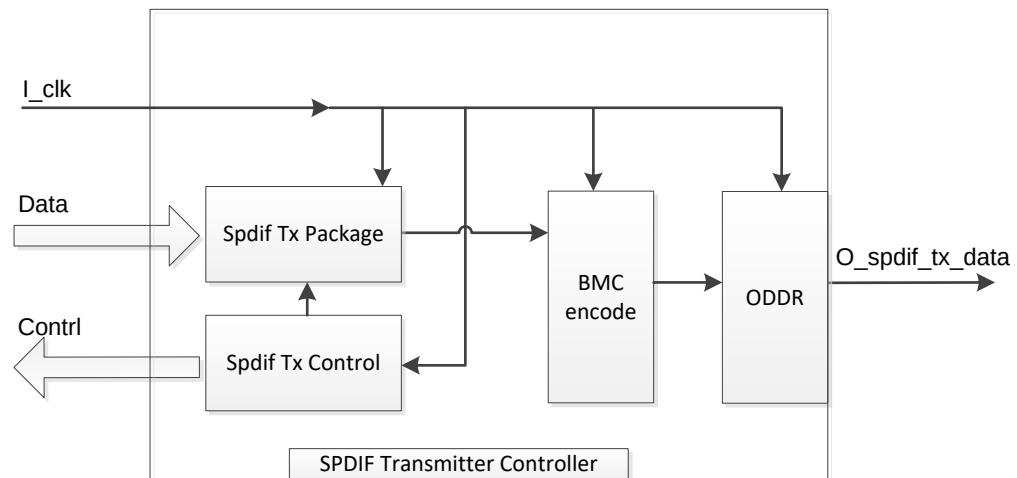
SPDIF Transmitter の User Logic 側には、データ、制御、クロック、リセットなどの信号があり、Transmitter 側には、1 チャンネルの出力データのみがあります（図 3-1）。

図 3-1 ブロック図



## 3.2 原理図

図 3-2 原理図

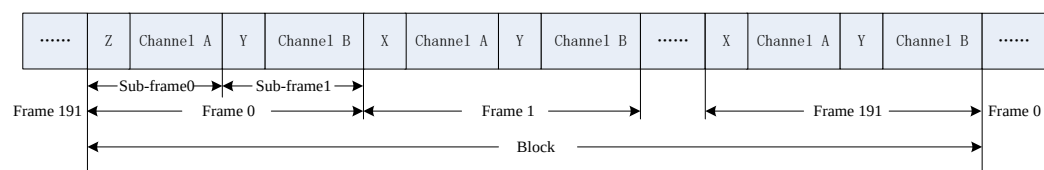


Transmitter には、Spdif Tx Package、Spdif Tx Control、BMC encode、ODDR などのモジュールがあります。

- Spdif Tx Package : SPDIF データをパック
- Spdif Tx Control : SPDIF の送信をコントロール
- BMC encode : パックされたデータを BMC エンコード
- ODDR : データを 2:1 シリアライズ。

## 3.3 SPDIF フレームの構造

図 3-3 フレームの構造



SPDIF ブロックは 192 フレームで構成され、各フレームは 2 つのサブフレームで構成されます。2 つのサブフレームは、Channel A と Channel B（左チャネルと右チャネル）に対応します。サブフレームには、32 ビットがあり、フレームヘッダー（Preamble）、補助データ（Aux. Data）、オーディオデータ（Audio Data）、4 ビットの情報とチェックコードが含まれます。1 サブフレームは 4 バイト、1 フレームは 8 バイト、1 ブロックは  $192 \times 8 = 1536$  バイトです。

図 3-4 サブフレームの構造

|               |           |     |                   |     |    |    |    |    |    |
|---------------|-----------|-----|-------------------|-----|----|----|----|----|----|
| 0             | 3         | 4   | 7                 | 8   | 27 | 28 | 29 | 30 | 31 |
| Sync preamble | Auxiliary | LSB | Audio sample word | MSB | V  | U  | C  | P  |    |

#### 1. フレームヘッダー(Sync Preamble)

X、Y、Z の 3 つの構成があり、それぞれサブフレームが Channel 1、Channel 2、Block の初めであることを示します。

#### 2. 補助データ(Auxiliary)

一般的には、20 ビットを超えたオーディオデータがサンプリングされた場合、これらの 4 ビットは、追加のサンプリングビットを格納するために使用されます。たとえば、24 ビットのサンプリングデータが送信される場合は、オーディオデータの最後の 4 ビットを格納するために使用されます。

#### 3. オーディオデータ(Audio sample word)

実際のサンプリングデータ (20 ビット) を保存し、LSB ファーストで送信します。サンプリングされたデータが 20 ビット未満の場合は、未使用の LSB ビットをクリアする必要があります。

#### 4. 有効性ビット(Validity bit)

このビットは、サブフレーム内のデータが正しいかどうかを識別するために使用されます。0 の場合、サブフレーム内のデータが正しく、受信できます。それに対して、1 の場合、受信側はこのサブフレームを無視する必要があります。

#### 5. ユーザービット(User bit)

このビットはユーザーによって定義されます。サンプルごとに 1 ビットを送信し、192 個のサンプルが送信されると 192 ビットの情報が形成されます。2 つのチャンネルにはそれぞれ 192 ビットのユーザー情報があります。

#### 6. チャンネル・ステータス・ビット(Channel Status bit)

このビットはユーザービットと同様、サンプルごとに 1 ビットを送信し、192 個のサンプルが送信されると 192 ビットの情報が形成されます。2 つのチャンネルにはそれぞれ 192 ビットのチャンネル・ステータス情報があります。192 ビットのチャンネル・ステータス情報は、最初のビットによって Professional と Consumer の 2 つのタイプがあります。1 の場合は Professional モード、0 の場合は Consumer モードになります。

#### 7. パリティビット(Parity bit)

パリティチェックは、データの誤り検出に使用されます。ここでは、偶数パリティチェック(Even Parity Check)が採用されます。

## 3.4 BMC エンコード

BMC(Biphase Mark Code、バイフェーズ・マーク・コード) は、クロック信号とデータ信号を混合して送信する位相変調エンコード方法です。

データが 1 の場合、BMC により 10 もしくは 01 にエンコードされ、データが 0 の場合、BMC により 00 もしくは 11 のようになります。さらに、受信側が各ビットの境界を区別できるように、各ビットの開始時のレベルは、前のビットの終わりのレベルと異なる必要があります。

## 3.5 コントローラの動作フロー

SPDIF Transmitter の動作フロー：

1. コントローラが動作状態に入る前に、ユーザーロジックはまずリセット信号を介して内部レジスタとステートマシンを初期化します。
2. コントローラは入力クロック周波数（オーディオサンプリングレート\* 64 に相当）で動作し、送信に必要なさまざまなタイミング信号を生成します。
3. コントローラは定期的にブロック開始フラグ信号、サブフレームフラグ信号、データ/有効性ビット/ユーザービット/チャンネル・ステータス・ビットのリクエスト信号をユーザーインターフェースに送信します。
4. 受信した制御信号に応じて、ユーザーは左と右のチャンネルのオーディオデータと対応する有効性ビット/ユーザービット/チャンネル・ステータス・ビットを送信します。
5. コントローラは、ユーザーからのデータを SPDIF プロトコルに従ってパックし、BMC エンコードします。
6. 最後に、ODDR を介して送信します。

# 4 信号の定義

## 4.1 User Logic 側の信号

表 4-1 User Logic 側の信号

| 番号 | 信号名                   | 方向 | 説明                    | 備考                            |
|----|-----------------------|----|-----------------------|-------------------------------|
| 1  | I_rst_n               | I  | リセット                  | すべての信号の入出力方向は、コントローラを基準としています |
| 2  | I_clk                 | I  | クロック                  |                               |
| 3  | I_audio_d             | I  | オーディオデータ              |                               |
| 4  | I_validity_bit        | I  | 有効性ビット                |                               |
| 5  | I_user_bit            | I  | ユーザービット               |                               |
| 6  | I_chan_status_bit     | I  | チャンネル・ステータス・ビット       |                               |
| 7  | O_audio_d_req         | O  | オーディオデータのリクエスト        |                               |
| 8  | O_validity_bit_req    | O  | 有効性ビットのリクエスト          |                               |
| 9  | O_user_bit_req        | O  | ユーザービットのリクエスト         |                               |
| 10 | O_chan_status_bit_req | O  | チャンネル・ステータス・ビットのリクエスト |                               |
| 11 | O_block_start_flag    | O  | ブロック開始フラグ             |                               |
| 12 | O_sub_frame1_flag     | O  | Sub Frame1 開始フラグ      |                               |
| 13 | O_sub_frame0_flag     | O  | Sub Frame0 開始フラグ      |                               |

## 4.2 送信側の信号

表 4-2 送信側の信号

| 番号 | 信号名             | 方向 | 説明          | 備考                            |
|----|-----------------|----|-------------|-------------------------------|
| 1  | O_spdif_tx_data | O  | SPDIF 転送データ | すべての信号の入出力方向は、コントローラを基準としています |

# 5 パラメータの説明

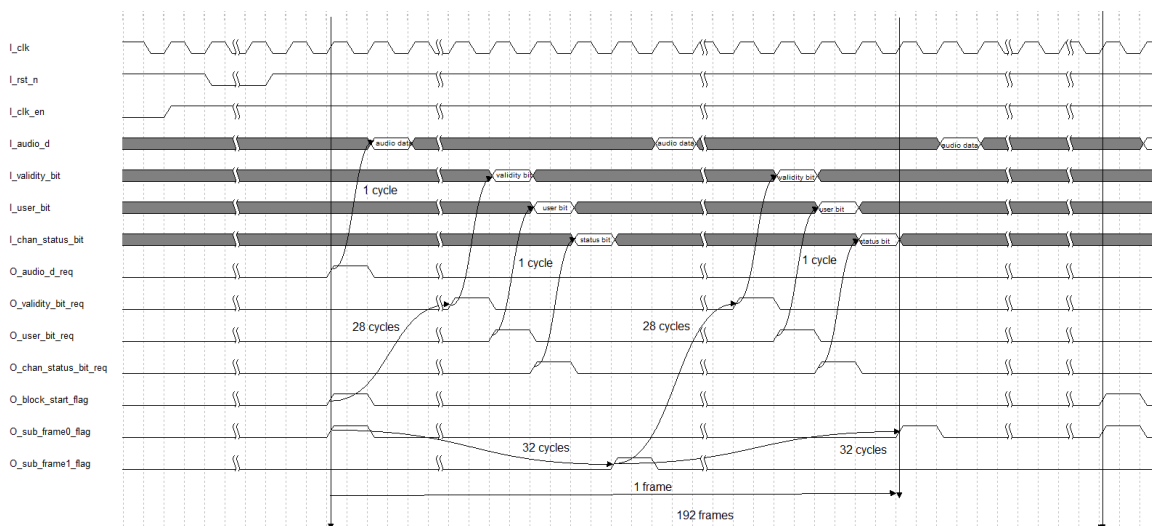
SPDIF Transmitter IP のパラメータを次に示します：

**表 5-1 GUI パラメーター一覧**

| 番号 | パラメータ名           | 許容範囲  | デフォルト値 | 説明              |
|----|------------------|-------|--------|-----------------|
| 1  | SPDIF_DATA_WIDTH | 16~24 | 24     | 入力されるオーディオデータの幅 |

# 6 タイミング

図 6-1 ユーザーインターフェースでの操作



**注記：**

- クロックイネーブル信号が有効になった後、コントローラを 1 回リセットする必要があります。
- すべての入出力情報は、クロックの立ち上がりエッジに揃えられます。
- O\_block\_start\_flag 信号は、周期長  $192 \times 64 = 12288$  で定期的送信されます。
- O\_sub\_frame0\_flag および O\_sub\_frame1\_flag 信号は、64 の周期長で定期的送信されます。
- ユーザーは、O\_block\_start\_flag、O\_sub\_frame0\_flag、O\_sub\_frame1\_flag、O\_audio\_d\_req、O\_user\_bit\_req、O\_chan\_status\_bit\_req などのタイミング信号に従って、対応するオーディオデータと制御情報をコントローラに送信します。
- すべてのリクエスト信号とフラグ信号は 1 クロックサイクル維持されます。ユーザーは、リクエスト信号の立ち上がりエッジで対応するデータを送信する必要があります。

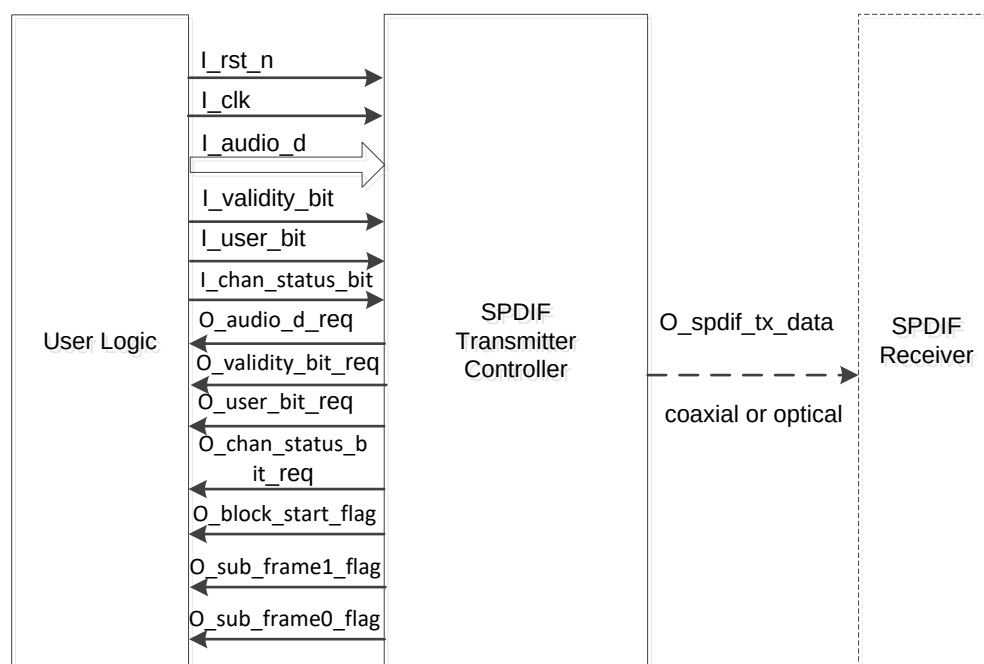
# 7 適用例

## 7.1 概要

このセクションでは、Gowin ソフトウェアの GUI を使用して SPDIF Transmitter IP を生成する方法について説明します。

## 7.2 ブロック図

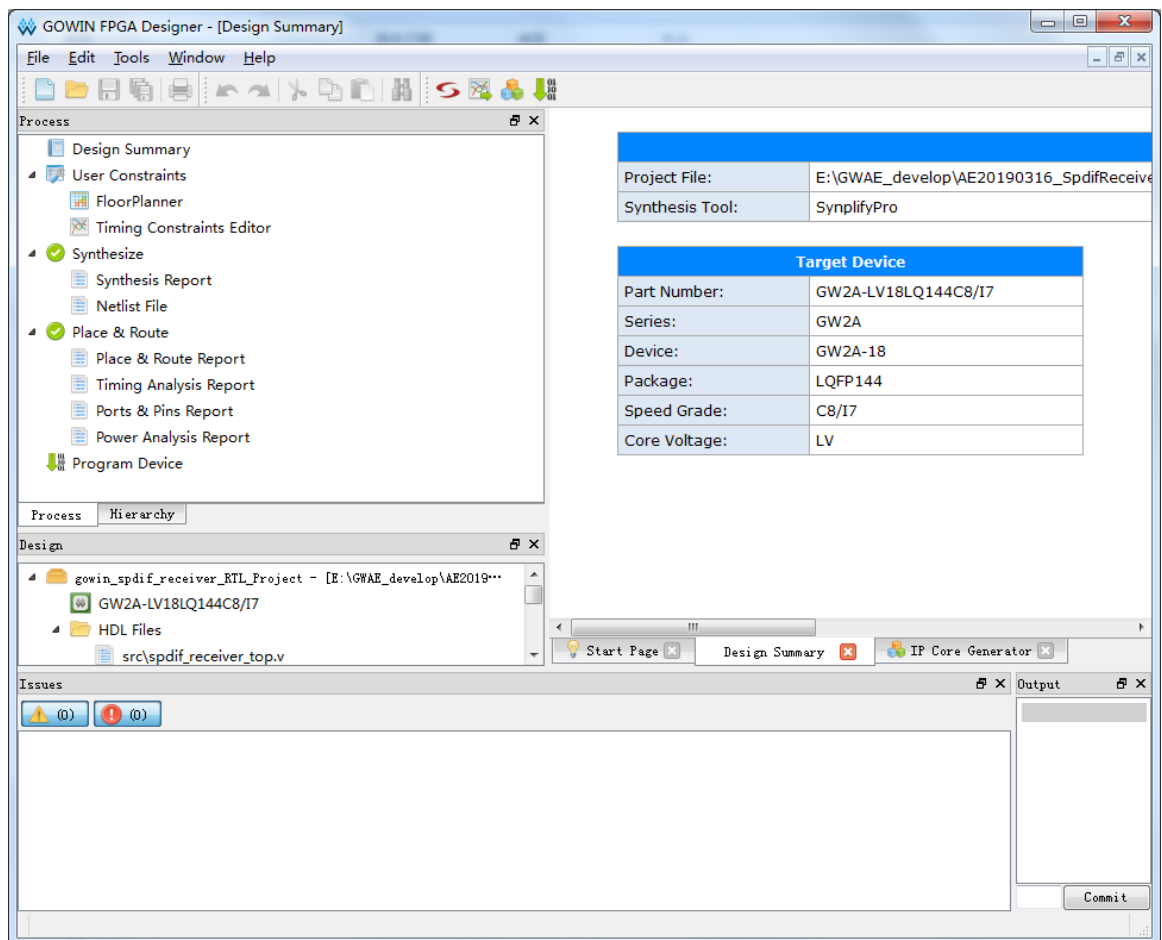
図 7-1 ブロック図



## 7.3 IP の呼び出し

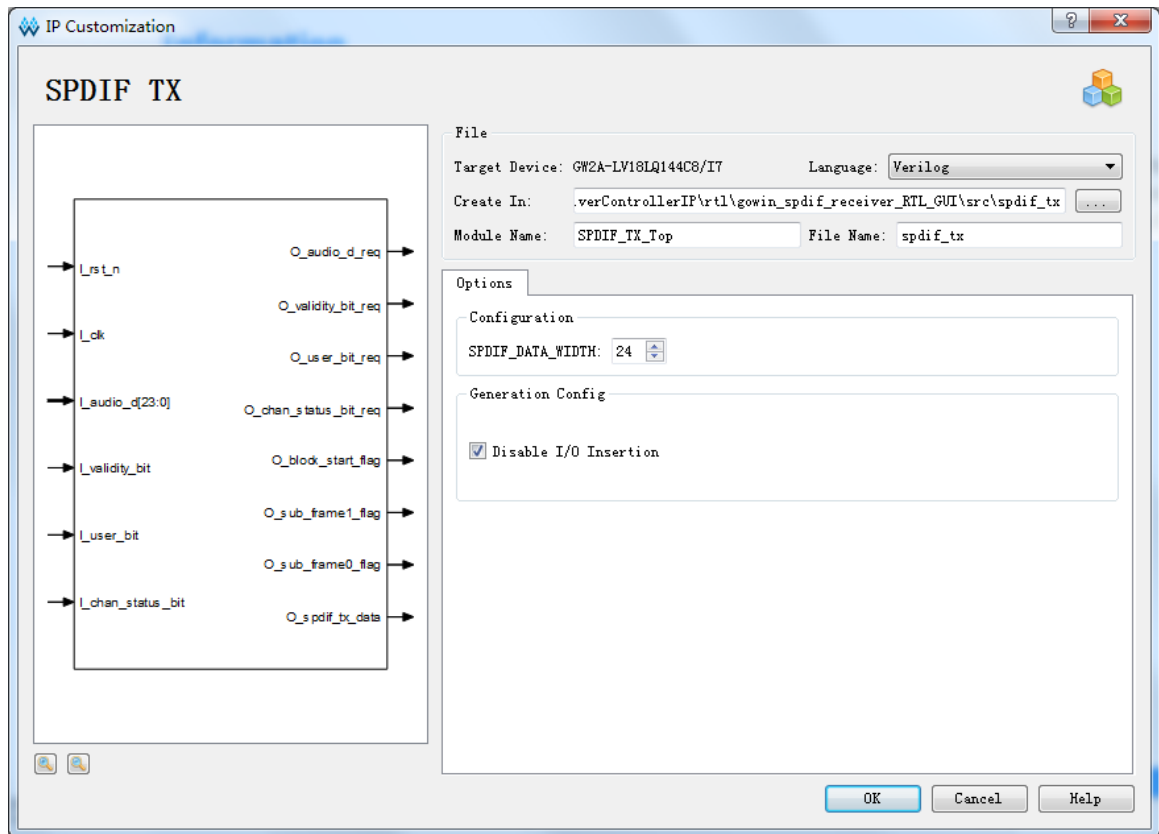
1. Gowin ソフトウェアを起動後、プロジェクトを開きます (図 7-2) :

図 7-2 Gowin Software の GUI



2. “Tools > IP Core Generator” を選択すると、構成 GUI が表示されます(図 7-3)。下図に示すように構成できます。

図 7-3 IP の構成 GUI



3. この IP をインスタンス化します (図 7-4) :

図 7-4 SPDIF\_TX\_Top のインスタンス化

