



Gowin Flash Controller IP ユーザーガイド

IPUG901-1.8.5J, 2025-06-13

著作権について(2025)

著作権に関する全ての権利は、**Guangdong Gowin Semiconductor Corporation** に留保されています。

GOWIN **高云**、Gowin、及びLittleBeeは、当社により、中国、米国特許商標庁、及びその他の国において登録されています。商標又はサービスマークとして特定されたその他全ての文字やロゴは、それぞれの権利者に帰属しています。何れの団体及び個人も、当社の書面による許可を得ず、本文書の内容の一部もしくは全部を、いかなる視聴覚的、電子的、機械的、複写、録音等の手段によりもしくは形式により、伝搬又は複製をしてはなりません。

免責事項

当社は、GOWINSEMI Terms and Conditions of Sale (GOWINSEMI取引条件)に規定されている内容を除き、(明示的か又は黙示的かに拘わらず)いかなる保証もせず、また、知的財産権や材料の使用によりあなたのハードウェア、ソフトウェア、データ、又は財産が被った損害についても責任を負いません。当社は、事前の通知なく、いつでも本文書の内容を変更することができます。本文書を参照する何れの団体及び個人も、最新の文書やエラッタ(不具合情報)については、当社に問い合わせる必要があります。

バージョン履歴

日付	バージョン	説明
2019/08/30	1.0J	初版。
2019/10/24	1.1J	● FLASH64KZ Register interface controller をサポート。 ● FLASH608K Register interface controller をサポート。 ● FLASH608K Wishbone interface controller をサポート。
2019/11/04	1.2J	GW1NRF-4B の FLASH256K Register interface および Wishbone interface controller のサポートを追加。
2019/11/18	1.3J	● FLASH96K controller のユーザーインターフェースの設計を簡素化。 ● FLASH96K controller の既知のシミュレーションの問題を修正。
2019/12/25	1.4J	● FLASH64K Register interface controller をサポート。 ● FLASH256K および FLASH608K AHB interface controller をサポート。
2020/11/09	1.5J	● FLASH128K Register interface controller をサポート。 ● FLASH256K および FLASH608K APB interface controller をサポート。 ● FLASH256KA Register interface controller をサポート。 ● FLASH256KA Wishbone interface controller をサポート。 ● FLASH256KA AHB interface controller をサポート。 ● FLASH256KA APB interface controller をサポート。
2021/11/18	1.6J	● FLASH96KA Register interface controller をサポート。 ● FLASH96KA Wishbone interface controller をサポート。 ● FLASH96KA AHB interface controller をサポート。 ● FLASH96KA AHB interface controller をサポート。
2022/03/01	1.7J	FLASH96KA Wishbone、AHB、および APB interface controller を削除。
2022/10/28	1.8J	● FLASH256KA Register、AHB、APB、および Wishbone interface controller を削除。 ● FLASH128K Register interface controller を削除。
2022/11/24	1.8.1J	「3.1.1 Register インターフェース」に FLASH96KA の注記を追加。
2023/01/05	1.8.2J	「4 信号の定義」に注記を追加。
2023/01/13	1.8.3J	「4 信号の定義」の注記を更新。
2023/02/03	1.8.4J	「4 信号の定義」における説明を更新。
2025/06/13	1.8.5J	「4 信号の定義」の注記を更新。

目次

目次	i
図一覧	iii
表一覧	iv
1 本マニュアルについて	1
1.1 マニュアルの内容	1
1.2 関連ドキュメント	1
1.3 用語、略語	2
1.4 テクニカル・サポートとフィードバック	2
2 機能の紹介	3
2.1 概要	3
2.2 特徴	3
3 動作原理	4
3.1 インターフェースの動作原理	4
3.1.1 Register インターフェース	4
3.1.2 Wishbone インターフェース	5
3.1.3 AHB インターフェース	5
3.1.4 APB インターフェース	5
3.2 レジスタの動作原理	6
3.2.1 行アドレス・レジスタ	7
3.2.2 列アドレス・レジスタ	7
3.2.3 読み出しデータ・レジスタ	7
3.2.4 書き込みデータ・レジスタ	7
3.2.5 命令レジスタ	7
3.2.6 ステータス・レジスタ	8
3.2.7 開始フラグ・レジスタ	8
4 信号の定義	9
5 パラメータの定義	12
6 インターフェースの構成	13

7 リファレンス・デザイン	14
----------------------------	-----------

図一覧

図 3-1 Register インターフェース	4
図 3-2 Wishbone インターフェース	5
図 3-3 AHB インターフェース	5
図 3-4 APB インターフェース.....	6
図 6-1 Gowin Flash Controller の構成	13

表一覧

表 1-1 用語、略語	2
表 3-1 Flash Controller のレジスタ一覧.....	7
表 4-1 Gowin Flash Controller の信号の定義	9
表 5-1 Gowin Flash Controller のパラメータの定義	12

1 本マニュアルについて

1.1 マニュアルの内容

このマニュアルは、ユーザーが Gowin Flash Controller IP を使いこなせるよう、その機能、信号の定義、動作原理、GUI での呼び出しについて説明しています。

1.2 関連ドキュメント

GOWIN セミコンダクターのホームページ www.gowinsemi.com/ja から、以下の関連ドキュメントがダウンロード、参考できます：

- GW1N シリーズ FPGA 製品データシート([DS100](#))
- GW1NR シリーズ FPGA 製品データシート([DS117](#))
- GW1NS シリーズ FPGA 製品データシート([DS821](#))
- GW1NSR シリーズ FPGA 製品データシート([DS861](#))
- GW1NRF シリーズ Bluetooth FPGA 製品データシート([DS891](#))
- Gowin ソフトウェア ユーザーガイド([SUG100](#))
- Gowin User Flash ユーザーガイド([UG295](#))

1.3 用語、略語

本マニュアルで使用される用語、略語、及びその意味を表 1-1 に示します。

表 1-1 用語、略語

用語、略語	正式名称	意味
AHB	Advanced High Performace Bus	高度な高性能バス
APB	Advanced Peripheral Bus	高度な周辺バス
FPGA	Field Programmable Gate Array	フィールド・プログラマブル・ゲート・アレイ
MCU	Microcontroller Unit	マイクロコントローラ・ユニット
IP	Intellectual Property	設計資産

1.4 テクニカル・サポートとフィードバック

GOWIN セミコンダクターは、包括的な技術サポートをご提供しています。使用に関するご質問、ご意見については、直接弊社までお問い合わせください。

ホームページ : www.gowinsemi.com/ja

E-mail : support@gowinsemi.com

2 機能の紹介

2.1 概要

Gowin Flash Controller には、Register インターフェース、AHB インターフェース、APB インターフェース、および Wishbone インターフェースの 4 つのインターフェースが含まれています。Gowin Flash Controller は、AHB インターフェース、APB インターフェース、および Wishbone インターフェースを介して MCU と通信できます。

2.2 特徴

Gowin Flash Controller IP の特徴：

- Register インターフェースを介して FLASH96K の読み出しと書き込みを行うことをサポート。
- Register インターフェース、AHB インターフェース、APB インターフェース、および Wishbone インターフェースを介して FLASH256K の読み出しと書き込みを行うことをサポート。
- Register インターフェースを介して FLASH96KA の読み出しと書き込みを行うことをサポート。
- Register インターフェース、AHB インターフェース、APB インターフェース、および Wishbone インターフェースを介して FLASH608K の読み出しと書き込みを行うことをサポート。
- Register インターフェースを介して FLASH64KZ の読み出しと書き込みを行うことをサポート。
- Register インターフェースを介して FLASH64K の読み出しと書き込みを行うことをサポート。
- AHB インターフェース、APB インターフェース、および Wishbone インターフェースを介して MCU と通信可能。

3 動作原理

3.1 インターフェースの動作原理

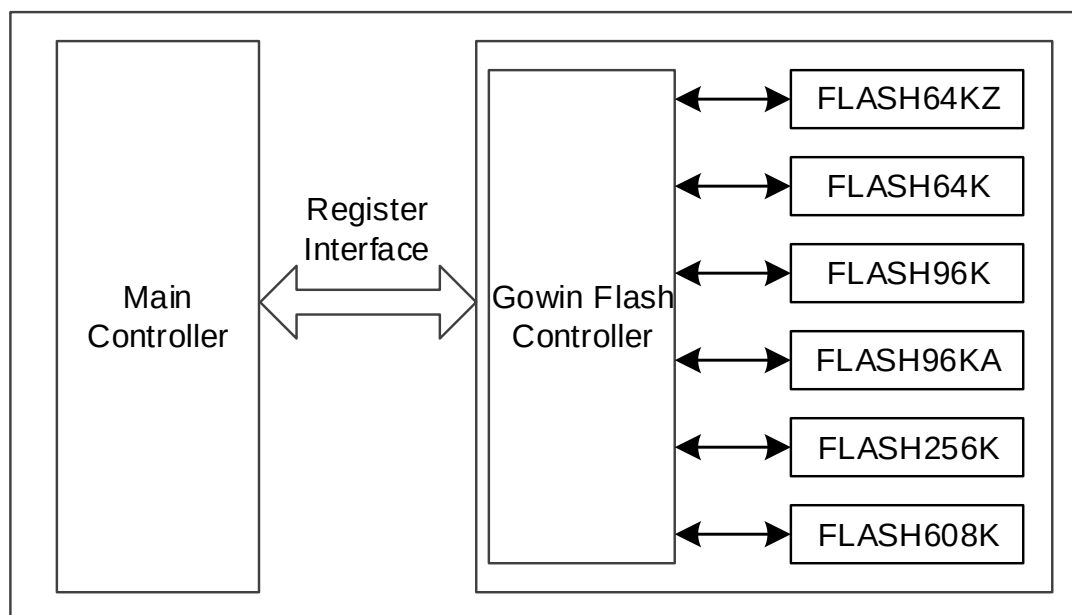
3.1.1 Register インターフェース

図 3-1 に示すように、メインコントローラは、Register インターフェースを介して命令またはデータを Gowin Flash Controller IP に送信します。その後、Gowin Flash Controller IP はそれを FLASH96K、FLASH96KA、FLASH256K、FLASH64KZ、FLASH64K、または FLASH608K に送信します。または、FLASH96K、FLASH96KA^[1]、FLASH256K、FLASH64KZ、FLASH64K、FLASH608K のデータは Gowin Flash Controller IP の Register インターフェースを介してメインコントローラにアップロードされます。

注記：

- [1] 読み出し：12 クロックサイクル。
- [1] Done 信号のパルス幅は 2 クロックサイクルです。

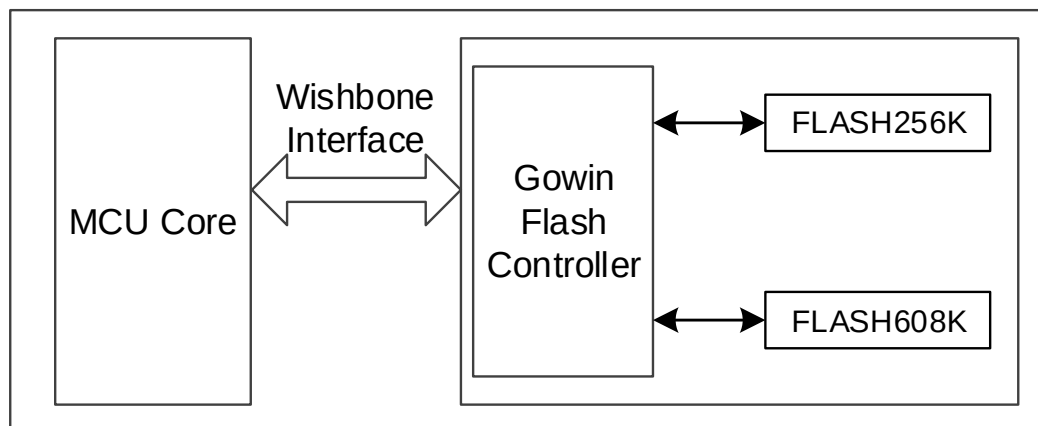
図 3-1 Register インターフェース



3.1.2 Wishbone インターフェース

MCU コアは命令またはデータを Wishbone インターフェースを介して Gowin Flash Controller IP に送信します。その後、Gowin Flash Controller IP はそれを FLASH608K または FLASH256K に送信します。または、FLASH608K または FLASH256K のデータは Gowin Flash Controller IP の Wishbone インターフェースを介して MCU コアにアップロードされます(図 3-2)。

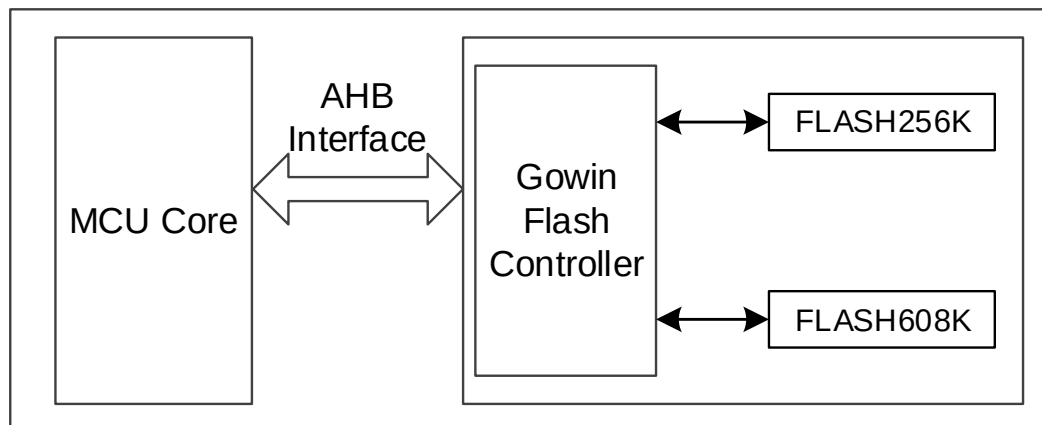
図 3-2 Wishbone インターフェース



3.1.3 AHB インターフェース

MCU コアは命令またはデータを AHB インターフェースを介して Gowin Flash Controller IP に送信します。その後、Gowin Flash Controller IP はそれを FLASH608K または FLASH256K に送信します。または、FLASH608K または FLASH256K のデータは Gowin Flash Controller IP の AHB インターフェースを介して MCU コアにアップロードされます(図 3-3)。

図 3-3 AHB インターフェース

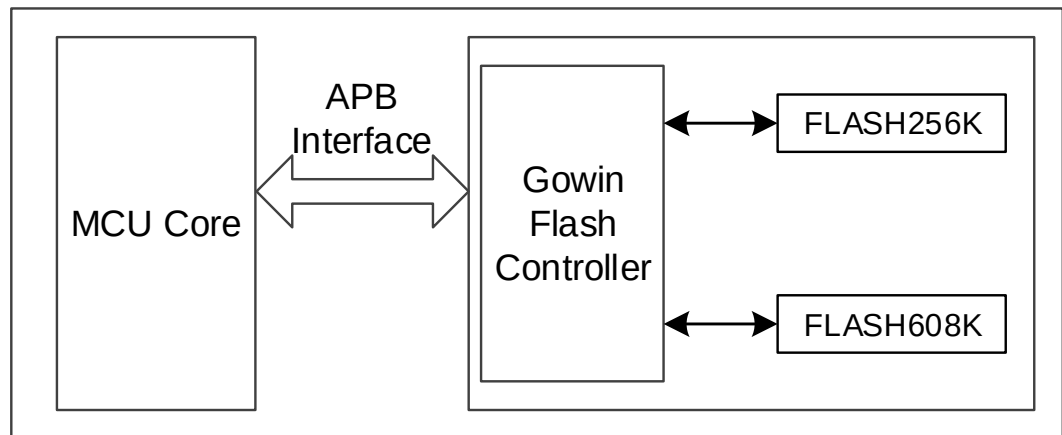


3.1.4 APB インターフェース

MCU コアは命令またはデータを APB インターフェースを介して Gowin Flash Controller IP に送信します。その後、Gowin Flash Controller IP はそれを FLASH608K または FLASH256K に送信します。または、FLASH608K または FLASH256K のデータは Gowin Flash Controller IP の

APB インターフェースを介して MCU コアにアップロードされます(図 3-4)。

図 3-4 APB インターフェース



3.2 レジスタの動作原理

Wishbone インターフェース、AHB インターフェース、および APB インターフェースの Flash Controller IP には同じレジスタがあります：

- 行アドレス・レジスタ
- 列アドレス・レジスタ
- 読み出しデータ・レジスタ
- 書き込みデータ・レジスタ
- 命令レジスタ
- ステータス・レジスタ
- 開始フラグ・レジスタ

表 3-1 Flash Controller のレジスタ一覧

レジスタ名	レジスタのアドレス	レジスタの幅	タイプ	説明
XADDR	0x00	9、7、6、または 5	読み出し/書き込み	行アドレス・レジスタ
YADDR	0x04	6	読み出し/書き込み	列アドレス・レジスタ
RDATA	0x08	32	読み出し専用	読み出しデータ・レジスタ
WDATA	0x0C	32	読み出し/書き込み	書き込みデータ・レジスタ
CR	0x10	8	読み出し/書き込み	命令レジスタ
SR	0x14	8	読み出し専用	ステータス・レジスタ
START	0x18	1	読み出し/書き込み	開始フラグ・レジスタ

ユーザーは、Wishbone、AHB、または APB バスインターフェースを介して Flash での読み出し、書き込み、および消去を実現します。

3.2.1 行アドレス・レジスタ

行アドレス・レジスタのアドレスは 0x00 であり、行アドレス・レジスタは Flash の行アドレスを格納します。行アドレス・レジスタの幅：FLASH608K の場合は 9 ビット、FLASH256K の場合は 7 ビット、FLASH96K と FLASH96KA の場合は 6 ビット、FLASH64KZ と FLASH64K の場合は 5 ビットです。

3.2.2 列アドレス・レジスタ

列アドレス・レジスタのアドレスは 0x04 で、列アドレス・レジスタの幅は 6 ビットです。列アドレス・レジスタは Flash の列アドレスを格納します。

3.2.3 読み出しデータ・レジスタ

読み出しデータ・レジスタのアドレスは 0x08 で、読み出しデータ・レジスタの幅は 32 ビットです。読み出しデータ・レジスタのは Flash からの読み出しデータを格納します。

3.2.4 書き込みデータ・レジスタ

書き込みデータ・レジスタのアドレスは 0x0C で、書き込みデータ・レジスタの幅は 32 ビットです。書き込みデータ・レジスタは Flash への書き込みデータを格納します。

3.2.5 命令レジスタ

命令レジスタのアドレスは 0x10 で、命令レジスタの幅は 8 ビットで、

2 ビット([1 : 0])のみが使用されます。CR [1 : 0] = 2'b10 の場合、消去操作が実行され、CR [1 : 0] = 2'b01 の場合、書き込み操作が実行され、CR [1 : 0] = 2'b00 の場合、読み出し操作が実行されます。

3.2.6 ステータス・レジスタ

ステータス・レジスタのアドレスは 0x14 で、ステータス・レジスタの幅は 8 ビットで、最下位ビットのみが使用されます。Flash コントローラから読み出し、書き込み、または消去操作の完了信号を受信します。SR[0] = 1'b1 は、読み出し、書き込み、または消去操作が完了したことを意味します。

3.2.7 開始フラグ・レジスタ

開始フラグ・レジスタのアドレスは 0x18 で、開始フラグ・レジスタの幅は 1 ビットです。開始フラグ・レジスタの START 値が 1 で、ステータス・レジスタの SR[0]値が 0 の場合、Flash コントローラは動作を開始します。

4 信号の定義

Gowin Flash Controller の信号の定義を表 4-1 に示します。対応するプリミティブの詳細については、『Gowin User Flash ユーザーガイド (UG295)』を参照してください。

表 4-1 Gowin Flash Controller の信号の定義

番号	信号名	方向	幅(ビット)	説明	備考
1	clk_i	入力	1	クロック信号	プリミティブ : FLASH96K インターフェース : Register Interface
2	nrst_i	入力	1	リセット信号	
3	r_en_i	入力	1	読み出しイネーブル	
4	clear_page_enable_i	入力	1	ページクリア・イネーブル	
5	prog_enable_i	入力	1	プログラム・イネーブル	
6	write_page_enable_i	入力	1	ページ書き込みイネーブル	
7	erase_en_i	入力	1	消去イネーブル	
8	pre_prog_i	入力	1	プレプログラム信号	
9	wyaddr_i	入力	[8:0]	Y 方向アドレス	
10	wxaddr_i	入力	[5:0]	X 方向アドレス	
11	page_address	入力	[5:0]	ページアドレス	
12	wdata_i	入力	[31:0]	Flash への書き込みデータ	
13	rdata_o	出力	[31:0]	Flash からの読み出しデータ	
14	done_flag_o	出力	1	完了フラグ	
15	wb_clk_i	入力	1	マスタークロック	● プリミティブ : FLASH256K インターフェース : Wishbone Interface ● プリミティブ : FLASH608K インターフェース :
16	wb_rst_i	入力	1	同期リセット、アクティブ High	
17	wb_addr_i	入力	[4:0]	下位アドレスビット	
18	wb_data_i	入力	[31:0]	データバス入力	
19	wb_data_o	出力	[31:0]	データバス出力	

番号	信号名	方向	幅(ビット)	説明	備考
20	wb_we_i	入力	1	書き込みイネーブル	Wishbone Interface
21	wb_stb_i	入力	1	ストロブ信号/コア選択	
22	wb_cyc_i	入力	1	有効なバスサイクル	
23	wb_ack_o	出力	1	バスサイクル確認	
24	wdata_i	入力	[31:0]	Flash への書き込みデータ	● プリミティブ : FLASH96KA インターフェース : Register interface ● プリミティブ : FLASH256K インターフェース : Register Interface ● プリミティブ : FLASH608K インターフェース : Register Interface ● プリミティブ : FLASH64KZ、 FLASH64K インターフェース : Register Interface
25	wyaddr_i	入力	[5:0]	Y 方向アドレス	
26	wxaddr_i	入力	[8/6/5/4:0]	X 方向アドレス	
27	erase_en_i	入力	1	消去イネーブル	
28	done_flag_o	出力	1	完了フラグ	
29	start_flag_i	入力	1	開始フラグ	
30	clk_i	入力	1	クロック信号	
31	nrst_i	入力	1	リセット信号	
32	rdata_o	出力	[31:0]	Flash からの読み出しデータ	
33	wr_en_i	入力	1	書き込みイネーブルまたは読み出しイネーブル 1: 書き込みイネーブル 0: 読み出しイネーブル	
34	sleep_i	入力	1	スリープ状態の動的制御	● プリミティブ : FLASH64K インターフェース : Register Interface ● プリミティブ : FLASH96KA インターフェース : Register Interface
35	AHB_HRDATA	出力	[31:0]	読み出しデータバス	● プリミティブ : FLASH256K インターフェース : AHB Interface ● プリミティブ : FLASH608K インターフェース : AHB Interface
36	AHB_HREADY	出力	1	スレーブ準備完了	
37	AHB_HRESP	出力	[1:0]	スレーブ応答	
38	AHB_HTRANS	入力	[1:0]	転送タイプ	
39	AHB_HSIZE	入力	[2:0]	転送サイズ	
40	AHB_HWRITE	入力	1	転送方向	
41	AHB_HADDR	入力	[31:0]	アドレスバス	
42	AHB_HWDATA	入力	[31:0]	書き込みデータバス	
43	AHB_HSEL	入力	1	スレーブセレクト	
44	AHB_HCLK	入力	1	システムクロック	
45	AHB_HRESET n	入力	1	システム・リセット	

番号	信号名	方向	幅(ビット)	説明	備考
46	PRDATA	出力	[31:0]	読み出しデータバス	● プリミティブ : FLASH256K インターフェース : APB Interface ● プリミティブ : FLASH608K インターフェース : APB Interface
47	PREADY	出力	1	スレーブ準備完了	
48	PCLK	入力	1	システムクロック	
49	PSEL	入力	1	選択信号	
50	PENABLE	入力	1	イネーブル信号	
51	PWRITE	入力	1	書き込み信号	
52	PADDR	入力	[31:0]	アドレス信号	
53	PWDATA	入力	[31:0]	書き込みデータ	
54	PRESETn	入力	1	システム・リセット	

注記：

- `clk_i`に必要なクロック周波数は 50MHz(クロックサイクルが 20ns)です。コード内部の消去操作(ページ消去)のカウント値が合計 5501000 であるため、`erase_en_i`と `start_flag_i`のアサーションから `done_flag_o`のプルアップまで $20\text{ns} \times 5501000 = 110.02\text{ms}$ かかることになります。
- コード内部の書き込み操作(32 ビットのデータ)のカウント値が合計 2500 であるため、`wr_en_i`と `start_flag_i`のアサーションから `done_flag_o`のプルアップまで、合計 $20\text{ns} \times 2500 = 50\text{us}$ かかることになります。
- 実際の `clk_i`クロック周波数が 50MHz 以下の場合、動作時間が長くなります。例：
`clk_i`のクロック周波数が 25MHz(つまり、クロックサイクルが 40ns)の場合、`erase_en_i`と `start_flag_i`のアサーションから `done_flag_o`のプルアップまで $40\text{ns} \times 5501000 = 220.04\text{ms}$ かかり、`wr_en_i`と `start_flag_i`のアサーションから `done_flag_o`のプルアップまで、合計 $40\text{ns} \times 2500 = 100\text{us}$ かかることになります。
- コードは更新される可能性があります。上記の数値は 50MHz 条件下での推定値であり、参考値としてのみご利用ください。具体的な時間は、Flash のタイミング図およびシミュレーション結果と併せてご確認ください。

5 パラメータの定義

Gowin Flash Controller IP のパラメータの定義を表 5-1 に示します。

表 5-1 Gowin Flash Controller のパラメータの定義

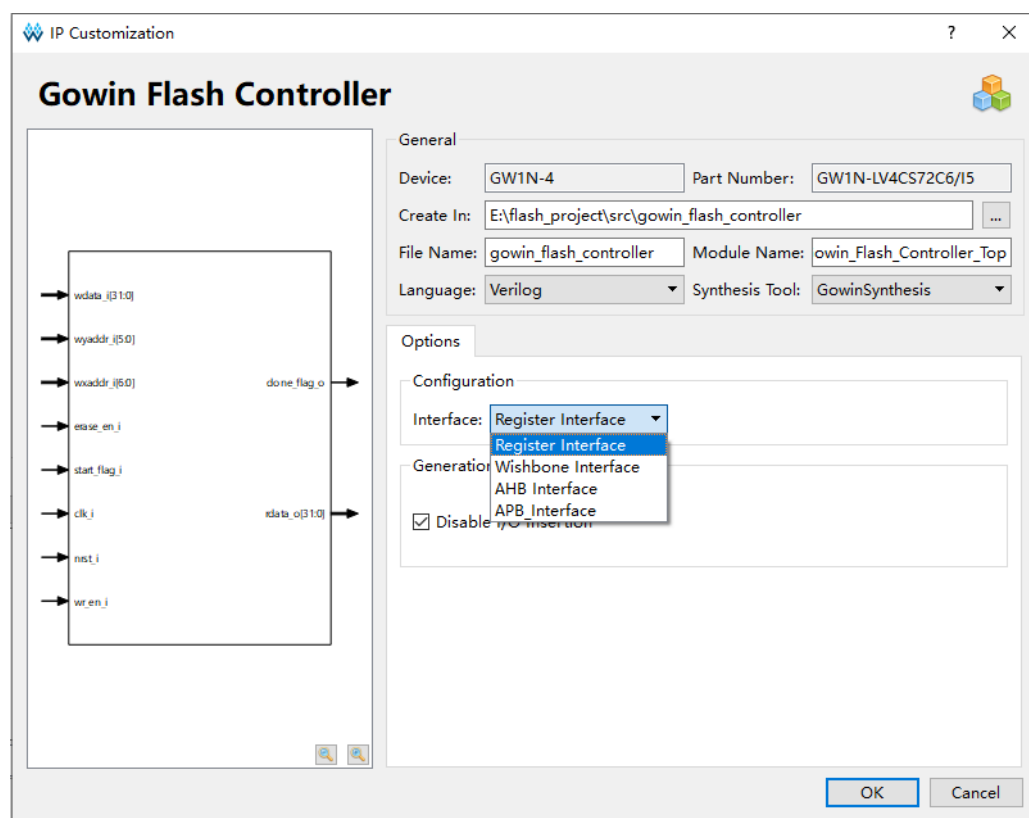
名称	説明	値
Interface	Gowin Flash Controller インターフェースの構成	● Register Interface ● AHB Interface ● APB Interface ● Wishbone Interface

6 インターフェースの構成

Gowin ソフトウェアの IP Core Generator を使用して、Gowin Flash Controller IP を呼び出して構成できます。

Gowin Flash Controller の構成を図 6-1 に示します。

図 6-1 Gowin Flash Controller の構成



7 リファレンス・デザイン

詳細については、GOWIN のホームページにおける Gowin Flash Controller [リファレンス・デザイン](#)を参照してください。

