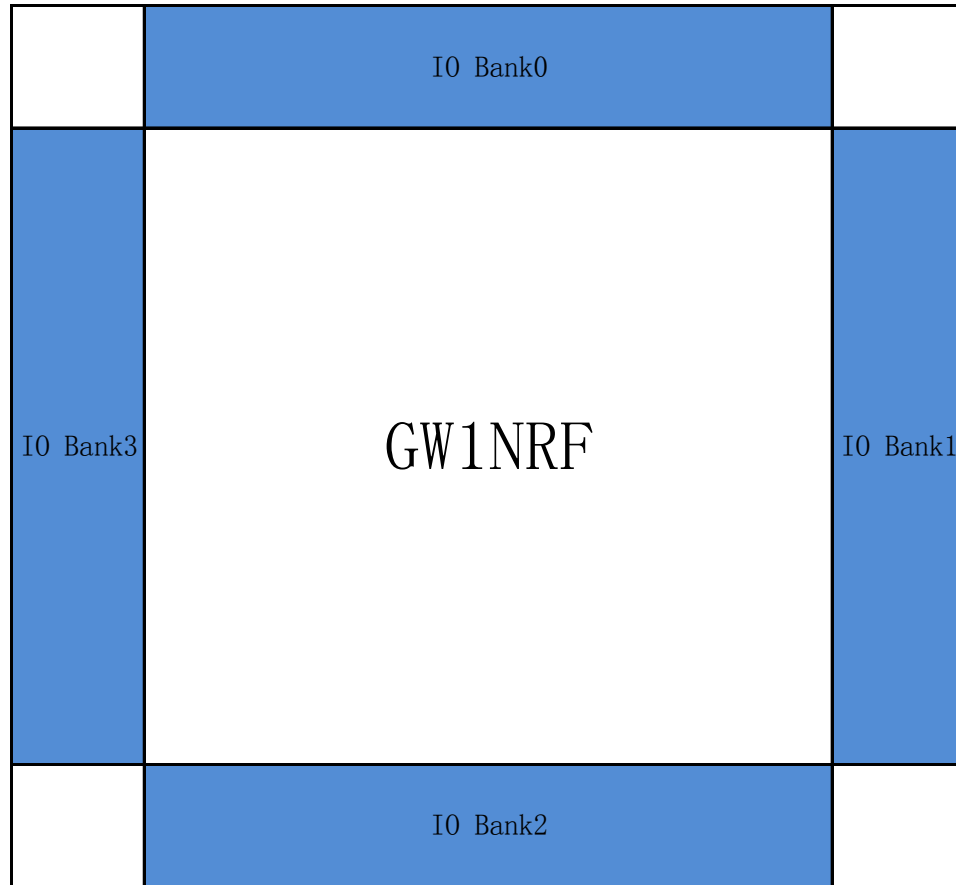


日付	バージョン	説明
2019/10/24	1.0J	初版。QN48パッケージおよびQN48Eパッケージをサポート。
2019/12/5	1.1J	ピンの情報を更新。
2020/9/11	1.2J	BLEピンの説明を追加。ピン一覧からpピンを削除。
2021/12/14	1.3J	ピンの定義を更新。 JTAGピンの注記を更新。
2022/10/20	1.3.1J	「Power」シートにおける注記を更新。 「ピンの定義」シートにおける注記を更新。
2023/5/4	1.3.2J	「Power」シートのQN48/QN48Eパッケージのepadの注記を更新。 「ピンの定義」シートにおけるCLKHOLD_Nピンの説明を更新。
2023/6/30	1.3.3J	MODE0、MODE1、およびMODE2ピンの説明を最適化。
2024/11/15	1.3.4J	「ピンの定義」シートにEPADピンの説明を追加。 「ピンの定義」シートにおけるReadyピンとDoneピンの方向の説明を最適化。

ピン名	方向	説明
ユーザーI/Oピン		
IO [End][Row/Column Number][A/B]	I/O	[End]は、L(left),R(right),B(bottom),T(top)を含む、ピンのデバイス内の位置情報を提供します。
		[Row/Column Number]は、ピンのデバイス内の具体的な行/列情報を提供し、[End]がT(top)またはB(bottom)の場合、列情報、即ちピンが対応するCFUの列番号を提供します。[End]がL(left)またはR(right)の場合、行情報、即ちピンが対応するCFUの行番号を提供します。
		[A/B]は差動信号ペアの情報を提供します。
多機能ピン		
IO [End][Row/Column Number][A/B]/MMM		/MMMは、ユーザーI/O機能に加えて、別の機能をさらに備えることを表します。これらの機能を使用しない場合、これらのピンはユーザーI/Oとして用いることができます。
D0	I/O	CPUモードにおけるデータポートD0
D1	I/O	CPUモードにおけるデータポートD1
D2	I/O	CPUモードにおけるデータポートD2
D3	I/O	CPUモードにおけるデータポートD3
D4	I/O	CPUモードにおけるデータポートD4
D5	I/O	CPUモードにおけるデータポートD5
D6	I/O	CPUモードにおけるデータポートD6
D7	I/O	CPUモードにおけるデータポートD7
WE_N	I	CPUモードにおけるD[7:0]の入出力方向を選択します。0の場合は書き込みを選択し、1の場合は読み出しを選択します。
DOUT	0	SERIALモードにおけるデータ出力
DIN	I、内部の弱いプルアップ	SERIALモードにおけるデータ入力
TMS	I、内部の弱いプルアップ	JTAGモードにおけるモード選択
TCK	I	JTAGモードにおけるシリアル・クロック入力
TDO	0	JTAGモードにおけるシリアル・データ出力
TDI	I、内部の弱いプルアップ	JTAGモードにおけるシリアル・データ入力
JTAGSEL_N	I、内部の弱いプルアップ	JTAGダウンロード機能復元信号
RECONFIG_N	I、内部の弱いプルアップ	GowinCONFIGグローバルリセット信号、アクティブLow
FASTRD_N	I	SPI FLASHアクセスモード選択信号。Lowレベルの場合はFast Readモードで、Highレベルの場合はReadモードです。
DONE ^[1]	0、内部の弱いプルアップ	Highレベルは、プログラミング・コンフィギュレーションが正常に完了したことを示します。Lowレベルは、プログラミング・コンフィギュレーションが完了していないか、失敗したことを示します。

ピン名	方向	説明
	I、内部の弱いプルアップ	DONE信号がLowの場合、チップの起動はDONE信号がHighになるまで遅延されます。
READY ^[1]	I/O、内部の弱いプルアップ	Highレベルの場合、デバイスにプログラミング・コンフィギュレーションを行うことができます。Lowレベルの場合、デバイスにプログラミング・コンフィギュレーションを行うことができません。
MI	I	MSPIモードにおけるMI
MO	O	MSPIモードにおけるMO
MCS_N	O	MSPIモードにおけるイネーブル信号、アクティブLow
MCLK	O	MSPIモードにおけるクロック出力。デフォルトの周波数は2.5MHz。
SCLK	I	SSPI、SERIAL、CPUモードにおけるクロック入力
SO	O	SSPIモードにおけるSO
SI	I/O	SSPIモードにおけるSI
SSPI_CS_N	I/O	SSPIモードにおけるイネーブル信号、アクティブLow、内部の弱いプルアップ
CLKHOLD_N	I、内部の弱いプルアップ	SSPIモードではアクティブHigh CPUモードではアクティブLow
GCLKC_[x]	I	GCLKT_[x]の差動入力ピン、C(Comp、負側)。[x]：グローバル・クロックの番号 ^[2]
GCLKT_[x]	I	グローバル・クロック入力ピン、T(True、正側)。[x]：グローバル・クロックの番号
LPLL_C_fb/RPLL_C_fb	I	左側/右側PLLフィードバック入力ピン。C(Comp、負側)
LPLL_T_fb/RPLL_T_fb	I	左側/右側PLLフィードバック入力ピン。T(True、正側)
LPLL_C_in/RPLL_C_in	I	左側/右側PLLクロック入力ピン。C(Comp、負側)
LPLL_T_in/RPLL_T_in	I	左側/右側PLLクロック入力ピン。T(True、正側)
MODE2	I、内部の弱いプルアップ	GowinCONFIGモード選択ポート。「VCCIO」としてマークされる場合、このピンは内部で電源に接続されており、「GND」としてマークされる場合、このピンは内部で接地されています。
MODE1	I、内部の弱いプルアップ	GowinCONFIGモード選択ポート。「VCCIO」としてマークされる場合、このピンは内部で電源に接続されており、「GND」としてマークされる場合、このピンは内部で接地されています。
MODE0	I、内部の弱いプルアップ	GowinCONFIGモード選択ポート。「VCCIO」としてマークされる場合、このピンは内部で電源に接続されており、「GND」としてマークされる場合、このピンは内部で接地されています。
BLEピン		
GPIO [Number]	I/O	BLEロジック入出力
ANT	I/O	RFシングルエンドアンテナ
ENABLE	I	チップイネーブル。イネーブル信号がLowの場合、チップは動作しません。
LF_XIN	I	32.768kHz XTAL
LF_XOUT	O	32.768kHz XTAL
XIN	I	48MHz XTAL
XOUT	O	48MHz XTAL
VCCGPIO	Power	内部MCUのGPIO電圧レベル
MCUVCC	Power	DC-DC、外部インダクタ、および外部コンデンサによって生成されます。

ピン名	方向	説明
SW_DCDC	Power	電源スイッチピン。このピンをインダクタのスイッチノードに接続し、4.7uHのインダクタと2.2uF/4.7uFのコンデンサを接続します。
VBAT1	Power	DC-DC電源電圧
VBAT2	Power	電源電圧
その他のピン		
NC	NA	予約(未使用)
VSS	NA	Groundピン
VCC	NA	コア電圧供給ピン
VCCIO#	NA	I/O BANK#電圧供給ピン
VCCX	NA	補助電圧供給ピン
EPAD	NA	露出パッド、接地
注記： ^[1] READYとDONEピンのデフォルト状態は、内部の弱いプルアップを持つオープンドレイン出力です。コンフィギュレーション中、DONEは0を出力します。 ^[2] シングルエンド入力の場合、GCLKC_[x]ピンはグローバル・クロック・ピンではありません。		



注記：

- [1] 各Bankには1つの独立したリファレンス電圧 (VREF) があります。
- [2] ユーザーはIOB内部のVREFソース (0.5*VCCIOに相当)を使用することができます。
- [3] また、外部のVREF入力を使用することも可能です (Bankの何れか1つのIOピンを外部のVREF入力に接続)。

注記： VCCXは最高電圧のVCCIO以上である必要があります。				
GW1NRF-4BデバイスQN48パッケージの電源供給の要件				
名称	説明		最小値	最大値
VCC	コア電圧	LVバージョンのコア電圧	1.14V	1.26V
		UVバージョンのコア電圧	1.71V	3.6V
VCCIO0/VCCIO3	I/O Bankの電源電圧。VCCIO0とVCCIO3は内部で接続されています。		1.14V	3.6V
VCCIO1/VCCIO2	I/O Bankの電源電圧。VCCIO1とVCCIO2は内部で接続されています。		1.14V	3.6V
VCCX	補助電圧		2.375V	3.6V
注記： 必須ではありませんが、EPADの接地を推奨します。				
GW1NRF-4BデバイスQN48Eパッケージの電源供給の要件				
名称	説明		最小値	最大値
VCC	コア電圧		1.14V	1.26V
VCCIO0/VCCIO3	I/O Bankの電源電圧。VCCIO0とVCCIO3は内部で接続されています。		1.14V	3.6V
VCCIO1/VCCIO2	I/O Bankの電源電圧。VCCIO1とVCCIO2は内部で接続されています。		1.14V	3.6V
VCCX	補助電圧		2.375V	3.6V
注記： 必須ではありませんが、EPADの接地を推奨します。				

注記：

- [1][2] QN48パッケージとQN48Eパッケージでは、IOL10B/TCKとGPIO8/TCKはピン5を共有し、IOL10A/TMSとGPIO11/TMSはピン7を共有します。
 [3][4] GW1NRF-4Bのコンフィギュレーション・ピンTDOがBLEのコンフィギュレーション・ピンTDIに接続され、これによってJTAGデジチェーンを形成します。
 [5] このピンは内部で接地されています。

ピン名	機能	BANK	コンフィギュレーション機能	差動Pair	LVDS	QN48	QN48E
IOB10A	I/O	2		True of IOB10B	NONE		
IOB10B	I/O	2		Comp of IOB10A	NONE		
IOB11A	I/O	2		True of IOB11B	NONE		
IOB11B	I/O	2		Comp of IOB11A	NONE		
IOB12A	I/O	2		True of IOB12B	TRUE		
IOB12B	I/O	2		Comp of IOB12A	TRUE		
IOB13A	I/O	2		True of IOB13B	NONE		
IOB13B	I/O	2		Comp of IOB13A	NONE		
IOB14A	I/O	2		True of IOB14B	TRUE		
IOB14B	I/O	2		Comp of IOB14A	TRUE		
IOB15A	I/O	2		True of IOB15B	NONE		
IOB15B	I/O	2		Comp of IOB15A	NONE		
IOB16A	I/O	2		True of IOB16B	TRUE		
IOB16B	I/O	2		Comp of IOB16A	TRUE		
IOB17A	I/O	2		True of IOB17B	NONE		
IOB17B	I/O	2		Comp of IOB17A	NONE		
IOB18A	I/O	2		True of IOB18B	TRUE		
IOB18B	I/O	2		Comp of IOB18A	TRUE		
IOB19A/GCLKT 5	I/O	2	GCLKT 5	True of IOB19B	NONE	17	17
IOB19B/GCLKC 5	I/O	2	GCLKC 5	Comp of IOB19A	NONE	18	18
IOB20A/GCLKT 4	I/O	2	GCLKT 4	True of IOB20B	TRUE	19	19
IOB20B/GCLKC 4	I/O	2	GCLKC 4	Comp of IOB20A	TRUE	20	20
IOB21A	I/O	2		True of IOB21B	NONE		
IOB21B	I/O	2		Comp of IOB21A	NONE		
IOB22A	I/O	2		True of IOB22B	TRUE		
IOB22B	I/O	2		Comp of IOB22A	TRUE		
IOB23A	I/O	2		True of IOB23B	NONE		
IOB23B	I/O	2		Comp of IOB23A	NONE		
IOB24A	I/O	2		True of IOB24B	TRUE		
IOB24B	I/O	2		Comp of IOB24A	TRUE		
IOB25A	I/O	2		True of IOB25B	NONE		
IOB25B	I/O	2		Comp of IOB25A	NONE		

注記：
^{[1][2]} QN48パッケージとQN48Eパッケージでは、IOL10B/TCKとGPIO8/TCKはピン5を共有し、IOL10A/TMSとGPIO11/TMSはピン7を共有します。
^{[3][4]} GW1NRF-4Bのコンフィギュレーション・ピンTDOがBLEのコンフィギュレーション・ピンTDIに接続され、これによってJTAGデジチェーンを形成します。
^[5] このピンは内部で接地されています。

ピン名	機能	BANK	コンフィギュレーション機能	差動Pair	LVDS	QN48	QN48E
IOB26A	I/O	2		True of IOB26B	TRUE	21	21
IOB26B	I/O	2		Comp of IOB26A	TRUE	22	22
IOB27A	I/O	2		True of IOB27B	NONE		
IOB27B	I/O	2		Comp of IOB27A	NONE		
IOB28A	I/O	2		True of IOB28B	NONE		
IOB28B	I/O	2		Comp of IOB28A	NONE		
IOB29A	I/O	2		True of IOB29B	NONE		
IOB29B	I/O	2		Comp of IOB29A	NONE		
IOB2A	I/O	2		True of IOB2B	TRUE		
IOB2B	I/O	2		Comp of IOB2A	TRUE		
IOB30A	I/O	2		True of IOB30B	TRUE		
IOB30B	I/O	2		Comp of IOB30A	TRUE		
IOB31A	I/O	2		True of IOB31B	NONE		
IOB31B	I/O	2		Comp of IOB31A	NONE		
IOB32A	I/O	2		True of IOB32B	TRUE	23	23
IOB32B	I/O	2		Comp of IOB32A	TRUE	24	24
IOB33A	I/O	2		True of IOB33B	NONE		
IOB33B	I/O	2		Comp of IOB33A	NONE		
IOB34A	I/O	2		True of IOB34B	TRUE		
IOB34B	I/O	2		Comp of IOB34A	TRUE		
IOB35A	I/O	2		True of IOB35B	NONE		
IOB35B	I/O	2		Comp of IOB35A	NONE		
IOB36A	I/O	2		True of IOB36B	TRUE		
IOB36B	I/O	2		Comp of IOB36A	TRUE		
IOB37A	I/O	2		True of IOB37B	NONE		
IOB37B	I/O	2		Comp of IOB37A	NONE		
IOB3A	I/O	2		True of IOB3B	NONE		
IOB3B	I/O	2		Comp of IOB3A	NONE		
IOB4A	I/O	2		True of IOB4B	TRUE		
IOB4B	I/O	2		Comp of IOB4A	TRUE		
IOB5A	I/O	2		True of IOB5B	NONE		
IOB5B	I/O	2		Comp of IOB5A	NONE		

注記：
^{[1][2]} QN48パッケージとQN48Eパッケージでは、IOL10B/TCKとGPIO8/TCKはピン5を共有し、IOL10A/TMSとGPIO11/TMSはピン7を共有します。
^{[3][4]} GW1NRF-4Bのコンフィギュレーション・ピンTDOがBLEのコンフィギュレーション・ピンTDIに接続され、これによってJTAGデジチェーンを形成します。
^[5] このピンは内部で接地されています。

ピン名	機能	BANK	コンフィギュレーション機能	差動Pair	LVDS	QN48	QN48E
I0B6A	I/O	2		True of I0B6B	TRUE		
I0B6B	I/O	2		Comp of I0B6A	TRUE		
I0B7A	I/O	2		True of I0B7B	NONE		
I0B7B	I/O	2		Comp of I0B7A	NONE		
I0B8A	I/O	2		True of I0B8B	TRUE		
I0B8B	I/O	2		Comp of I0B8A	TRUE		
I0B9A	I/O	2		True of I0B9B	NONE		
I0B9B	I/O	2		Comp of I0B9A	NONE		
IOL10A/TMS ^[1]	I/O	3	TMS	True_of_IOL10B	NONE	7	7
IOL10B/TCK ^[2]	I/O	3	TCK	Comp_of_IOL10A	NONE	5	5
IOL10C/SCLK	I/O	3	SCLK	True of IOL10D	NONE		
IOL10D/TDI	I/O	3	TDI	Comp of IOL10C	NONE	6	6
IOL10E/TDO ^[3]	I/O	3	TDO	True_of_IOL10F	NONE		8
IOL10F/RECONFIG N	I/O	3	RECONFIG N	Comp of IOL10E	NONE		
IOL10G/DONE	I/O	3	DONE	True of IOL10H	NONE		
IOL10H/READY	I/O	3	READY	Comp of IOL10G	NONE		
IOL10I	I/O	3		True of IOL10J	NONE		
IOL10J	I/O	3		Comp of IOL10I	NONE		
IOL11A/GCLKT 6	I/O	3	GCLKT 6	True of IOL11B	TRUE	8	
IOL11B/GCLKC 6	I/O	3	GCLKC 6	Comp of IOL11A	TRUE		
IOL12A	I/O	3		True of IOL12B	NONE		
IOL12B	I/O	3		Comp of IOL12A	NONE		
IOL13A	I/O	3		True of IOL13B	TRUE		
IOL13B	I/O	3		Comp of IOL13A	TRUE		
IOL14A	I/O	3		True of IOL14B	NONE		
IOL14B	I/O	3		Comp of IOL14A	NONE		
IOL15A	I/O	3		True of IOL15B	TRUE		
IOL15B	I/O	3		Comp of IOL15A	TRUE		
IOL16A	I/O	3		True of IOL16B	NONE		
IOL16B	I/O	3		Comp of IOL16A	NONE		
IOL17A	I/O	3		True of IOL17B	TRUE		
IOL17B	I/O	3		Comp of IOL17A	TRUE		

注記：

- [1][2] QN48パッケージとQN48Eパッケージでは、IOL10B/TCKとGPIO8/TCKはピン5を共有し、IOL10A/TMSとGPIO11/TMSはピン7を共有します。
 [3][4] GW1NRF-4Bのコンフィギュレーション・ピンTDOがBLEのコンフィギュレーション・ピンTDIに接続され、これによってJTAGデジチェーンを形成します。
 [5] このピンは内部で接地されています。

ピン名	機能	BANK	コンフィギュレーション機能	差動Pair	LVDS	QN48	QN48E
IOL18A	I/O	3		True of IOL18B	NONE		
IOL18B	I/O	3		Comp of IOL18A	NONE		
IOL2A	I/O	3		True of IOL2B	TRUE		
IOL2B	I/O	3		Comp of IOL2A	TRUE		
IOL3A/JTAGSEL N/LPLL T in	I/O	3	JTAGSEL N/LPLL T in	True of IOL3B	NONE	3	3
IOL3B/LPLL C in	I/O	3	LPLL C in	Comp of IOL3A	NONE		
IOL4A/LPLL T fb	I/O	3	LPLL T fb	True of IOL4B	TRUE		
IOL4B/LPLL C fb	I/O	3	LPLL C fb	Comp of IOL4A	TRUE		
IOL5A	I/O	3		True of IOL5B	NONE		
IOL5B	I/O	3		Comp of IOL5A	NONE		
IOL6A	I/O	3		True of IOL6B	TRUE		
IOL6B	I/O	3		Comp of IOL6A	TRUE		
IOL7A	I/O	3		True of IOL7B	NONE		
IOL7B	I/O	3		Comp of IOL7A	NONE		
IOL8A	I/O	3		True of IOL8B	TRUE		
IOL8B	I/O	3		Comp of IOL8A	TRUE		
IOL9A/GCLKT 7	I/O	3	GCLKT 7	True of IOL9B	NONE		
IOL9B/GCLKC 7	I/O	3	GCLKC 7	Comp of IOL9A	NONE		
IOR10A/MI/D7	I/O	1	MI/D7	True of IOR10B	NONE		
IOR10B/MO/D6	I/O	1	MO/D6	Comp of IOR10A	NONE		
IOR10C/MCS N/D5	I/O	1	MCS N/D5	True of IOR10D	NONE		
IOR10D/MCLK/D4	I/O	1	MCLK/D4	Comp of IOR10C	NONE		
IOR10E/FASTRD N/D3	I/O	1	FASTRD N/D3	True of IOR10F	NONE		
IOR10F/SI/D2	I/O	1	SI/D2	Comp of IOR10E	NONE		
IOR10G/SO/D1	I/O	1	SO/D1	True of IOR10H	NONE		
IOR10H/SSPI CS N/D0	I/O	1	SSPI CS N/D0	Comp of IOR10G	NONE		
IOR10I/DIN/CLKHOLD N	I/O	1	DIN/CLKHOLD N	True of IOR10J	NONE		
IOR10J/DOUT/WE N	I/O	1	DOUT/WE N	Comp of IOR10I	NONE		
IOR11A/GCLKT 3	I/O	1	GCLKT 3	True of IOR11B	TRUE	32	32
IOR11B/GCLKC 3	I/O	1	GCLKC 3	Comp of IOR11A	TRUE	31	31
IOR12A	I/O	1		True of IOR12B	NONE		
IOR12B	I/O	1		Comp of IOR12A	NONE		

注記：
^{[1][2]} QN48パッケージとQN48Eパッケージでは、IOL10B/TCKとGPIO8/TCKはピン5を共有し、IOL10A/TMSとGPIO11/TMSはピン7を共有します。
^{[3][4]} GW1NRF-4Bのコンフィギュレーション・ピンTDOがBLEのコンフィギュレーション・ピンTDIに接続され、これによってJTAGデジチェーンを形成します。
^[5] このピンは内部で接地されています。

ピン名	機能	BANK	コンフィギュレーション機能	差動Pair	LVDS	QN48	QN48E
IOR13A	I/O	1		True of IOR13B	TRUE		
IOR13B	I/O	1		Comp of IOR13A	TRUE		
IOR14A	I/O	1		True of IOR14B	NONE		
IOR14B	I/O	1		Comp of IOR14A	NONE		
IOR15A	I/O	1		True of IOR15B	TRUE		
IOR15B	I/O	1		Comp of IOR15A	TRUE		
IOR16A	I/O	1		True of IOR16B	NONE		
IOR16B	I/O	1		Comp of IOR16A	NONE		
IOR17A	I/O	1		True of IOR17B	TRUE		
IOR17B	I/O	1		Comp of IOR17A	TRUE		
IOR18A	I/O	1		True of IOR18B	NONE		
IOR18B	I/O	1		Comp of IOR18A	NONE		
IOR2A	I/O	1		True of IOR2B	TRUE		
IOR2B	I/O	1		Comp of IOR2A	TRUE		
IOR3A/RPLL T in	I/O	1	RPLL T in	True of IOR3B	NONE	35	35
IOR3B/RPLL C in	I/O	1	RPLL C in	Comp of IOR3A	NONE		
IOR4A/RPLL T fb	I/O	1	RPLL T fb	True of IOR4B	TRUE		
IOR4B/RPLL C fb	I/O	1	RPLL C fb	Comp of IOR4A	TRUE		
IOR5A	I/O	1		True of IOR5B	NONE		
IOR5B	I/O	1		Comp of IOR5A	NONE		
IOR6A	I/O	1		True of IOR6B	TRUE		
IOR6B	I/O	1		Comp of IOR6A	TRUE		
IOR7A	I/O	1		True of IOR7B	NONE		
IOR7B	I/O	1		Comp of IOR7A	NONE		
IOR8A	I/O	1		True of IOR8B	TRUE		
IOR8B	I/O	1		Comp of IOR8A	TRUE		
IOR9A/GCLKT 2	I/O	1	GCLKT 2	True of IOR9B	NONE	33	33
IOR9B/GCLKC 2	I/O	1	GCLKC 2	Comp of IOR9A	NONE		
IOT12A	I/O	0		True of IOT12B	NONE		
IOT12B	I/O	0		Comp of IOT12A	NONE		
IOT13A	I/O	0		True of IOT13B	NONE		
IOT13B	I/O	0		Comp of IOT13A	NONE		

注記：

- [1][2] QN48パッケージとQN48Eパッケージでは、IOL10B/TCKとGPIO8/TCKはピン5を共有し、IOL10A/TMSとGPIO11/TMSはピン7を共有します。
 [3][4] GW1NRF-4Bのコンフィギュレーション・ピンTDOがBLEのコンフィギュレーション・ピンTDIに接続され、これによってJTAGデジチェーンを形成します。
 [5] このピンは内部で接地されています。

ピン名	機能	BANK	コンフィギュレーション機能	差動Pair	LVDS	QN48	QN48E
IOT14A	I/O	0		True of IOT14B	NONE		
IOT14B	I/O	0		Comp of IOT14A	NONE		
IOT15A	I/O	0		True of IOT15B	NONE		
IOT15B	I/O	0		Comp of IOT15A	NONE		
IOT16A	I/O	0		True of IOT16B	NONE	45	45
IOT16B	I/O	0		Comp of IOT16A	NONE	44	44
IOT17A	I/O	0		True of IOT17B	NONE		
IOT17B	I/O	0		Comp of IOT17A	NONE		
IOT18A	I/O	0		True of IOT18B	NONE		
IOT18B	I/O	0		Comp of IOT18A	NONE		
IOT20A	I/O	0		True of IOT20B	NONE		
IOT20B	I/O	0		Comp of IOT20A	NONE		
IOT21A	I/O	0		True of IOT21B	NONE		
IOT21B	I/O	0		Comp of IOT21A	NONE		
IOT22A	I/O	0		True of IOT22B	NONE		
IOT22B	I/O	0		Comp of IOT22A	NONE		
IOT23A	I/O	0		True of IOT23B	NONE		
IOT23B	I/O	0		Comp of IOT23A	NONE		
IOT24A	I/O	0		True of IOT24B	NONE	43	43
IOT24B	I/O	0		Comp of IOT24A	NONE	42	42
IOT25A	I/O	0		True of IOT25B	NONE		
IOT25B	I/O	0		Comp of IOT25A	NONE		
IOT26A	I/O	0		True of IOT26B	NONE		
IOT26B	I/O	0		Comp of IOT26A	NONE		
IOT27A	I/O	0		True of IOT27B	NONE		
IOT27B	I/O	0		Comp of IOT27A	NONE		
IOT2A	I/O	0		True of IOT2B	NONE		
IOT2B/MODE0	I/O	0	MODE0	Comp_of_IOT2A	NONE	GND ^[5]	GND ^[5]
IOT30A	I/O	0		True of IOT30B	NONE	41	41
IOT30B	I/O	0		Comp of IOT30A	NONE	40	40
IOT31A	I/O	0		True of IOT31B	NONE		
IOT31B	I/O	0		Comp of IOT31A	NONE		

注記：
^{[1][2]} QN48パッケージとQN48Eパッケージでは、IOL10B/TCKとGPIO8/TCKはピン5を共有し、IOL10A/TMSとGPIO11/TMSはピン7を共有します。
^{[3][4]} GW1NRF-4Bのコンフィギュレーション・ピンTDOがBLEのコンフィギュレーション・ピンTDIに接続され、これによってJTAGデジチェーンを形成します。
^[5] このピンは内部で接地されています。

ピン名	機能	BANK	コンフィギュレーション機能	差動Pair	LVDS	QN48	QN48E
IOT32A	I/O	0		True of IOT32B	NONE		
IOT32B	I/O	0		Comp of IOT32A	NONE		
IOT33A	I/O	0		True of IOT33B	NONE		
IOT33B	I/O	0		Comp of IOT33A	NONE		
IOT34A	I/O	0		True of IOT34B	NONE	39	39
IOT34B	I/O	0		Comp of IOT34A	NONE		
IOT35A	I/O	0		True of IOT35B	NONE		
IOT35B	I/O	0		Comp of IOT35A	NONE		
IOT36A	I/O	0		True of IOT36B	NONE		
IOT36B	I/O	0		Comp of IOT36A	NONE		
IOT37A	I/O	0		True of IOT37B	NONE		
IOT37B	I/O	0		Comp of IOT37A	NONE		
IOT3A/MODE2	I/O	0	MODE2	True_of_IOT3B	NONE	GND ^[5]	GND ^[5]
IOT3B/MODE1	I/O	0	MODE1	Comp_of_IOT3A	NONE	GND ^[5]	GND ^[5]
IOT4A	I/O	0		True of IOT4B	NONE		
IOT4B	I/O	0		Comp of IOT4A	NONE		
IOT5A	I/O	0		True of IOT5B	NONE		
IOT5B	I/O	0		Comp of IOT5A	NONE		
IOT6A	I/O	0		True of IOT6B	NONE		
IOT6B	I/O	0		Comp of IOT6A	NONE		
IOT7A	I/O	0		True of IOT7B	NONE		
IOT7B	I/O	0		Comp of IOT7A	NONE		
IOT8A	I/O	0		True of IOT8B	NONE		
IOT8B	I/O	0		Comp of IOT8A	NONE		
IOT9A	I/O	0		True of IOT9B	NONE	47	47
IOT9B	I/O	0		Comp of IOT9A	NONE	46	46
VCC	Power	N/A				11	11
VCC	Power	N/A				37	37
VCCI00/VCCI03	Power	N/A				1	1
VCCI01/VCCI02	Power	N/A				25	25
VCCX	Power	N/A				36	36
VSS	Ground	N/A				2	

注記：
 [1][2] QN48パッケージとQN48Eパッケージでは、IOL10B/TCKとGPIO8/TCKはピン5を共有し、IOL10A/TMSとGPIO11/TMSはピン7を共有します。
 [3][4] GW1NRF-4Bのコンフィギュレーション・ピンTDOがBLEのコンフィギュレーション・ピンTDIに接続され、これによってJTAGデジチェーンを形成します。
 [5] このピンは内部で接地されています。

ピン名	機能	BANK	コンフィギュレーション機能	差動Pair	LVDS	QN48	QN48E
VSS	Ground	N/A				26	26
GPIO10/TDI ^[4]			BLE/TDI				2
GPIO9/TDO			BLE/TDO			4	4
GPIO8/TCK			BLE/TCK			5	5
GPIO11/TMS			BLE/TMS			7	7
XOUT			BLE			9	9
XIN			BLE			10	10
ANT			BLE			12	12
VBAT2			BLE			13	13
ENABLE			BLE			14	14
LF XIN			BLE			15	15
LF XOUT			BLE			16	16
MCUVCC			BLE			27	27
VCCGPIO			BLE			28	28
VBAT1			BLE			29	29
SW DCDC			BLE			30	30
GPIO5			BLE			34	34
GPIO6			BLE			38	38
GPIO7			BLE			48	48

ピン名	機能	BANK	コンフィギュレーション機能	差動Pair	LVDS	QN48	QN48E
BANK3 True LVDS Pair							
IOL11A/GCLKT 6	I/O	3	GCLKT 6	True of IOL11B	TRUE	8	
IOL11B/GCLKC 6	I/O	3	GCLKC 6	Comp of IOL11A	TRUE		
IOL13A	I/O	3		True of IOL13B	TRUE		
IOL13B	I/O	3		Comp of IOL13A	TRUE		
IOL15A	I/O	3		True of IOL15B	TRUE		
IOL15B	I/O	3		Comp of IOL15A	TRUE		
IOL17A	I/O	3		True of IOL17B	TRUE		
IOL17B	I/O	3		Comp of IOL17A	TRUE		
IOL2A	I/O	3		True of IOL2B	TRUE		
IOL2B	I/O	3		Comp of IOL2A	TRUE		
IOL4A/LPLL T fb	I/O	3	LPLL T fb	True of IOL4B	TRUE		
IOL4B/LPLL C fb	I/O	3	LPLL C fb	Comp of IOL4A	TRUE		
IOL6A	I/O	3		True of IOL6B	TRUE		
IOL6B	I/O	3		Comp of IOL6A	TRUE		
IOL8A	I/O	3		True of IOL8B	TRUE		
IOL8B	I/O	3		Comp of IOL8A	TRUE		
BANK2 True LVDS Pair							
IOB12A	I/O	2		True of IOB12B	TRUE		
IOB12B	I/O	2		Comp of IOB12A	TRUE		
IOB14A	I/O	2		True of IOB14B	TRUE		
IOB14B	I/O	2		Comp of IOB14A	TRUE		
IOB16A	I/O	2		True of IOB16B	TRUE		
IOB16B	I/O	2		Comp of IOB16A	TRUE		
IOB18A	I/O	2		True of IOB18B	TRUE		
IOB18B	I/O	2		Comp of IOB18A	TRUE		
IOB20A/GCLKT 4	I/O	2	GCLKT 4	True of IOB20B	TRUE	19	19
IOB20B/GCLKC 4	I/O	2	GCLKC 4	Comp of IOB20A	TRUE	20	20
IOB22A	I/O	2		True of IOB22B	TRUE		
IOB22B	I/O	2		Comp of IOB22A	TRUE		
IOB24A	I/O	2		True of IOB24B	TRUE		
IOB24B	I/O	2		Comp of IOB24A	TRUE		
IOB26A	I/O	2		True of IOB26B	TRUE	21	21
IOB26B	I/O	2		Comp of IOB26A	TRUE	22	22
IOB2A	I/O	2		True of IOB2B	TRUE		
IOB2B	I/O	2		Comp of IOB2A	TRUE		
IOB30A	I/O	2		True of IOB30B	TRUE		

ピン名	機能	BANK	コンフィギュレーション機能	差動Pair	LVDS	QN48	QN48E
IOB30B	I/O	2		Comp of IOB30A	TRUE		
IOB32A	I/O	2		True of IOB32B	TRUE	23	23
IOB32B	I/O	2		Comp of IOB32A	TRUE	24	24
IOB34A	I/O	2		True of IOB34B	TRUE		
IOB34B	I/O	2		Comp of IOB34A	TRUE		
IOB36A	I/O	2		True of IOB36B	TRUE		
IOB36B	I/O	2		Comp of IOB36A	TRUE		
IOB4A	I/O	2		True of IOB4B	TRUE		
IOB4B	I/O	2		Comp of IOB4A	TRUE		
IOB6A	I/O	2		True of IOB6B	TRUE		
IOB6B	I/O	2		Comp of IOB6A	TRUE		
IOB8A	I/O	2		True of IOB8B	TRUE		
IOB8B	I/O	2		Comp of IOB8A	TRUE		
BANK1 True LVDS Pair							
IOR11A/GCLKT 3	I/O	1	GCLKT 3	True of IOR11B	TRUE	32	32
IOR11B/GCLKC 3	I/O	1	GCLKC 3	Comp of IOR11A	TRUE	31	31
IOR13A	I/O	1		True of IOR13B	TRUE		
IOR13B	I/O	1		Comp of IOR13A	TRUE		
IOR15A	I/O	1		True of IOR15B	TRUE		
IOR15B	I/O	1		Comp of IOR15A	TRUE		
IOR17A	I/O	1		True of IOR17B	TRUE		
IOR17B	I/O	1		Comp of IOR17A	TRUE		
IOR2A	I/O	1		True of IOR2B	TRUE		
IOR2B	I/O	1		Comp of IOR2A	TRUE		
IOR4A/RPLL T fb	I/O	1	RPLL T fb	True of IOR4B	TRUE		
IOR4B/RPLL C fb	I/O	1	RPLL C fb	Comp of IOR4A	TRUE		
IOR6A	I/O	1		True of IOR6B	TRUE		
IOR6B	I/O	1		Comp of IOR6A	TRUE		
IOR8A	I/O	1		True of IOR8B	TRUE		
IOR8B	I/O	1		Comp of IOR8A	TRUE		